



**UNIVERSITÀ
DEGLI STUDI
DI TRIESTE**

UNIVERSITÀ DEGLI STUDI DI TRIESTE

**XXXV CICLO DEL DOTTORATO DI RICERCA IN
INGEGNERIA INDUSTRIALE E DELL'INFORMAZIONE**

**Elettronica di acquisizione e strumentazione
per sensori innovativi per Elettra 2.0**

Settore scientifico-disciplinare: **ING-INF/01 ELETTRONICA**

**DOTTORANDO
MATIJA COLJA**

**COORDINATORE
PROF. ALBERTO TESSAROLO**

**SUPERVISORE DI TESI
PROF. SERGIO CARRATO**

**CO-SUPERVISORE DI TESI
DOTT. GIUSEPPE CAUTERO**

**CO-SUPERVISORE DI TESI
DOTT. GABRIELE BRAJNIK**

ANNO ACCADEMICO 2021/2022

UNIVERSITÀ DEGLI STUDI DI TRIESTE

Dipartimento di Ingegneria e Architettura



Dottorato di ricerca in
Ingegneria Industriale e dell'Informazione

**Elettronica di acquisizione e strumentazione
per sensori innovativi per Elettra 2.0**

Dottorando
Matija Colja

Relatore
Chiar.mo Prof. Sergio Carrato

Correlatori
Dott. Giuseppe Cautero
Dott. Gabriele Brajnik

Anno Accademico 2021/2022

Sommario

Molto spesso la ricerca scientifica più avanzata richiede strumenti *ad hoc*, specifici del caso sperimentale che si deve affrontare. Questo pone un grande problema per chi deve andare incontro a queste esigenze sviluppando strumentazione scientifica, la quale, oltre ad essere particolarmente impegnativa sotto il profilo tecnico, richiede di volta in volta soluzioni assai diverse. Partire ogni volta da zero sviluppando uno strumento adatto richiede un costo enorme in termini temporali, spesso incompatibile con l'urgenza che accompagna l'importanza dei casi scientifici in esame.

L'idea innovativa che sta alla base di questa ricerca è di sviluppare un'architettura strumentale che non inseguia di volta in volta le nuove sfide sviluppando ogni volta da zero ciò che serve, bensì si configuri come un'architettura altamente modulare che consenta di ereditare le sezioni comuni, dovendo sviluppare in maniera differente solo le sezioni strettamente specializzate per l'esperimento a seconda delle diverse situazioni e necessità. A questo scopo è stata sviluppata una piattaforma basata su FPGA che costituirà l'architettura di base comune a gran parte degli strumenti che verranno sviluppati ad Elettra.

Questa architettura è stata messa alla prova in due reali casi scientifici, ovvero lo sviluppo di uno strumento per esperimenti di spettroscopia ottica di non equilibrio e di un rivelatore di raggi X basato su sensori APD in GaAs. In base alle necessità sperimentali sono stati individuati i componenti necessari per lo sviluppo di schede periferiche con cui specializzare il sistema per ogni particolare applicazione. Grazie all'elettronica sviluppata è stato possibile svolgere esperimenti di spettroscopia ottica integrando il segnale di un solo impulso laser fino a frequenze di 50 kHz sfruttando per la prima volta le effettive potenzialità del rivelatore. Questo ha consentito di ridurre i tempi di acquisizione di due ordini di grandezza e potenzialmente apre la strada

a numerosi esperimenti in cui hanno un ruolo fondamentale le proprietà statistiche della distribuzione dei fotoni.

Oltre allo sviluppo dell'elettronica di acquisizione, in questo elaborato verrà anche discusso lo studio effettuato sulla fisica dei sensori APD in GaAs, la cui caratterizzazione è stata fondamentale per realizzare gli stadi di front-end opportuni.

I primi casi affrontati hanno dimostrato che, grazie all'elevata modularità, il sistema può essere facilmente e velocemente adattato a diversi ambiti scientifici confermando la flessibilità e la versatilità dell'architettura proposta.

Indice

Sommario	i
Introduzione	v
1 Elettronica	1
1.1 FPGA	2
1.2 Memoria	5
1.3 Interfaccia con le periferiche	7
1.4 Trasmissione dei dati	11
1.5 Implementazione della scheda	12
2 Spettroscopia ottica	15
2.1 Spettroscopia ottica di non equilibrio	16
2.1.1 Setup ottico	19
2.1.2 Campione	22
2.1.3 Requisiti sperimentali	22
2.1.4 Elettronica di acquisizione	23
2.1.4.1 Sensore	23
2.1.4.2 Scheda di acquisizione	27
2.1.4.3 Firmware	33
2.1.4.4 Software	44
2.2 Risultati	53
3 GaAs APD	57
3.1 Rivelatori di raggi X a stato solido	58
3.1.1 Rivelatori a giunzione	60
3.1.1.1 Fotodiodi a valanga	61
3.1.1.2 Ionizzazione da impatto	64

INDICE

3.1.1.3	Excess Noise Factor	67
3.1.1.4	Modelli di ionizzazione da impatto	68
3.1.1.5	Staircase structure	69
3.2	Rivelatori sviluppati	72
3.2.1	Struttura	73
3.2.2	Misure di caratterizzazione	75
3.2.2.1	Misure C-V e I-V	75
3.2.2.2	ENF	79
3.2.2.3	Misure con radiazione di sincrotrone	82
3.3	Elettronica di acquisizione	88
3.3.1	Modello elettrico di un fotodiode	90
3.3.2	Amplificatori a transimpedenza	91
3.3.2.1	Amplificatore di corrente (TIA)	95
3.3.2.2	Amplificatore di carica (CSA)	101
	Conclusioni	109
	A Schematici scheda periferica FMC	116

Introduzione

Il progresso della moderna ricerca scientifica, in ogni suo ambito, necessita di un continuo sviluppo tecnologico che progredisca di pari passo e sappia fare fronte ad esigenze tecniche sempre più stringenti. Questo non riguarda solo lo sviluppo di nuova strumentazione, che spinge sempre più avanti i limiti sotto ogni aspetto (velocità, robustezza, sensibilità, ...), bensì anche la realizzazione di nuove "grandi macchine", che possono essere acceleratori di particelle, nuovi satelliti o addirittura nuove "basi spaziali" adibite a centri di ricerca. Un esempio assai attuale e vicino a noi è il continuo rinnovarsi dei sincrotroni, arrivati alla quarta generazione, che rendono sempre più avanzate le caratteristiche dei fasci prodotti, sulla spinta delle crescenti esigenze scientifiche.

Anche ad Elettra è previsto questo rinnovamento che viene indicato con il nome di Elettra 2.0. L'attuale struttura è in funzione dal 1994 ed è stata la prima sorgente di terza generazione di raggi X molli (da 0.1 keV a 10 keV) in Europa. Anche se la struttura è stata continuamente aggiornata per mantenere la competitività con gli altri sincrotroni esistenti, di recente (2015) è stato deciso di effettuare un rinnovamento generale della struttura che porterà ad un sostanziale incremento delle sue prestazioni [1]. In particolare, Elettra 2.0 prevede una riduzione di un ordine di grandezza dell'attuale emittanza aumentando notevolmente la brillantezza e la coerenza del fascio, pur preservando le dimensioni del sistema di iniezione e dell'anello di accumulazione [2].

Più di 20 anni fa la comunità scientifica di Elettra si è resa conto che spesso le possibilità offerte dalle nuove sorgenti di luce venivano fortemente sottoutilizzate per manifesta inadeguatezza della strumentazione presente sul mercato. Per questo motivo venne creato il *Laboratorio Strumentazione e Detectors* il cui compito istituzionale era ed è tutt'oggi proprio quello di rea-

lizzare, quando non già esistente, strumentazione allo stato dell'arte adatta alle particolari sfide scientifiche. Il lavoro descritto in questa tesi di dottorato si è svolto all'interno di questo laboratorio e parte dall'idea di sviluppare un'architettura strumentale innovativa che non insegue di volta in volta le nuove sfide mediante progetti spesso in parziale ripetizione dei precedenti e strettamente focalizzati su particolari aspetti scientifici, bensì si configuri come una piattaforma generale in grado di fare fronte, con modifiche strutturalmente semplici da realizzare, alla gran parte delle situazioni e necessità. Rispetto ad alcuni anni fa sono emerse tecnologie che consentono tale approccio, e in particolare ci riferiamo alla comparsa di logiche riprogrammabili ad altissima velocità (*Field Programmable Gate Array* (FPGA)) e nuovi componenti elettronici che a queste logiche uniscono la potenza di calcolo di veri e propri processori (*System-on-Chip* (SoC)): queste tecnologie, come verrà esposto in questo lavoro, non solo consentono di parallelizzare più attività, ma anche permettono di trasportare alcune procedure (si pensi ad esempio all'opera di filtraggio, o all'utilizzo di *lock-in amplifier*) dal piano analogico a quello digitale, consentendo in questo modo di rendere facilmente riconfigurabili sezioni che in passato erano realizzate con componenti dedicati e perciò non modificabili.

Quindi, invece di realizzare uno strumento ad hoc limitato ad un unico esperimento, si è pensato di sviluppare un supporto molto generale, dotato di grande potenza di calcolo e di un numero molto alto di linee capaci di gestire grandi flussi di dati, per il quale poi sviluppare, in base alle varie diverse richieste sperimentali, le schede di *front-end* - mantenendo per esse lo stesso fattore di forma in modo da essere intercambiabili - e il codice scritto nella FPGA, opportuno per il particolare caso scientifico. Seguendo questo spirito, è stata sviluppata un'architettura modulare, basata su una scheda che costituisce la piattaforma di base comune a gran parte dei sistemi di acquisizione provvista di FPGA, di una memoria *Random-Access Memory* (RAM), di connettori *Small Form-factor Pluggable transceiver* (SFP) per la comunicazione e trasmissione dei dati e di connettori *FPGA Mezzanine Card* (FMC) utilizzati per collegare di volta in volta le schede periferiche. Questi elementi sono stati individuati come "setup comune" in gran parte dei sistemi sviluppati negli anni in laboratorio: infatti sempre più spesso gli strumenti più sofisticati necessitano, oltre alla potenza di calcolo garantita dalla FPGA, di memorizzare i dati per eventuali elaborazioni veloci sul campo prima della

trasmissione, oltre che di trasmettere dati a velocità sempre più alte.

Dato che il problema delle limitazioni strumentali dovute all'inadeguatezza dell'elettronica disponibile è molto sentito in Elettra, l'idea di sviluppare strumentazione scientifica indispensabile in diversi ambiti utilizzando una piattaforma comune è stata vista come un progetto importante e di conseguenza è stata finanziata la borsa di dottorato oggetto di questo lavoro.

Nel corso della mia ricerca è stata quindi realizzata questa piattaforma, nelle modalità che verranno descritte nei primi capitoli di questo documento, e sono stati individuati alcuni casi, importanti ed urgenti, su cui metterla alla prova, casi che rispondessero ai seguenti criteri:

- in primo luogo si riferissero a reali esigenze scientifiche, ovvero l'elettronica sviluppata contribuisse realmente alla soluzione di un problema e garantisse acquisizioni altrimenti impossibili con ciò che è disponibile sul mercato;
- in secondo luogo si è cercato di mettere alla prova l'elettronica in ambiti sostanzialmente diversi, in modo da far emergere la generalità e la flessibilità dell'architettura.

Va sottolineato che, oltre allo sviluppo della scheda generale, il lavoro descritto in questa tesi è costituito dalla realizzazione dell'elettronica (*front-end* analogico, conversione analogico-digitale), e in alcuni casi anche dei sensori, che è stata necessaria per fare fronte alle diverse esigenze sperimentali. Ovvero, nel corso di questo progetto non ci siamo limitati allo sviluppo di un'architettura innovativa per strumentazione scientifica, bensì abbiamo realizzato veri e propri strumenti, sensori e sistemi di acquisizione che si fondano su di essa.

Il primo caso che è stato affrontato riguarda lo sviluppo di un nuovo sistema di acquisizione dati richiesto per un esperimento di spettroscopia ottica. Questo tipo di esperimenti risolti in tempo sono uno strumento consolidato in ambito scientifico e permettono di studiare una grande varietà di dinamiche ultra-veloci di non-equilibrio (come per esempio, dinamiche di rilassamento elettronico, trasferimento di carica e coerenza vibrazionale) in atomi, molecole e solidi [3, 4]. La strumentazione utilizzata era da molti punti di vista inadeguata e poneva delle grandi limitazioni sperimentali. Questo primo caso preso in esame ha dimostrato che, grazie ad una architettura modulare, il sistema può essere facilmente adattato riducendo il tempo e il consumo di

risorse per la progettazione. Inoltre, le nuove potenzialità introdotte hanno permesso di ottenere risultati altrimenti non raggiungibili.

Il secondo caso affrontato ha riguardato non solo l'elettronica di acquisizione, ma anche uno studio a livello della fisica dei sensori. Infatti uno degli aspetti che limitano maggiormente l'utilizzo dei fasci dei sincrotroni di nuova generazione riguarda proprio i rivelatori, che non sono adeguati sia per l'apparato elettronico sia per il *front-end* fisico. Nel caso discusso in questa tesi è stato affrontato il problema dell'acquisizione di raggi X duri: la gran parte dei sistemi di rivelazione si basa su silicio, che risulta inadeguato per fotoni di energia maggiore di alcune decine di keV, energie d'altro canto molto importanti per numerose applicazioni e indagini scientifiche. Supportati dal finanziamento di un PRIN, presso il laboratorio è stata quindi svolta una lunga ricerca, parte del mio lavoro di dottorato, riguardo l'utilizzo di dispositivi basati su arseniuro di gallio, più in particolare su fotodiodi a valanga adatti a spettroscopia di fluorescenza. Questa seconda parte della ricerca, che costituirà i capitoli finali, ha abbracciato molteplici tematiche che vanno dalla fisica dei dispositivi all'elettronica analogica di acquisizione del segnale proveniente da questi e infine lo sviluppo dell'elettronica compatibile con l'architettura sviluppata.

La tesi è strutturata come segue. Nel primo capitolo verrà descritta la scheda elettronica realizzata per essere il supporto universale a gran parte dei sistemi di acquisizione e ne verranno descritti i principali componenti e i criteri di progettazione. Nel secondo e nel terzo capitolo verranno descritti i due casi dove questa elettronica è stata messa alla prova, rispettivamente spettroscopia ottica *pump and probe* e fluorescenza a raggi X.

Capitolo 1

Elettronica

Come anticipato nell'introduzione, il lavoro di questa tesi ha per oggetto lo studio e lo sviluppo di un'architettura modulare, capace di adattarsi con facilità e rapidità alle molteplici ed eterogenee esigenze del mondo scientifico, in particolare quello che riguarda la ricerca con luce di sincrotrone e la fotonica.

Questa architettura è concettualmente semplice e può essere schematizzata come in Figura 1.1. Essa si compone di una scheda "universale", che chiameremo *supporto generale* per comodità, sviluppata in modo tale da poter ospitare e gestire tutte le varie "periferiche" che invece dovranno essere di volta in volta adattate alle particolari esigenze scientifiche. Sebbene queste ultime potranno essere assai diverse, in ogni caso si tratterà sempre di schede che si interfacceranno tramite convertitori analogico-digitale (ADC) e digitale-analogico (DAC), e questo fatto rende concettualmente molto semplice l'idea dietro lo strumento descritto in questa tesi.

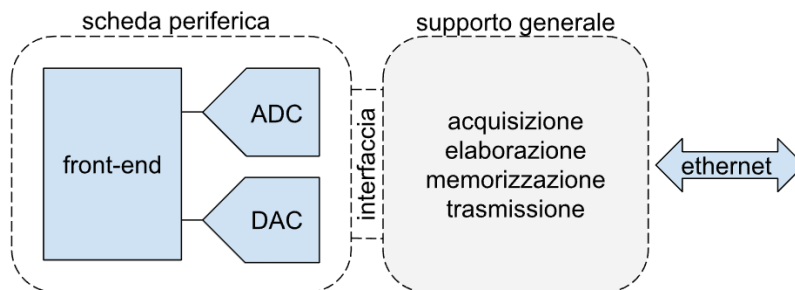


Figura 1.1: Rappresentazione schematica dell'architettura del sistema.

Come vedremo, al di là della semplicità del concetto di base, le difficoltà per rendere realmente "generale" questo strumento sono state molte e in questo capitolo ci concentreremo sul supporto universale la cui progettazione è stata particolarmente complessa.

Per realizzare il supporto generale dello strumento siamo partiti dalle esperienze acquisite sul campo in oltre venti anni di attività del Laboratorio Strumentazione e Detectors che hanno permesso di individuare le caratteristiche comuni alla maggior parte dei sistemi di acquisizione. Questo supporto può essere schematizzato con un'intelligenza centrale, dotata di grande potenza di calcolo e di molte linee *Input/Output* (I/O) per interfacciarsi al mondo esterno, affiancata da una memoria e da un'interfaccia di comunicazione veloce basata su Ethernet per la trasmissione dati.

Come spesso accade, un'idea relativamente semplice nasconde notevoli sfide tecnologiche e in questo capitolo vedremo i componenti principali di questa scheda unitamente alle motivazioni per la loro scelta, i criteri considerati durante la progettazione e le varie problematiche riscontrate.

1.1 FPGA

La prima scelta da fare è stata quella dell'"intelligenza centrale", ovvero dell'unità che deve coordinare l'intero sistema.

Sempre più spesso le attività sperimentali, e in particolare quelle svolte sulle linee di luce del sincrotrone, richiedono la lettura simultanea e coordinata di più sensori (rivelatori di particelle, sensori di grandezze fisiche, stato generale dell'anello di accumulazione, ...) e il controllo della strumentazione necessaria al loro funzionamento (generatori di tensione, generatori di funzioni, motori per la movimentazione, pompe a vuoto, ...). Per questo motivo l'unità centrale deve essere in grado di controllare parallelamente un numero elevato di linee I/O, ma anche di gestire elevati flussi dati derivanti da tutti questi sensori. In alcuni casi è necessario anche che i dati vengano elaborati in real-time in modo da garantire un feedback sufficientemente veloce: un esempio classico è il loop di controllo che ha per obiettivo la stabilità del fascio di elettroni nelle macchine di luce, dove le letture dai sensori devono essere elaborate e inviate al sistema di controllo globale in tempi dell'ordine dei microsecondi. A seconda dell'applicazione le operazioni da eseguire possono essere molto diverse, più o meno complesse, e non tutte saranno sempre

necessarie: per questo motivo, oltre ad avere un'elevata potenza di calcolo con sufficiente memoria, è necessario che questa unità sia anche riconfigurabile e riprogrammabile. Considerate queste caratteristiche, in particolare la necessità di parallelismo e di riconfigurabilità, tra le tecnologie oggi disponibili quelle più adatte allo scopo sono sicuramente le logiche programmabili e tra queste le *Field Programmable Gate Array* (FPGA) sono quelle che offrono la maggiore flessibilità grazie alla maggiore densità di porte logiche rispetto ad altre tecnologie, come per esempio le *Complex Programmable Logic Device* (CPLD). Inoltre, questo tipo di tecnologia include per gli esemplari più recenti, oltre ai componenti logici necessari (*Look-Up Table* (LUT), Flip flops, I/O), anche dell'hardware dedicato per diverse funzionalità, come per esempio:

- memorie interne per la memorizzazione dei dati;
- *Phase-Locked Loop* (PLL) per pilotare la logica interna con diverse frequenze di clock;
- transceiver seriali high-speed;
- controller di memoria *off-chip*;
- blocchi per l'elaborazione digitale dei segnali (blocchi *multiply-and-accumulate* (MAC));
- *Peripheral Component Interconnect Express* (PCIe);

il che rende le FPGA ancora più flessibili e di conseguenza particolarmente adatte per la nostra scheda. La struttura interna di un'FPGA moderna con le periferiche hardware tipiche è rappresentata in Figura 1.2.

Con un'FPGA è possibile implementare una qualsiasi funzione logica e dunque anche qualsiasi algoritmo. Tuttavia, una FPGA è particolarmente adatta per implementare algoritmi/operazioni relativamente semplici anche su una grande quantità di dati, come per esempio filtri digitali in parallelo su più canali, specialmente algoritmi che possono essere parallelizzati.

Algoritmi più sofisticati ed elaborati (come per esempio interfacce di comunicazione complesse come *Transmission Control Protocol/Internet Protocol* (TCP/IP), analisi dati in virgola mobile) possono anche essere implementati, ma la complessità di programmazione aumenta notevolmente,

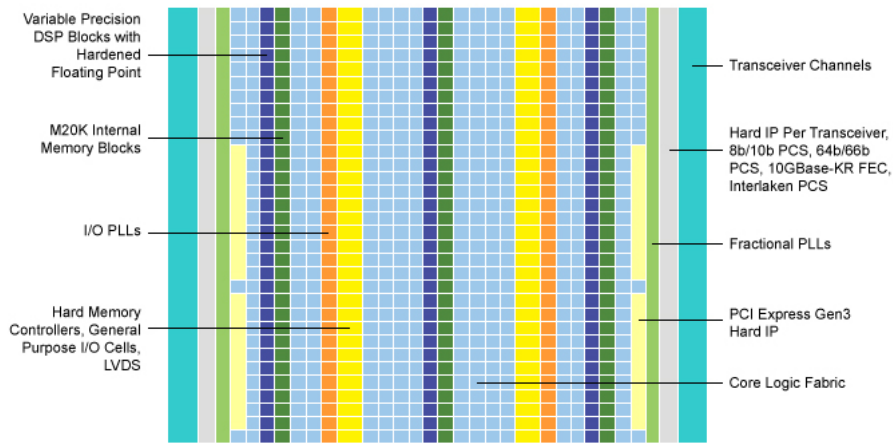


Figura 1.2: Periferiche hardware presenti in una FPGA moderna [5].

specialmente se paragonata alla complessità di implementazione dello stesso algoritmo a livello software tramite processore. Molte applicazioni richiedono operazioni di entrambi i tipi e per questo motivo negli ultimi anni stanno emergendo sempre di più sistemi che integrano nella FPGA sia una parte di logica programmabile sia un processore. Grazie a questi sistemi, chiamati *System-on-Chip* (SoC), è possibile sfruttare il parallelismo e la riconfigurabilità delle logiche programmabili con i vantaggi di un processore.

Negli anni nel laboratorio sono state utilizzate molteplici architetture di diverse marche. In seguito alle numerose esperienze in diverse applicazioni si è valutato che la più versatile tra queste fosse la generazione 10 della famiglia Arria che insieme alla famiglia Stratix rappresenta le FPGA con prestazioni più elevate sviluppate da Intel. Questa famiglia è stata introdotta nel 2014 e quindi, basandoci sulla politica adottata dalla Altera per precedenti componenti, il supporto da parte di Intel dovrebbe essere a disposizione per almeno altri 10 anni. Diverse versioni di questa famiglia si differenziano in base al numero di elementi logici disponibili, di porte I/O e anche per la presenza o meno di un processore.

Per la scheda generale si è deciso di utilizzare la versione *Arria 10 GX 570*. Fornire un elenco dettagliato delle specifiche di questa FPGA a questo punto della tesi non ha senso e appesantirebbe molto la lettura; quindi si cercherà invece di distribuire queste informazioni su tutto l'elaborato mettendo in evidenza di volta in volta le caratteristiche che sono risultate di cruciale importanza.

In più di un'occasione si potrà osservare che la potenza della FPGA scelta può apparire eccessiva per le funzioni discusse, e che quindi i costi potrebbero essere ridotti con una FPGA di taglia inferiore. Però bisogna tenere presente che nell'ambito della ricerca si ha a che fare con situazioni che sono sempre diverse e richiedono prestazioni sempre crescenti: ciò inevitabilmente comporta un numero molto alto di esemplari sempre diversi. Il costo di progettazione diventa così il costo predominante nello sviluppo di una scheda e per questo motivo si è considerato preferibile sviluppare una scheda che potesse fare fronte anche a situazioni molto più complesse di quelle che verranno descritte (di per loro già al momento allo stato dell'arte) e, soprattutto, in tempi rapidi. Va infatti considerato che lo sviluppo di una scheda come questa descritta richiede tipicamente come minimo dai sei agli otto mesi di lavoro, un tempo spesso incompatibile con le esigenze sperimentali.

1.2 Memoria

Sempre più spesso le recenti attività sperimentali richiedono strumentazione dotata di una memoria. Questo è vero in particolare per strumenti delegati all'acquisizione di segnali veloci, che quindi necessitano di un buffer dove immagazzinare i dati per un eventuale processo preliminare prima della loro trasmissione. In alcuni casi è sufficiente una memoria tampone, per ovviare ad eventuali latenze nella trasmissione; in altri invece è necessario eseguire un'analisi real-time sui dati memorizzati come per esempio filtraggio digitale, analisi spettrale tramite trasformata di Fourier, oppure semplicemente scartare dati non validi in modo da alleggerire sia la trasmissione sia l'analisi dati. Quindi, per ogni campione acquisito potrebbero essere necessarie più elaborazioni e di conseguenza più operazioni di lettura-scrittura della memoria.

Un'altra tipica situazione dove è necessaria una memoria veloce e di una certa capienza riguarda la strumentazione delegata alla diagnostica di macchina, per esempio per la diagnostica pre e post-mortem, dove è richiesta la memorizzazione di una grande quantità di dati in modo da avere a disposizione uno "storico" in base al quale poter determinare le cause della perdita del fascio. Per dare dei numeri di riferimento, considerando le specifiche tipiche di acquisizione dei segnali per la diagnostica di Elettra (frequenze di campionamento di centinaia di MHz, finestre temporali di decine di ms,

campionamento a 16 bit) si trova che sono necessarie memorie che possono arrivare ad alcuni MByte; questo tipo di esigenza esclude in partenza l'utilizzo delle sole celle di memoria già presenti nelle FPGA.

Nei casi in cui non è richiesta una grande quantità di memoria, invece è sufficiente sfruttare la memoria interna all'FPGA. Nei dispositivi della famiglia Arria 10 infatti sono presenti due tipi di memoria:

- Blocchi M20K: da 20 kbit (20 480 bit), utili per array di dimensioni elevate;
- *Memory Logic Array Block* (MLAB): da 640 bit, formato da 10 *Adaptive Logic Modules* (ALM).

Oltre ad avere capacità diverse, le memorie MLAB possono essere configurate solo come memorie di 32 indirizzi da 20 bit oppure di 64 indirizzi da 10 bit e sono perciò più adatte per memorizzare dati con un numero elevato di bit. Le memorie M20K invece sono più flessibili e, in base alla configurazione, possono memorizzare 1, 2, 5, 10 o 20 bit per indirizzo.

In particolare, nella versione GX 570 si ha a disposizione 1800 blocchi M20K e 8153 blocchi MLAB, il che corrisponde rispettivamente a

$$1800 \cdot 20\,480 \text{ bit} = 36\,864\,000 \text{ bit} = 4\,608\,000 \text{ B} = 4500 \text{ kB} = 4.4 \text{ MB}$$

e

$$8153 \cdot 640 \text{ bit} = 5\,217\,920 \text{ bit} = 652\,240 \text{ B} = 637 \text{ kB} = 0.6 \text{ MB}.$$

Quindi si ha a disposizione complessivamente circa 5 MB di memoria interna. Entrambe le tipologie di memoria possono essere configurate sia come *single-port* oppure *dual-port Random-Access Memory* (RAM), *First In First Out* (FIFO) o *Read Only Memory* (ROM) consentendo l'accesso multiplo alla memoria, caratteristica fondamentale in sistemi di elaborazione paralleli. In alternativa, si può utilizzare anche le celle logiche per implementare una memoria, ma ciò comporta inevitabilmente un consumo maggiore delle risorse logiche e in generale porta ad una riduzione delle prestazioni del sistema [6].

Nei casi invece in cui la memoria interna non bastasse è necessario fare uso di una memoria esterna. Visto che in questa famiglia di FPGA sono stati inseriti anche dei controller di memoria hardware DDR3 è stato deciso di utilizzare questa tecnologia per espandere la capacità della memoria. In

particolare sulla scheda è stato previsto un connettore *Small Outline Dual In-line Memory Module* (SO-DIMM) DDR3. Tramite questo connettore può essere collegata una memoria esterna DDR3 in grado di gestire flussi dati fino a 102 Gbps, la cui capacità viene dimensionata in base alla specifica applicazione.

Oltre ai controller per l'interfaccia DDR3, nella famiglia Arria 10 sono stati inclusi anche controller hardware *Hybrid Memory Cube* (HMC). Questa tecnologia di memoria, a differenza della DDR3, usa un'interfaccia seriale e quindi necessita di numero ridotto di linee, semplificando notevolmente la parte di realizzazione della scheda/routing. Sebbene anche questa tecnologia sia capace di garantire flussi molto elevati (fino a 300 Gbps [7]), paragonabili se non superiori a quelli delle DDR3, l'elevata latenza dovuta ai processi di serializzazione e de-serializzazione ha fatto preferire la DDR3 rispetto a questa tecnologia.

1.3 Interfaccia con le periferiche

Come descritto in precedenza, la specializzazione di questo sistema per una determinata applicazione si ottiene tramite delle schede periferiche, riferite spesso come *mezzanine cards*, che devono soddisfare le relative richieste sperimentali. La scheda generale, per rimanere tale, deve quindi fornire un'interfaccia compatibile con una vasta gamma di dispositivi, periferiche ed interfacce di comunicazione. Prima di descrivere la scelta fatta riguardo a questo importante aspetto, verranno espone le esigenze tecniche e sperimentali che l'hanno motivata.

Oltre a contenere la sezione relativa al primo trattamento del segnale analogico (*front-end*) opportunamente configurata, le schede periferiche dovranno gestire il passaggio dell'informazione dal dominio analogico a quello digitale (e viceversa) tramite convertitori ADC e DAC. Questo primo aspetto è senz'altro il più critico dal punto di vista del flusso dati e velocità di trasferimento.

Visto il continuo incremento delle prestazioni di questi convertitori (frequenza di campionamento, risoluzione, numero di canali, ...), anche il problema della comunicazione dei dati tra le diverse sezioni è molto importante e per questo le interfacce di comunicazione sono in continua evoluzione al fine di rendere la comunicazione più veloce ed efficiente [8].

Per ottenere ciò si tende ad aumentare le frequenze di commutazione e ridurre le tensioni di alimentazione il che però fa diventare più critica la parte relativa all'integrità di segnale. Per questo motivo gli standard con prestazioni più elevate fanno uso di segnali differenziali che, rispetto ai segnali *single-ended* (vedi *Transistor-Transistor Logic* (TTL), *Complementary Metal-Oxide-Semiconductor* (CMOS), *Low-Voltage Transistor-Transistor Logic* (LVTTL)), sono meno sensibili al rumore. Attualmente lo standard di comunicazione principalmente usato nel mondo ADC/DAC è il *Low-Voltage Differential Signaling* (LVDS). Dato che ogni coppia differenziale LVDS può supportare un flusso massimo teorico di 1.9 Gbps, gli ADC possono utilizzare una o più coppie LVDS a seconda delle loro prestazioni. Per esempio, l'ADC AD9653 dell'azienda Analog Devices da 16 bit, 4 canali, 125 MSPS utilizza due coppie LVDS per ogni canale, per un totale di 8 coppie LVDS. In linea di principio, con un numero sufficiente di coppie LVDS si potrebbe gestire il flusso dati di un qualsiasi ADC, tuttavia, ai fini pratici, l'aumento eccessivo del numero di collegamenti farebbe diventare la realizzazione della scheda troppo complessa. Per questo motivo gli standard sono in continua evoluzione. Lo standard che oggi offre le prestazioni migliori è lo JESD204B, standard seriale, differenziale, punto-punto, che supporta flussi fino a 12.5 Gbps, ovvero più di 6 volte maggiore rispetto a quello del LVDS. Lo JESD204B è stato introdotto nel 2011 e viene utilizzato sempre di più nei componenti high-speed tanto che Intel ha deciso di inserire nell'FPGA Arria 10 dei controller hardware dedicati a questo standard. Un discorso analogo si potrebbe fare per i DAC che utilizzano le stesse interfacce.

Sulle varie schede periferiche poi, oltre al flusso di informazioni precedentemente descritto, potrebbero essere necessari altri componenti (per esempio generatori di clock, ...) che non necessitano di interfacce high-speed, ma di interfacce più lente per la loro configurazione. Gli standard classici usati in questo campo sono *Inter-Integrated Circuit protocol* (I2C) e *Serial Peripheral Interface* (SPI). Non richiedendo grandi prestazioni, queste interfacce non sono state implementate nell'FPGA con un hardware dedicato, ma possono essere implementate usando la logica programmabile. Potrebbero poi essere necessari anche segnali digitali di varia natura, che potrebbero richiedere frequenze elevate e determinismo temporale, come segnali di trigger, o molto lenti, come segnali di configurazione e di controllo (pulsanti, interruttori, LED).

Fatto questo quadro, bisogna anche considerare ciò che è disponibile in ingresso e uscita dalla scheda generale, e più precisamente dalla FPGA. Per quanto ad ora esposto, è evidente che le richieste sono molte e di varia natura e per farvi fronte è necessario che ci sia un connettore opportuno. Storicamente i primi connettori che venivano utilizzati per provare a rispondere a queste esigenze erano il *PCI Mezzanine Card* (PMC) e *Switched Mezzanine Card* (XMC), ma questi erano stati progettati per soluzioni basate su processore [9]. Nel 2008 è stato introdotto lo standard *FPGA Mezzanine Card* (FMC) con l'obiettivo di fornire un *form factor* delle schede periferiche, connettori e un'interfaccia modulare ad un'FPGA situata su una scheda base/madre (*carrier board*). Già il nome del connettore fa intendere che nasce proprio rivolto alla realtà delle FPGA, con tutte le possibilità di lavorare in modo parallelo tipico di questi dispositivi.

Essendo uno standard orientato alla flessibilità, lo standard FMC prevede due tipi di *form factor* da scegliere in base allo spazio richiesto e alle linee I/O richieste:

- *single width* (69 mm × 76.5 mm): supporta un solo connettore FMC;
- *double width* (139 mm × 76.5 mm): fino a due connettori FMC.

In Figura 1.3 sono confrontate le dimensioni fisiche dei due tipi di schede FMC.

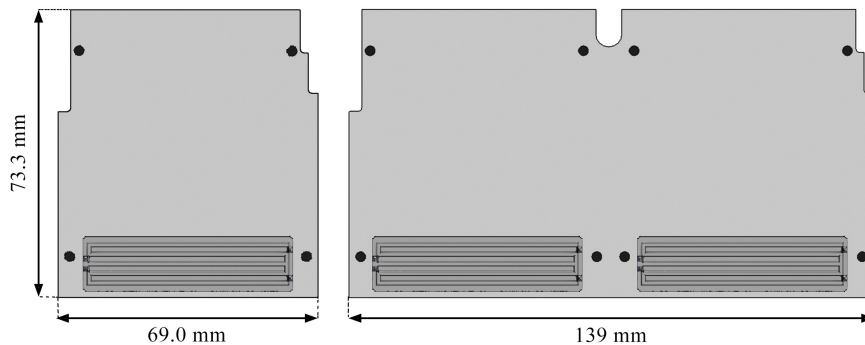


Figura 1.3: Dimensioni FMC *single width* (sinistra) e *double width* (destra).

Il connettore di interfaccia è un connettore *High Serial Pin Count* (HSPC) che a sua volta può essere di due tipi: la versione *Low Pin Count* (LPC) prevede 160 pin, mentre quella *High Pin Count* (HPC) 400. In Tabella 1.1 sono riportate le principali differenze tra le due versioni e in Figura 1.4 è riportato

CAPITOLO 1. ELETTRONICA

il pinout del connettore HPC in cui i pin sono stati raggruppati in base alla loro funzionalità.

Tabella 1.1: Tabella comparativa delle risorse FMC LPC e FMC HPC.

Funzione pin	LPC	HPC
Power supply	10	15
Ground	61	159
User data	68	160
Gigabit data	4 (1Gb link)	40 (10 Gb links)
Gigabit clock	1 · 1	2 · 2
User clocks	2 · 2	4 · 2
JTAG interface	5	5
I2C interface	2	2
State flags	4	5
Riservati	0	2
Totale	160	400

K	J	H	G	F	E	D	C	B	A
VREF_B_M2C	GND	VREF_A_M2C	GND	P5_M2C	GND	High Speed Serial (One Lane)		CLK_DIR	GND
GND	DIR_P	DIR_N	M2C_P	GND	HA01_P_CC	HA01_N_CC	HA02_P	GND	DP1_M2C
GND	DIR_N	DIR_P	M2C_N	GND	HA01_N_CC	HA02_N	HA03_P	GND	DP1_M2C
CLK2_BIPD_N	GND	CLK0_M2C	GND	HA00_P_CC	GND	DP13_N	DP13_P	DP5_M2C_P	GND
CLK2_BIPD_P	GND	CLK0_M2C_N	GND	HA00_N_CC	GND	DP13_N	DP13_P	DP5_M2C_N	GND
GND	HA03_P	GND	LA00_P_CC	GND	HA05_P	LA01_P_CC	GND	GND	DP2_M2C
HA02_P	HA03_N	LA02_P	LA03_N_CC	HA04_P	HA05_N	LA01_N_CC	GND	GND	DP2_M2C
HA02_N	GND	LA02_N	GND	HA04_N	GND	GND	LA08_P	DP8_M2C_P	GND
GND	HA07_P	GND	LA03_P	GND	HA05_P	GND	GND	DP8_M2C_N	GND
HA06_P	HA07_N	LA04_P	LA03_N	HA06_P	HA06_N	LA05_P	LA09_N	GND	DP3_M2C
HA06_N	GND	LA04_N	GND	HA06_N	GND	LA05_N	GND	GND	DP3_M2C
GND	HA11_P	GND	LA08_P	GND	HA13_P	GND	GND	DP7_M2C_P	GND
HA10_P	HA11_N	LA07_P	LA08_N	HA12_P	HA13_N	GND	GND	DP7_M2C_N	GND
HA10_N	GND	LA07_N	GND	HA12_N	GND	LA09_P	LA10_P	GND	DP4_M2C
GND	HA14_P	GND	LA12_P	GND	HA15_P	LA09_N	LA10_N	GND	DP4_M2C
HA17_P_CC	HA14_N	LA11_P	LA12_N	HA15_P	HA15_N	GND	GND	DP5_M2C_P	GND
HA17_N_CC	GND	LA11_N	GND	HA15_N	GND	LA13_P	LA14_P	DP5_M2C_N	GND
GND	HA18_P	GND	LA15_P	GND	HA20_P	GND	LA14_N	GND	DP2_M2C
HA21_P	HA18_N	LA15_P	LA15_N	HA19_P	HA20_N	LA13_N	LA14_N	GND	DP2_M2C
HA21_N	GND	LA15_N	GND	HA19_N	GND	LA13_P	LA14_P	GND	DP2_M2C
HA22_P	HA22_N	LA16_P	LA16_N	HA20_P	HA20_N	LA13_N	LA14_N	GND	DP2_M2C
GND	GND	LA16_N	GND	HA20_N	GND	LA13_P	LA14_P	GND	DP2_M2C
HA22_P	HA22_N	LA17_P	LA17_N	HA21_P	HA21_N	LA13_N	LA14_N	GND	DP2_M2C
GND	GND	LA17_N	GND	HA21_N	GND	LA13_P	LA14_P	GND	DP2_M2C
HB00_P_CC	HB01_N	LA21_P	LA22_N	HB04_P	HB05_N	GND	GND	DP5_C2M_N	GND
HB00_N_CC	GND	LA21_N	GND	HB04_N	GND	LA26_P	LA27_P	GND	DP2_C2M
GND	HB07_P	GND	LA23_P	GND	HB05_P	LA26_N	LA27_N	GND	DP2_C2M
HB05_P_CC	GND	LA24_P	LA25_N	HB05_P	HB05_N	GND	GND	DP8_C2M_P	GND
HB05_N_CC	GND	LA24_N	GND	HB05_N	GND	GND	GND	DP8_C2M_N	GND
GND	HB10_P	GND	LA29_P	GND	HB12_P	TDO	SBA	GND	DP3_C2M
HB10_N	GND	LA29_N	GND	HB12_N	GND	SP3VAL	GND	DP7_C2M_P	GND
GND	HB15_P	GND	LA31_P	GND	HB15_P	TMS	GND	DP7_C2M_N	GND
GND	HB15_N	GND	LA31_N	GND	HB15_N	TRST	GND	GND	DP4_C2M
HB14_P	HB15_N	LA30_P	LA31_N	HB16_P	HB16_N	SA1	TRST	GND	DP4_C2M
GND	GND	LA30_N	GND	HB16_P	GND	SP3VAL	GND	DP5_C2M_P	GND
HB17_P_CC	HB18_N	GND	LA33_P	GND	HB21_P	SP3VAL	GND	DP5_C2M_N	GND
HB17_N_CC	HB18_N	GND	LA33_N	GND	HB21_N	SP3VAL	GND	DP5_C2M_N	GND
GND	GND	LA32_N	GND	HB20_N	GND	SP3VAL	GND	GND	DP5_C2M
VREF_B_M2C	GND	VREF_A_M2C	GND	VADJ	GND	LPC Conn+actor	LPC Conn+actor	RES0	GND

Figura 1.4: Pinout del connettore FMC HPC con le varie sezioni evidenziate.

In base al numero di linee dedicate ai transceiver, sono supportate trasmissioni dati full-duplex fino a 2 Gbps (nel caso LPC) e 10 Gbps (nel caso HMC). I due connettori sono meccanicamente uguali, cambia solamente il numero di pin che viene effettivamente popolato, quindi schede LPC possono essere usate anche con connettori HPC e, se opportunamente progetta-

te, schede HPC possono essere usate con connettori LPC limitando le loro funzionalità.

In questo modo la scheda universale può essere riutilizzata con schede periferiche diverse, ma allo stesso tempo è possibile riutilizzare la stessa scheda periferica su schede base diverse che possono eventualmente montare FPGA diverse. Tutte queste caratteristiche hanno fatto in modo che lo standard FMC sia diventato *de facto* lo standard per soluzioni moduli basate su FPGA [10].

1.4 Trasmissione dei dati

Durante tutto lo svolgimento di un esperimento scientifico, l'utente deve avere la possibilità di visualizzare, analizzare ed eventualmente salvare i dati. Per questo motivo è necessario trasmettere i dati ad un'unità esterna, tipicamente un calcolatore collegato tramite connessione Ethernet, che implementa l'"interfaccia utente" del sistema di acquisizione. Così come accade per le schede periferiche, anche in questo caso a seconda dell'applicazione è necessario lo sviluppo di un software dedicato. Oltre alla rappresentazione dei dati, questo software si deve occupare anche della configurazione dei parametri del sistema di acquisizione. Infatti, per ogni applicazione ci saranno sicuramente diversi parametri da impostare a seconda dell'esperimento.

Uno degli standard utilizzati ad Elettra ed anche in altri sincrotroni per realizzare il collegamento tra la strumentazione e le macchine delegate al controllo si basa su collegamento Ethernet tramite protocollo *User Datagram Protocol* (UDP). E' stato quindi scelto di implementare sulla scheda generale un'interfaccia Ethernet sufficientemente veloce da gestire il flusso dati generato nel caso più estremo.

Per questo motivo, sempre in un'ottica di modularità, si è deciso di utilizzare un connettore *Small Form-factor Pluggable transceiver* (SFP). Lo SFP è un connettore di rete modulare che fornisce la possibilità di collegare diversi transceiver a seconda supporto fisico utilizzato (cavo in rame, fibra ottica). In questo modo è possibile separare la scheda generale dal particolare tipo di collegamento fisico. Esistono in commercio diversi transceiver SFP che supportano i maggiori standard di comunicazione, tra cui Gigabit Ethernet, e flussi dati fino a 100 Gbps a seconda della versione SFP (100 Mbps SFP, 1 Gbps SFP, *Enhanced Small Form-factor Pluggable transceiver*

(SFP+), SFP28, SFP56, *Small Form-factor Pluggable Double Density transceiver* (SFP-DD)). Proprio per questo tipo di connessioni vengono utilizzati i transceiver di un’FPGA che a seconda della fascia di mercato possono essere più o meno numerosi e con prestazioni più o meno elevate. In particolare, l’Arria 10 GX 570 integra 24 transceiver high-speed capaci di gestire flussi fino a 17.4 Gbps.

1.5 Implementazione della scheda

Nelle sezioni precedenti è stata fornita una panoramica delle funzionalità della scheda di acquisizione, evidenziando di volta in volta le richieste sperimentali che le hanno motivate, e dei specifici componenti scelti per la loro implementazione. Come già accennato, il componente scelto è tale da far fronte a esigenze che possono andare ben oltre (al momento) quanto è necessario nei casi affrontati; ciononostante ribadiamo che le esigenze sperimentali sono in continua crescita ed è preferibile sviluppare un’elettronica sovradimensionata se l’alternativa è il rischio di dover poi sviluppare qualcosa di completamente nuovo per nuove attività sperimentali. Quindi in questa parte conclusiva diamo una panoramica di quello che è l’effettiva potenzialità della scheda sviluppata assieme all’effettivo utilizzo delle risorse.

L’Arria 10 GX 570 mette a disposizione 1108 pin di cui 492 linee di I/O (LVDS, 3 V) e 114 pin appartenenti ai 24 transceiver. Il resto delle linee viene utilizzato per le tensioni di alimentazione (195 pin), collegamenti di massa (288) e interfaccia *Joint Test Action Group* (JTAG) (19). Considerato il numero di linee I/O disponibili e considerate le funzionalità richieste si è deciso di utilizzare:

- 1 connettore SO-DIMM per la memoria RAM DDR3;
- 2 connettori FMC (uno LPC e uno HPC) per le schede periferiche;
- 4 connettori SFP per il trasferimento dati;
- 1 connettore Ethernet;
- 1 slot per memoria Secure Digital (SD);
- 1 connettore USB 3.0;
- 40 pin *General Purpose Input/Output* (GPIO) + 4 connettori coassiali;

- 8 *Dual-Inline Package* (DIP) switch, 4 pulsanti, 4 LED.

Nelle Figure 1.5, 1.6 e 1.7 è riportato in dettaglio l'utilizzo delle risorse dell'FPGA. Si può osservare che circa il 50% delle risorse, sia I/O che transceiver, viene utilizzato dai connettori FMC in modo da garantire la massima flessibilità delle schede periferiche. Una parte sostanziale è poi utilizzata dalla memoria RAM DDR3 (25% delle linee I/O) e dai 4 connettori SFP (15% dei transceiver). Complessivamente è stato utilizzato il 95% dei pin disponibili. L'immagine della scheda universale è riportata in Figura 1.8.

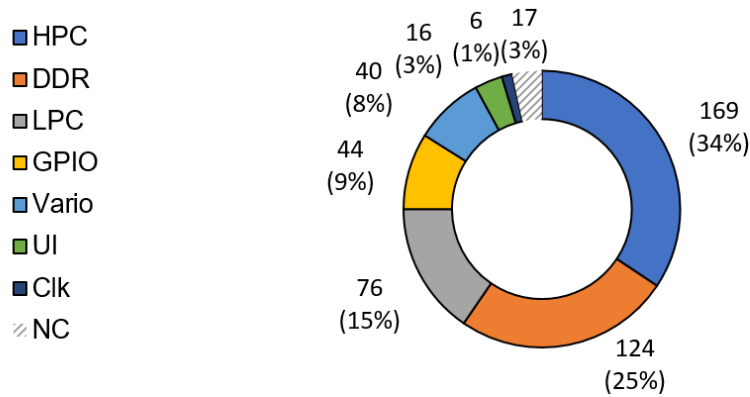


Figura 1.5: Utilizzo pin I/O.

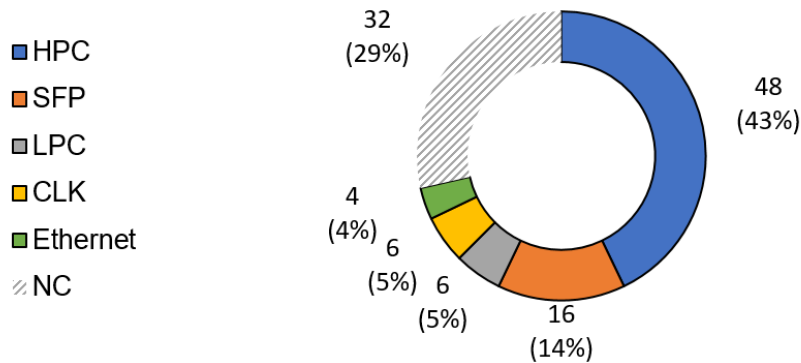


Figura 1.6: Utilizzo pin transceiver.

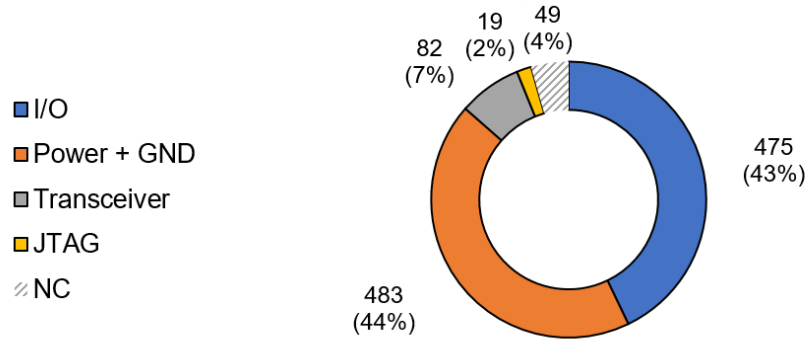


Figura 1.7: Utilizzo pin totale.

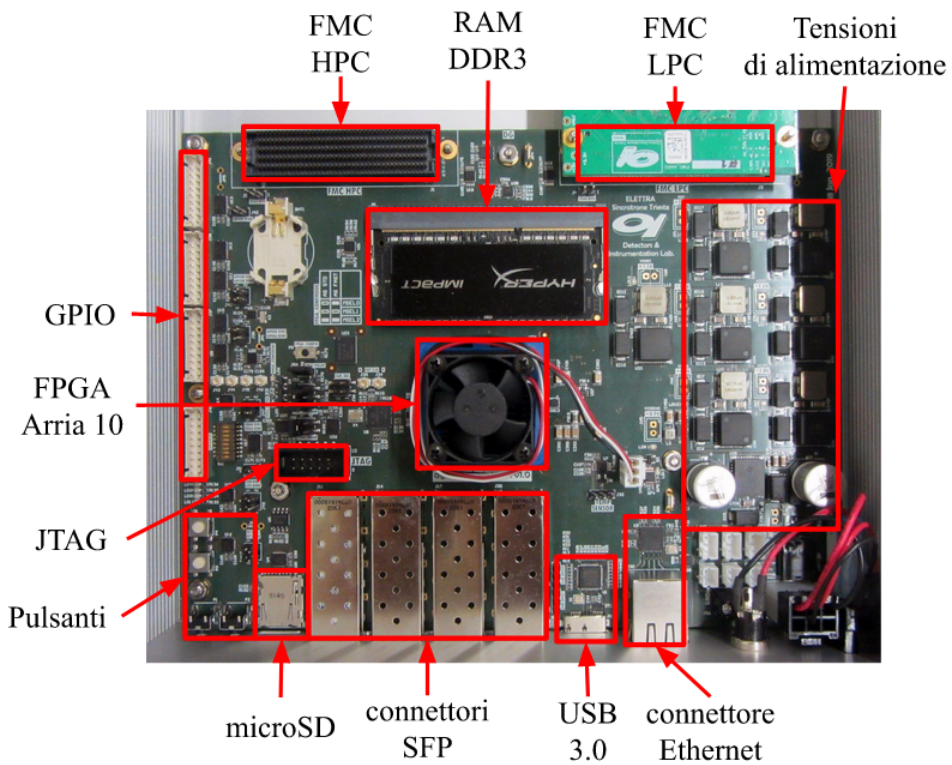


Figura 1.8: Scheda universale sviluppata con i componenti principali evidenziati.

Capitolo 2

Spettroscopia ottica

Nel capitolo precedente abbiamo descritto l'architettura del sistema concentrandoci in particolare sull'implementazione della scheda generale. Essa fornisce un supporto flessibile per affrontare una vasta gamma di applicazioni tramite lo sviluppo di schede periferiche opportune. Questo prevede, oltre allo sviluppo dell'elettronica di *front-end*, anche lo sviluppo del firmware dell'FPGA e del software di alto livello. Quindi la specializzazione del sistema per una particolare applicazione, sebbene sia l'aspetto di gran lunga più complesso, risulta più semplice e soprattutto più veloce rispetto alla progettazione ex novo di uno strumento dedicato.

In questo capitolo si descriverà l'adattamento del sistema per una specifica applicazione; in particolare vedremo come, partendo dalle necessità sperimentali, sono stati individuati i componenti della scheda periferica, come il firmware coordina il sistema e gestisce il flusso dati e come il software di alto livello implementa l'interfaccia grafica per la configurazione dei parametri del sistema, la visualizzazione e il salvataggio dei dati. Come anticipato, la scelta di questo primo caso preso in esame è stata dettata da reali esigenze scientifiche, e in particolare dall'inadeguatezza della strumentazione disponibile per raggiungere le prestazioni necessarie dettate da importanti aspetti sperimentali. Questa problematica non si limita a questo progetto, ma è emblematica di una situazione molto più generale presso Elettra ed altri centri di ricerca dove le maggiori limitazioni scientifiche derivano spesso dai limiti della sezione elettronica degli strumenti.

Prima di descrivere in dettaglio il sistema di acquisizione sviluppato, verrà fornita una panoramica dell'esperimento scientifico, in modo da esporre

i limiti attuali e poter comprendere meglio le scelte progettuali.

2.1 Spettroscopia ottica di non equilibrio

La spettroscopia in senso lato si occupa dello studio della struttura interna di atomi, molecole e solidi tramite l'analisi dello spettro di emissione, assorbimento o scattering della radiazione elettromagnetica. A seconda della lunghezza d'onda (energia) utilizzata cambiano le interazioni della radiazione con la materia e possono essere studiate diverse proprietà della materia stessa (su differenti scale dimensionali), ognuna delle quali trova applicazione in diversi campi della ricerca. Ad esempio, la spettroscopia a raggi X (0.01 nm – 10 nm, 100 eV – 100 keV) viene utilizzata nello studio degli strati elettronici più interni degli atomi, mentre la spettroscopia ottica che utilizza la luce visibile (380 nm – 700 nm, 1 eV – 5 eV) viene utilizzata per analizzare la configurazione elettronica più esterna degli atomi.

La *spettroscopia di non equilibrio* è una tecnica di analisi che viene utilizzata per studiare sistemi chimici o fisici che non si trovano in equilibrio termodinamico. In altre parole, la spettroscopia di non equilibrio permette di ottenere informazioni sulla dinamica di sistemi che stanno ancora evolvendo o che hanno subito una perturbazione che li ha portati fuori dallo stato di equilibrio. La spettroscopia di non equilibrio è diventata uno strumento consolidato per lo studio della materia, in particolare per lo studio di una grande varietà di dinamiche ultra-veloci di non equilibrio in atomi, molecole e solidi. Questo è stato reso possibile dalla disponibilità di sorgenti laser capaci di generare impulsi luminosi molto brevi, grazie ai quali è stato possibile studiare fenomeni estremamente veloci su scale temporali inferiori al picosecondo, come dinamiche di rilassamento elettronico, trasferimento di carica e coerenza vibrazionale [11].

Tra i materiali più studiati in questo ambito ci sono i materiali ad elevata correlazione elettronica. Si tratta di sistemi in cui l'interazione tra gli elettroni nella banda di valenza è talmente forte da causare grandi cambiamenti delle proprietà fisiche anche a fronte di piccole variazioni dei parametri esterni, come temperatura, drogaggio, pressione, campi magnetici applicati, ma anche impulsi luminosi. Questa forte sensibilità all'applicazione di perturbazioni esterne è dovuta al fatto che lo stato di equilibrio di questi sistemi è caratterizzato dalla coesistenza di eccitazioni di vario tipo (vibra-

zionali, orbitali e magnetiche) che insieme concorrono alla determinazione delle loro proprietà fisiche. Poiché queste eccitazioni hanno scale di energie comparabili, è in genere difficile separare i loro diversi contributi con tecniche all'equilibrio. La spettroscopia fuori dall'equilibrio è, in questo senso, lo strumento privilegiato per studiare questi sistemi perché permette - basandosi sull'analisi delle diverse scale dei tempi che caratterizzano le diverse eccitazioni - di discriminarli e giungere a una descrizione accurata del loro stato fondamentale [12].

La tecnica più utilizzata per questo tipo di misure è quella chiamata *pump and probe* in cui il campione oggetto di studio viene eccitato da un impulso laser (*pump*) e successivamente lo stato perturbato viene misurato da un impulso più debole (*probe*) opportunamente ritardato. Eseguendo più misure ripetute e variando il tempo di arrivo del secondo impulso è possibile ricostruire la dinamica del processo, in quanto ogni misura presa ad un certo ritardo è un'istantanea del processo, e la sequenza di queste istantanee dà l'informazione sulla dinamica in atto che modula nel tempo le proprietà ottiche del sistema.

La risoluzione temporale del metodo è data dalla convoluzione tra la durata temporale dell'impulso di pompa e quello di *probe* [13]. Per questo motivo, negli ultimi anni ci sono stati grandi sforzi per generare impulsi laser della durata di poche decine di femtosecondi, sia nel campo dei laser da tavolo ottico sia nello sviluppo di laser a elettroni liberi (*Free Electron Laser* (FEL)). Inoltre, nuove possibilità sperimentali sono emerse con la possibilità di regolare l'energia degli impulsi (quasi-monocromatici) fornita dalla diffusione di amplificatori ottici parametrici (*Optical Parametric Amplifier* (OPA)) e, in generale, da soluzioni basate su processi ottici non lineari. Questo aspetto è molto importante in quanto tramite l'energia degli impulsi si possono perturbare selettivamente specifiche proprietà del campione, e ciò è particolarmente utile nella femtochimica, dove per esempio si possono stimolare specifiche transizioni elettroniche e vibrazioni molecolari, oppure nella fisica dello stato solido [11].

Per ricavare la risposta dinamica del campione su uno spettro di energia sufficientemente ampio viene tipicamente utilizzato un impulso di *probe* quasi-monocromatico e vengono eseguite misure ripetute variando di volta in volta l'energia dell'impulso. Se si considera che, per ricavare la risposta dinamica, è necessario anche fare più misure variando il ritardo dei due im-

pulsi, è evidente che il tempo necessario per completare una misura potrebbe essere molto elevato e quindi le misure potrebbero essere alterate da fenomeni di deriva (per esempio instabilità del laser e variazioni delle condizioni ambientali di misura). Questo limite ha recentemente portato all'utilizzo di impulsi di *probe* a banda larga che possono essere generati per esempio da appositi OPA, oppure tramite fibre a cristalli fotonici o tramite processi di auto-modulazione di fase in appositi cristalli trasparenti (come zaffiro o fluoro di calcio). Poiché con questo approccio il segnale di *probe* deve essere diffratto in modo da separare spazialmente le varie componenti spettrali, è necessario l'utilizzo di sensori di immagini lineari che abbiano un numero sufficiente di pixel da garantire una risoluzione spettrale adeguata e che siano, allo stesso tempo, sufficientemente veloci da garantire un'alta frequenza di ripetizione. In questo modo i tempi di misura, che in alcuni casi è essenziale siano molto brevi, vengono ridotti di ordini di grandezza. Come vedremo in seguito, l'elettronica sviluppata ha permesso di aumentare notevolmente la frequenza di ripetizione delle misure riducendo notevolmente la durata dell'esperimento.

A differenza di un esperimento *pump and probe* standard, l'esperimento in questione utilizza uno schema a tre impulsi in modo da separare la perturbazione iniziale dalla misura vera e propria: un primo impulso molto intenso viene usato per perturbare il sistema e successivamente la risposta dinamica viene monitorata da una sequenza *pump-probe*. A seconda dell'energia degli impulsi di pompa è possibile eccitare selettivamente diversi gradi di libertà del campione che coesistono nello stato di equilibrio e, visto che in materiali complessi gradi di libertà diversi sono spesso accoppiati tra di loro, in questo caso è stato deciso di studiare l'effetto delle perturbazioni generate da un impulso di pompa nello spettro visibile (nel range degli eV, quindi risonante con gradi di libertà elettronici) e l'altro nel medio infrarosso (risonante con stati fononici e magnetici, aventi tipicamente energie di qualche decina di meV).

L'esperimento che è stato realizzato utilizza proprio uno schema a tre impulsi per eseguire misure spettroscopia ottica di non equilibrio; in particolare la stazione sperimentale è stata ottimizzata per eseguire misure di riflessività transiente (*transient reflectivity*) su campioni cristallini in un ampio intervallo di temperature (33 K-300 K) e orientazioni del campione (0° – 360°). Di seguito verrà prima descritto in dettaglio il setup ottico per poi

passare alla descrizione del sistema di acquisizione, concentrandosi sia sulla progettazione della scheda periferica che sull'implementazione del firmware dell'FPGA e del software ad alto livello.

2.1.1 Setup ottico

Lo schema a blocchi del setup di misura è rappresentato in Figura 2.1. La sorgente laser consiste in un *Non-collinear Optical Parameter Amplifier* (NOPA) (Orpheus-N dell'azienda Light Conversion) e un Twin OPA (Orpheus TWINS, Light Conversion). Entrambi i sistemi sono eccitati dallo stesso laser di pompa (PHAROS Laser, Light Conversion) che fornisce impulsi di 400 μJ di fotoni da 1.2 eV con una durata di 200 fs. Il 90% dell'energia (360 μJ per impulso) viene usata per eccitare il TWIN OPA, mentre il restante 10% (40 μJ per impulso) per il NOPA.

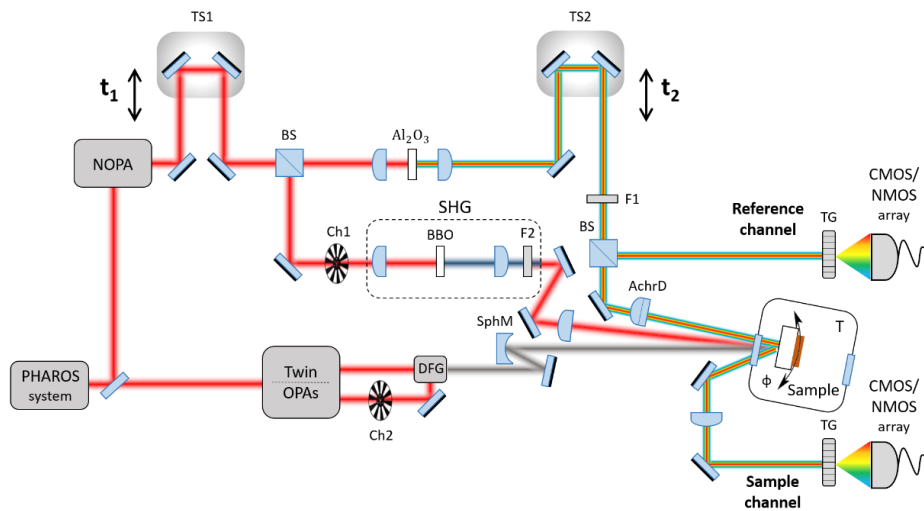


Figura 2.1: Rappresentazione schematica del setup ottico [11].

Lo spettro dell'impulso monocromatico in uscita del NOPA è regolabile da 650 nm a 900 nm e ha una durata inferiore ai 25 fs in tutto il range. Successivamente l'impulso viene separato da un *beam splitter*: il 70% viene usato per generare l'impulso di *pump*, mentre il restante 30% viene usato per generare l'impulso bianco di *probe*. L'energia dei fotoni dell'impulso di *pump* può opzionalmente essere raddoppiata tramite il processo di generazione di seconda armonica (*Second Harmonic Generation* (SHG)). In questa modalità l'impulso in uscita dal NOPA viene focalizzato su un cristallo di borato di

bario β di tipo I (type I β -Barium Borate, BBO) spesso 0.7 mm ottimizzato per la SHG a 900 nm. Dopo la collimazione, un filtro passabanda rimuove le componenti spettrali della frequenza fondamentale che genera la seconda armonica. L'impulso bianco invece viene generato tramite auto-modulazione di fase in un cristallo di zaffiro (Al_2O_3). Le componenti fondamentali nel vicino infrarosso vengono filtrate da un filtro passa basso (banda passante fino a 800 nm). Lo spettro così ottenuto ha componenti spettrali da 500 nm a 800 nm. Per compensare eventuali fluttuazioni dell'intensità del laser e derive termiche è stato introdotto un canale di riferimento. In particolare, prima di incidere sul campione, l'impulso di *probe* viene diviso da un *beam splitter* e diretto sul sensore. La parte restante invece viene focalizzata sul campione con una lente acromatica (doppietto acromatico) per ridurre l'aberrazione cromatica.

La luce trasmessa (o riflessa) dal campione viene fatta passare attraverso un reticolo di diffrazione con profilo a dente di sega (*blazed grating*, TG in Figura 2.1) in modo da disperdere spazialmente le sue componenti spettrali che vengono focalizzate su un sensore di immagini lineare (Hamamatsu S11105). Per determinare precisamente lo spettro di frequenze a cui corrisponde ogni pixel, all'inizio di ogni misura viene eseguita una calibrazione. Per fare ciò viene utilizzato un filtro commerciale (FGB67, Thorlabs, per esempio) la cui risposta in frequenza è nota.

Il primo impulso di eccitazione viene invece generato tramite *Difference Frequency Generation* (DFG) in un cristallo di seleniuro di gallio (GaSe). Si tratta di un processo non lineare in cui due fotoni di energie differenti vengono fatti interagire per produrre un terzo fotone con un'energia pari alla differenza delle energie dei fotoni incidenti. Facendo quindi interagire le due uscite del TWIN OPA è possibile regolare la lunghezza d'onda degli impulsi monocromatici da 5 μm a 20 μm . Infine, l'impulso di *pump* mid-IR è ottenuto filtrando l'uscita DFG con una finestra di germanio che assorbe i fotoni con energie superiori a 0.3 eV. L'impulso viene poi focalizzato sul campione con un specchio sferico.

La dimensione degli impulsi sul piano del campione è stata misurata con il metodo knife-edge¹ (accuratezza di 5 μm). I valori tipici di *Full Width Half*

¹Il metodo knife-edge consiste nell'utilizzare una lama che viene fatta traslare nel piano focale del fascio laser perpendicolarmente alla sua direzione di propagazione. La lama blocca progressivamente la propagazione del fascio e, attraverso la misura della potenza residua del fascio dopo la lama, è possibile stimare la dimensione del fuoco.

Maximum (FWHM) sono $100\ \mu\text{m}$ per l'impulso di *pump* nel visibile, $150\ \mu\text{m}$ per l'impulso mid-IR e $70\ \mu\text{m}$ per il *probe*.

	visible pump	mid-IR pump	probe
FWHM [μm]	100	150	70
Durata [fs]	35	<150 wavelength dependent	1500
Tipo	monocromatico	monocromatico	a banda larga
Banda	650-900 nm eventualmente SHG	5-20 μm	500-800 nm
Energia per impulso	< 1.4 μJ < 200 nJ (@SHG)	160 nJ (@17 μm) 1.4 μJ (@9 μm)	< 6 nJ
Angolo di incidenza	0	10	20

Tabella 2.1: Caratteristiche tipiche degli impulsi laser utilizzati nelle misure.

Per modificare in modo indipendente il ritardo tra i tre impulsi sono presenti due stazioni di movimentazione: la prima (TS1) è posta tra il NOPA e il primo *beam splitter* e quindi modifica la lunghezza del percorso sia dell'impulso di *probe* visibile e dell'impulso di *pump*, la seconda (TS2) invece modifica solo il percorso del primo impulso di *pump*.

Al fine di migliorare il rilevamento del segnale, i due impulsi di *pump* vengono periodicamente bloccati da due chopper ottici, ossia ruote che bloccano meccanicamente il fascio. Entrambi i chopper sono controllati dallo stesso generatore di segnali, ma il chopper dell'impulso *pump* visibile ruota alla frequenza doppia. In questo modo in base allo stato dei due chopper ogni acquisizione può essere classificata in quattro categorie:

- campione perturbato da entrambi gli impulsi di *pump* (PP);
- campione perturbato con il solo impulso *pump* visibile (PU);
- campione perturbato con il solo impulso *pump* mid-IR (UP);
- campione senza perturbazioni (UU).

Per determinare lo stato dei due chopper vengono usati dei fotodiodi opportunamente posizionati in modo da acquisire una piccola porzione del fascio passato attraverso il chopper.

2.1.2 Campione

Il campione viene montato su un supporto di rame in contatto diretto con il criostato (DE 204 dell'azienda Advanced Research Systems). Questo supporto a sua volta è montato su un motore piezoelettrico (Attocube, ANR240) che permette di ruotare il campione nel piano focale. Il campione viene montato su un disco di rame fissato sulla parte mobile del motore. La temperatura viene misurata da una termocoppia montata in prossimità del campione.

Il tutto è inserito in una camera a vuoto che permette di illuminare il campione attraverso una finestra il cui materiale viene scelto in base all'energia dei fotoni dei tre impulsi. In questo caso per fare passare l'impulso mid-IR è stata usata una finestra in diamante policristallino. La camera è provvista di questo tipo di finestra su ogni lato della camera in modo da consentire anche misure di trasmittività. A temperatura ambiente, la pressione ottenibile è di 10^{-7} mbar, mentre a temperature basse si arriva anche a 10^{-8} mbar. La temperatura minima raggiungibile è di 12 K quando il campione è montato direttamente sul supporto in rame (molto vicino al testa del criostato), mentre si passa a 33 K se si utilizza il motore piezoelettrico. Il sistema prevede anche un controllore della temperatura che consente di impostare la temperatura nella camera e di conseguenza eseguire misure al variare della temperatura.

In questo elaborato ci concentreremo sulle misure di riflettività effettuate su un campione di $\text{Bi}_2\text{Sr}_2\text{Y}_{0.08}\text{Ca}_{0.92}\text{Cu}_2\text{O}_{8+\delta}$ (Y-Bi2212), un cuprato superconduttore con temperatura critica pari a 96 K.

2.1.3 Requisiti sperimentali

Dalla descrizione del setup sperimentale si può facilmente comprendere che in questo tipo di esperimenti ci sono molti parametri liberi da monitorare e controllare (ritardo tra gli impulsi di *pump*, ritardo dell'impulso di *probe*, temperatura e orientazione del campione) e per ogni combinazione di essi si deve acquisire sia lo spettro del campione che quello di riferimento. Inoltre, spesso è necessario eseguire misure ripetute in modo da aumentare il rapporto segnale-rumore e consentire il calcolo di proprietà statistiche dell'insieme di impulsi (correlazione, varianza [14, 15]). Per ridurre al minimo il tempo di misura si vuole perciò aumentare il più possibile la frequenza con cui vengono ripetute le misure, riferita spesso come frequenza di ripetizione.

Visto che la durata del fenomeno fisico in sé è molto ridotta (inferiore ad alcune decine di picosecondi), la frequenza di ripetizione massima è limitata essenzialmente dal tempo di acquisizione dello spettro e dalla frequenza di ripetizione massima del laser, che in questo caso è configurabile fino ad un massimo di 50 kHz.

Il sistema di acquisizione usato fino ad oggi per queste misure era in grado di acquisire lo spettro del sensore in alcuni millisecondi limitando dunque la frequenza massima ad alcune centinaia di Hz. Questo limite era dovuto esclusivamente all'elettronica di acquisizione e non al sensore in sé. La vera limitazione per questo sistema di acquisizione era la memorizzazione e la trasmissione dei dati che aumentavano considerevolmente il tempo di acquisizione limitando notevolmente le prestazioni complessive. Per questo motivo il laboratorio laser era costretto a ridurre la frequenza di ripetizione, quindi aumentando il tempo di misura, oppure ad integrare con il sensore più impulsi consecutivi, perdendo così l'informazione del singolo impulso.

Come requisito principale del nuovo sistema di acquisizione c'è dunque la possibilità di fare misure alla frequenza di ripetizione massima del laser di 50 kHz, quindi più di 100 volte maggiore rispetto alle precedenti prestazioni. Il sistema deve, oltre ad acquisire i segnali analogici in uscita dai sensori di immagini, acquisire i segnali dei fotodiodi relativi ai chopper e gestire i segnali digitali di controllo del sensore.

2.1.4 Elettronica di acquisizione

In questa sezione vedremo come sono state effettivamente utilizzate le risorse hardware messe a disposizione dalla scheda "generale" e come, in base alle richieste sperimentali appena descritte, è stata progettata la scheda periferica. Una volta descritta la parte hardware ci concentreremo sul firmware che coordina il sistema e implementa tutte le funzionalità richieste. Infine, verrà descritto anche il software di alto livello.

2.1.4.1 Sensore

Il sensore Hamamatsu S11105 (vedi Figura 2.2a) è un sensore lineare in tecnologia CMOS che fa parte della famiglia di sensori high-speed caratterizzati da frequenze di clock più elevate (fino a 50 MHz) rispetto ad altre famiglie di sensori (fino a 10 MHz). Questa caratteristica nel nostro caso è essenziale

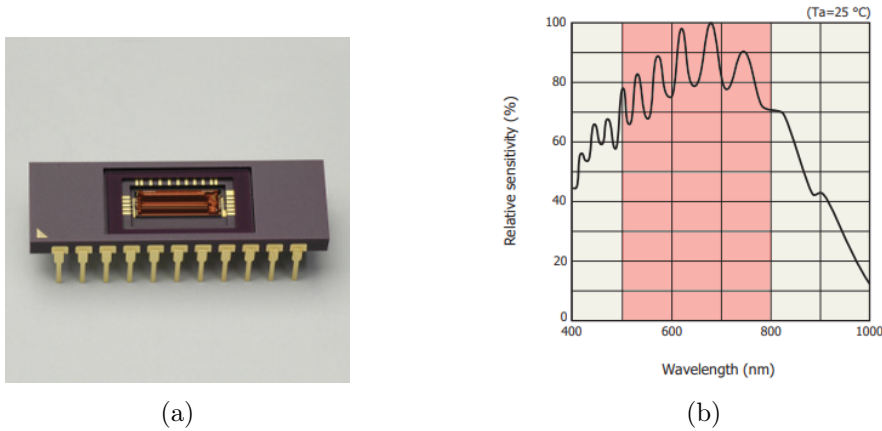


Figura 2.2: (a) sensore S11105 nel package DIP (b) sensitività relativa del sensore S11105 [16]. La banda di frequenze evidenziata corrisponde alla banda dell'impulso di *probe*.

in quanto riduce il tempo di lettura del sensore ed è in grado così di gestire la frequenza di ripetizione massima di 50 kHz. Infatti, per acquisire tutti i 512 pixel sono necessari 561 colpi di clock [16] che, alla frequenza di clock massima di 50 MHz, equivalgono a 11.22 μ s. Quindi la frequenza massima di ripetizione del sensore risulta essere di 89 kHz.

L'intervallo di lunghezze d'onda rilevabili dal sensore va da 400 nm a 1000 nm con un picco di sensitività di 40 V/(lx s) a 680 nm. Il grafico della sensitività relativa è rappresentato in Figura 2.2b. Si può osservare che nello spettro corrispondente all'impulso bianco di *probe* (da 500 nm a 800 nm) la sensitività è maggiore al 70%.

La tecnologia CMOS consente di integrare nello stesso dispositivo anche l'elettronica digitale riducendo notevolmente la complessità dell'elettronica esterna necessaria per il suo utilizzo. Ognuno dei 512 pixel infatti è collegato internamente ad un amplificatore di carica (*Charge Sensitive Amplifier* (CSA)) che integra la corrente elettrica generata dal fotodiodo durante l'intervallo di esposizione e fornisce una tensione di uscita proporzionale all'intensità luminosa (i. e. numero totale di fotoni) incidente. La capacità di feedback del CSA è di 0.1 pF e consente di ottenere un elevato guadagno ($0.6 \mu\text{V}/e^-$). Nel dispositivo sono anche integrati i buffer, gli shift register e l'elettronica che si occupa della temporizzazione dei segnali che forniscono poi il valore di singoli pixel in modo seriale sulla linea di uscita. Grazie a ciò il sensore necessita solo di due segnali di controllo:

- segnale di clock (CLK);
- segnale di integrazione (ST): determina l'istante e la durata di esposizione dei fotodiodi.

In uscita invece vengono forniti tre segnali:

- uscita analogica (Video): uscita seriale dei valori analogici misurati dai singoli fotodiodi;
- trigger: segnale di sincronizzazione per il campionamento dell'uscita analogica;
- fine scansione (*end of scan*, EOS): fornisce un impulso alla fine della trasmissione dei 512 valori analogici.

Visto che il sensore deve essere posizionato sul tavolo ottico e allineato con precisione in modo da disperdere le componenti spettrali dell'impulso luminoso su tutta l'area attiva del sensore (ogni pixel ha le dimensioni $12.5 \mu\text{m} \times 250 \mu\text{m}$, quindi l'area totale del sensore è $6.4 \text{ mm} \times 250 \mu\text{m}$), è stata realizzata una scheda dedicata esclusivamente al sensore (vedi Figura 2.3) in modo da mantenere le dimensioni al minimo e consentire un utilizzo più agevole sul tavolo ottico. La scheda monta, oltre al sensore, il regolatore di tensione che genera la tensione di alimentazione e dei traslatori di livello necessari per convertire i segnali digitali a 5 V del sensore in segnali a 3.3 V compatibili con i pin dell'FPGA. In Figura 2.3 (c) sono visibili i tre connettori SMA utilizzati per collegare i segnali (CLK, ST, Video) alla scheda di acquisizione, mentre in Figura 2.4 si possono osservare i due sensori inseriti nel setup sperimentale.

Come si avrà notato, i segnali EOS e trigger non sono stati utilizzati. Il segnale di fine scansione non è stato necessario in quanto può essere ricavato dal firmware in base ai segnali di CLK e ST (generati dal firmware stesso). L'impulso di trigger è un impulso negativo 10 ns dopo il fronte di salita del clock della durata di 10 ns. Alla frequenza di 50 MHz (e solo a questa frequenza) il fronte di discesa dell'impulso di trigger coincide con il fronte di discesa del segnale di clock, quindi in questo caso anche il segnale di trigger può essere ricavato dai segnali di input.

Il sistema di acquisizione viene sincronizzato con il sistema laser tramite il segnale di trigger del laser in modo da garantire che ad ogni nuovo ciclo il

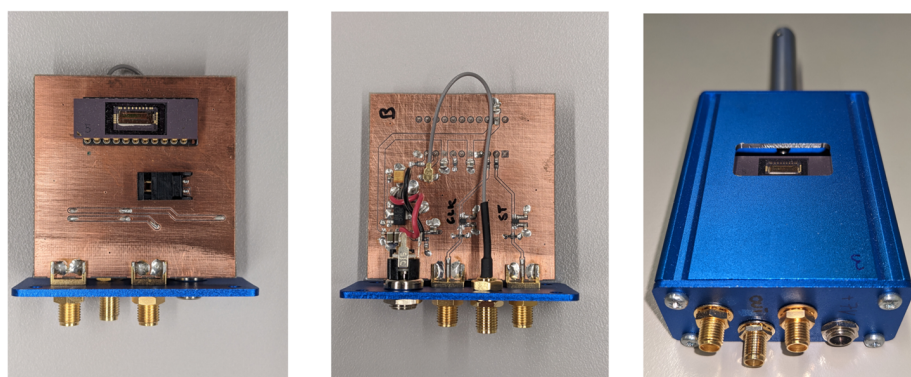


Figura 2.3: Scheda sviluppata esclusivamente per il sensore lineare di immagini; (a) lato superiore (b) lato inferiore (c) front panel formato dai tre connettori *SubMiniature version A* (SMA) e il connettore coassiale di alimentazione. E' anche visibile il sostegno della scheda compatibile con i supporti standard utilizzati sui tavoli ottici.

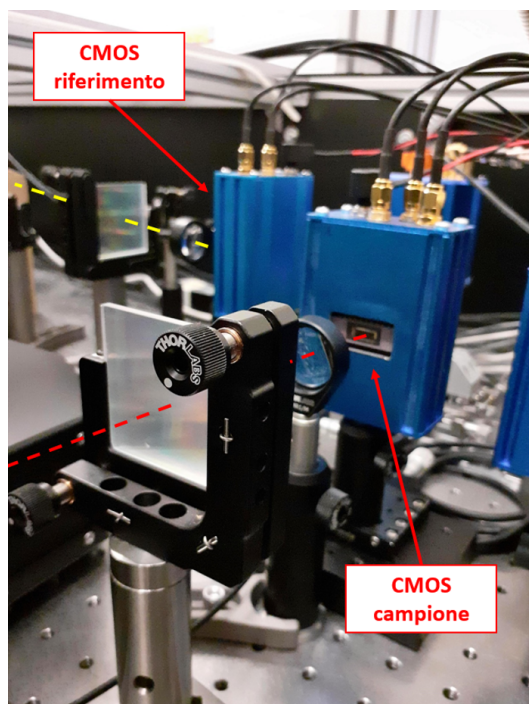


Figura 2.4: I due sensori lineari di immagini montati sul tavolo ottico.

senso di immagini sia attivo nel momento in cui l'impulso laser incide sul sensore. Infine, è necessario acquisire i segnali dai fotodiodi che determinano lo stato dei due chopper. I fotodiodi utilizzati sono di tipo commerciale

e forniscono già un segnale analogico di tensione che può essere acquisito direttamente. Complessivamente dunque si ha bisogno dei segnali elencati nella Tabella 2.2.

	DIGITAL		ANALOG	
	IN	OUT	IN	OUT
Sensore 1		2	1	
Sensore 2		2	1	
Fotodiodo 1			1	
Fotodiodo 2			1	
Trigger	1			
TOTALE	1	4	4	0

Tabella 2.2: Segnali richiesti dal sistema sperimentale.

I cinque segnali digitali sono stati collegati direttamente ai pin I/O disponibili sulla scheda generale; in particolare, i segnali di start e di trigger sono stati collegati ai GPIO, mentre i due segnali di clock ai connettori coassiali per garantire una migliore integrità di segnale e ridurre le interferenze elettromagnetiche da e verso altri componenti della scheda. Nella Sezione 2.1.4.3 vedremo com'è stata implementata l'interfaccia di controllo in *Hardware Description Language* (HDL).

I segnali analogici invece devono essere digitalizzati da un convertitore analogico-digitale ed è stato quindi necessario sviluppare una scheda periferica dedicata.

2.1.4.2 Scheda di acquisizione

Lo sviluppo della scheda periferica ha richiesto prima di tutto un'analisi dei segnali in ingresso in modo da poter determinare il convertitore più adeguato. La tensione di uscita del sensore lineare è composta da una tensione di offset di $1.2\text{ V} \pm 0.6\text{ V}$ a cui va sommata la tensione dei fotodiodi che parte da 0 V in condizioni di buio e satura a $1.3\text{ V} \pm 0.6\text{ V}$ in condizioni di massima illuminazione. Visto che la tensione di offset non porta alcuna informazione e porterebbe ad uno spreco della dinamica dell'ADC, si è deciso

di includere un'elettronica di *front-end* che vada a compensare questa componente. Inoltre, vista la grande variazione nel valore della tensione di offset da sensore a sensore, si è deciso di effettuare questa compensazione tramite l'utilizzo di un DAC in modo da poter impostare di volta in volta la tensione corrispondente. Per quanto riguarda invece la variazione della tensione di saturazione dei fotodiodi si è deciso di progettare la scheda considerando il caso peggiore, ovvero il caso in cui la tensione di saturazione è di 1.9 V. In ogni caso questo valore non rappresenta un vincolo per la scelta dell'ADC in quanto può essere attenuato o amplificato con un'opportuna elettronica di *front-end*.

I valori analogici misurati dai fotodiodi vengono forniti dal sensore in modo seriale con una frequenza di 50 MHz. Ad ogni ciclo di clock viene fornito un nuovo valore analogico che viene mantenuto per tutta la durata del periodo, quindi la forma d'onda in ingresso può essere considerata come una funzione costante a tratti. In questo caso non siamo interessati alla forma d'onda in sé, bensì ai valori analogici (costanti, di fatto una tensione continua) che vengono trasmessi, quindi le considerazioni di campionamento di Shannon-Nyquist non vengono applicate. In questo caso ci basta avere almeno un campione per ogni valore analogico fornito, dunque la frequenza di campionamento del convertitore deve essere almeno di 50 MHz.

Il rumore di quantizzazione del convertitore contribuisce, insieme ad altre fonti di rumore, ad una riduzione della sensibilità e del range dinamico del sistema di misura. Alcune fonti di rumore non possono essere controllate, come per esempio il rumore in uscita del sensore ($n_{out} = 2.5 \text{ mV}_{rms} \pm 2 \text{ mV}$), mentre il rumore di quantizzazione dipende dalla risoluzione del convertitore. In prima approssimazione il rumore di quantizzazione n_q può essere stimato dalla relazione [17]

$$n_q = \frac{\text{LSB}}{\sqrt{12}} = \frac{V_{ADCsat}}{2^N \cdot \sqrt{12}}, \quad (2.1.1)$$

dove V_{ADCsat} è la tensione di saturazione e N il numero di bit del convertitore analogico-digitale. Per avere un rumore di quantizzazione trascurabile rispetto al rumore di uscita del sensore si deve avere che

$$n_q \leq \frac{1}{10} \cdot n_{out}. \quad (2.1.2)$$

Da cui si ricava che

$$N > \log_2 \left(\frac{10 \cdot V_{ADCsat}}{\sqrt{12} \cdot n_{out}} \right). \quad (2.1.3)$$

Considerando per esempio un range di ingresso di 2.5 V si ottiene che sono necessari almeno 14 bit di risoluzione.

L'acquisizione del segnale dei fotodiodi invece non è così problematica in quanto rappresenta un'informazione binaria dello stato del chopper e quindi, rispetto al segnale del sensore di immagini, necessita di prestazioni ridotte. In Figura 2.5a si può osservare il segnale fornito dai fotodiodi posizionati in modo da acquisire la luce trasmessa dal chopper, misurato con un oscilloscopio. L'ampiezza massima degli impulsi è di circa 10 mV e il tempo di discesa è di 350 ns. Graficando il valore dell'ampiezza degli impulsi in funzione del tempo (vedi Figura 2.5b) si può notare che le ampiezze misurate possono assumere anche valori intermedi in quanto le transizioni dallo stato "completamente aperto" a "completamente chiuso" non sono istantanee. Ciò è dovuto al fatto che l'impulso luminoso non è perfettamente focalizzato nella sezione del chopper e quindi il tempo necessario per coprire completamente l'impulso luminoso (le frequenze tipiche di rotazione dei chopper sono dell'ordine delle decine/centinaia di Hz) è maggiore del periodo di ripetizione del laser causando così eventi in cui l'impulso luminoso viene bloccato solo in parte. In Figura 2.5c invece è raffigurato l'istogramma delle ampiezze relativo ad 1 secondo di acquisizione (50000 eventi).

Considerando questi aspetti, è stata fatta una ricerca dei convertitori disponibili sul mercato ed è stato individuato l'ADC AD9653 dell'azienda Analog Devices. Si tratta di un convertitore analogico-digitale pipeline a 16 bit con frequenze di campionamento fino a 125 MHz, quindi da questo punto di vista adeguato per le richieste sperimentali. Esso integra in un footprint compatto (48-Lead LFCS) tutti e quattro i canali necessari riducendo così lo spazio occupato sulla scheda, aspetto particolarmente importante per le schede FMC single-width dove lo spazio a disposizione è limitato. Gli ingressi, come nella maggior parte degli ADC high-speed (> 50 MHz), sono ingressi differenziali senza un buffer interno, quindi se utilizzati con sorgenti di segnale con un'impedenza interna relativamente alta, come in questo caso ($Z_{out} \in [70 \Omega, 260 \Omega]$), necessitano di un buffer esterno.

Lo schematico di *front-end* è raffigurato in Figura 2.6. Lo stadio di ingresso è dato da un amplificatore *fully-differential* in cui l'ingresso è collegato

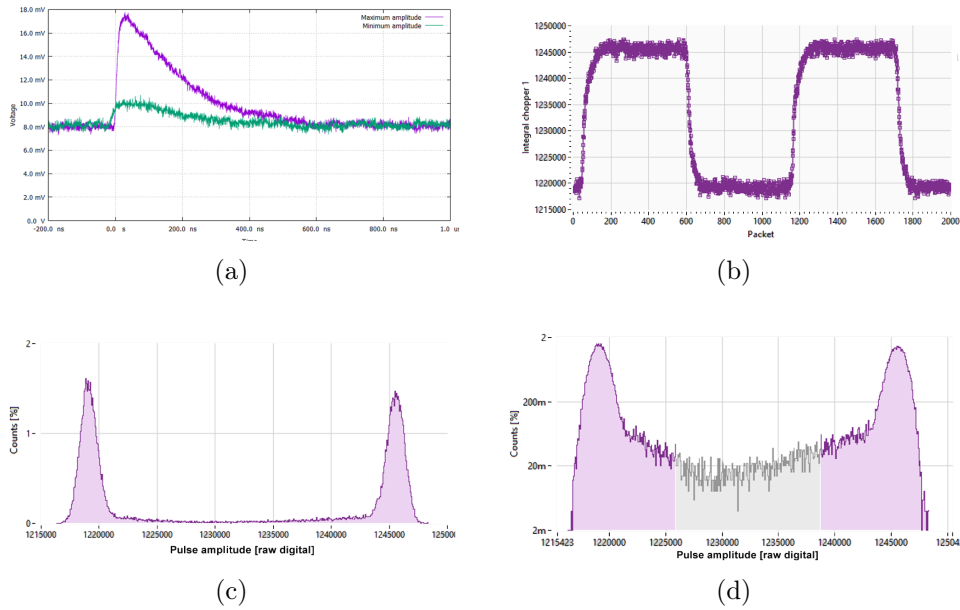
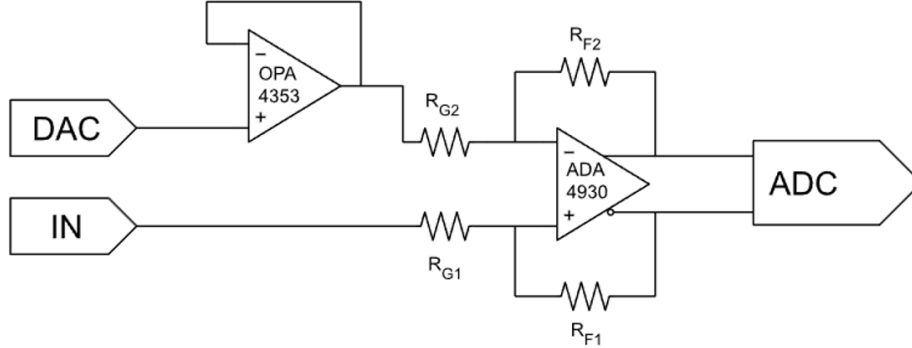


Figura 2.5: (a) Impulso generato dal fotodiode del chopper. (b) Ampiezza dell'impulso del fotodiode in funzione del tempo. (c, d) Istogramma di frequenza (in percentuale) delle ampiezze rispettivamente in scala lineare e logaritmica.

al pin non invertente, mentre la tensione del DAC è collegata al pin invertente in modo da compensare l'offset del sensore. Trascurando l'impedenza di sorgente, il guadagno è dato dal rapporto delle resistenze R_{G1} e R_{F1} ed è stato impostato al valore unitario. La tensione di riferimento del convertitore è stata impostata a 1.25 V in modo da misurare ingressi fino a $2.5V_{pp}$ e supportare quindi la tensione di saturazione massima del sensore.

Le prestazioni dinamiche del DAC in questo caso non rappresentano un vincolo visto che è necessaria semplicemente la generazione di una tensione costante. È stato perciò scelto un DAC utilizzato in diversi progetti e ampiamente caratterizzato all'interno del laboratorio, il AD5541A (Analog Devices).

Gli ADC high-speed, come il AD9653, sono molto sensibili alla qualità del clock in ingresso, infatti il rumore in uscita aumenta proporzionalmente al rumore di fase del clock che determina una riduzione del rapporto segnale-rumore. L'aumento del rumore è proporzionale anche alla frequenza del segnale in ingresso, perciò i convertitori high-speed sono particolarmente sensibili a questo parametro. La riduzione del rapporto segnale-rumore


 Figura 2.6: Schematico del *front-end* della scheda periferica.

(*Signal-to-Noise Ratio* (SNR)) a una data frequenza di ingresso (f_i) dovuta al jitter (t_j) può essere calcolata come [18]

$$SNR = -20 \cdot \log_{10}(2\pi \cdot f_i \cdot t_j). \quad (2.1.4)$$

Anche se questo aspetto non è così problematico per segnali costanti a tratti (come quello fornito dal sensore lineare), è stata fatta particolare attenzione nella ricerca di generatori di clock a basso jitter in modo da garantire le prestazioni anche per altri tipi di sensori o applicazioni. In base a ciò, è stato selezionato l'oscillatore programmabile SI5340 (Skyworks Solutions) con un jitter inferiore ai 100 fs.

Vediamo adesso come stati effettuati i collegamenti per la lettura dati dell'ADC e le interfacce di configurazione.

L'interfaccia di trasmissione dati dell'ADC utilizza due coppie differenziali LVDS in modalità DDR3 per ogni canale. Il flusso massimo di ognuna di queste linee differenziali è

$$\frac{n_{bit} \cdot f_{max}}{n_{LVDS}} = \frac{16 \text{ bit} \cdot 125 \text{ MHz}}{2} = 1 \text{ Gbps}, \quad (2.1.5)$$

dove n_{bit} è il numero di bit dell'ADC, f_{max} la massima frequenza di campionamento dell'ADC e n_{LVDS} il numero di coppie LVDS per canale.

Per agevolare la ricezione dei dati vengono inoltre forniti due clock: il clock dati (DCO) fornisce il segnale di sincronismo per l'acquisizione dei singoli bit (pari a quattro volte quella della frequenza di campionamento in quanto i dati sono trasmessi sia sul fronte di salita che di discesa), mentre

il clock di frame (FCO) stabilisce l'inizio della trasmissione di un nuovo campione (stessa frequenza del segnale di campionamento). L'andamento dei segnali è rappresentato nel diagramma temporale in Figura 2.7.

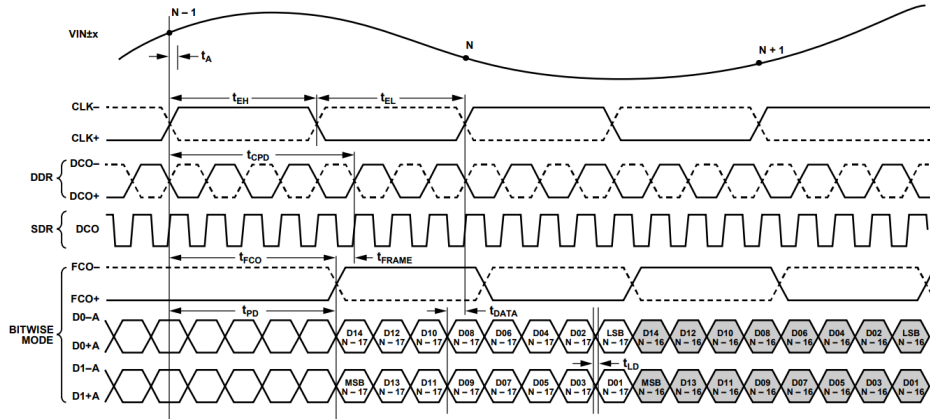


Figura 2.7: Diagramma temporale dei segnali in uscita dal convertitore analogico-digitale [18]. Dall'alto verso il basso: segnale analogico in ingresso (VIN), clock di campionamento (CLK), DCO, FCO e le due linee digitali in uscita (D0 e D1).

Il modo più semplice per acquisire i dati a lato FPGA consiste nel collegare tutte le linee LVDS allo stesso banco di pin in modo da poter sfruttare un'unica PLL per la ricezione corretta dei dati attraverso i deserializzatori dedicati all'interno della FPGA. Tuttavia, per garantire la compatibilità di questa scheda FMC con altre schede di supporto sviluppate in precedenza (che montano FPGA più economiche), è stato necessario distribuire i segnali LVDS su due banchi diversi. Questa scelta, giudicata di strategica importanza visto l'indubbio vantaggio di avere una soluzione molto generale, come vedremo in seguito, ha complicato lo sviluppo del firmware per l'acquisizione dei dati ADC.

Infine, sono necessari tutti i collegamenti per implementare le interfacce di configurazione SPI (per l'ADC e il DAC) e I2C (per l'oscillatore programmabile). Tramite queste interfacce è possibile scrivere nei registri interni dei componenti e configurarli in base alle necessità. In questo modo si può per esempio configurare l'ADC in modo da generare i pattern di test (molto utile per verificare la corretta ricezione dati), modificare la fase dei clock di sincronismo (per correggere eventuali problemi di timing) oppure modificare la codifica dei dati in uscita.

Complessivamente risultano essere necessari 41 pin (di cui 12 LVDS e 15 collegamenti single-ended, vedi Tabella 2.3) per cui è stato deciso di realizzare una scheda single-width con un connettore FMC LPC. Lo schematico della scheda è disponibile in Appendice A. In Figura 2.8 si può osservare la scheda periferica sviluppata, mentre in Figura 2.9 il sistema di acquisizione complessivo (scheda universale e scheda periferica).

		LVDS	Single-ended
ADC	Dati	8	
	FCO	2	
	DCO	1	
	SPI		3
	Altro		1
DAC 1 e 2	SPI		3
	Altro		3
SI5340	I2C		2
	Altro	1	3
TOTALE		12	15

Tabella 2.3: Segnali di I/O per la scheda periferica.

2.1.4.3 Firmware

Come abbiamo anticipato, gli strumenti scientifici più sofisticati e complessi vedono in ogni sezione sfide molto difficili, e sempre più spesso l'aspetto che riguarda "l'intelligenza" dello strumento è quello più delicato. Questo è dovuto sia all'esigenza di eseguire operazioni complesse in tempo reale sui dati acquisiti, sia alla necessità di svolgere molteplici operazioni parallele in tempi dell'ordine dei nanosecondi, con precisione che ormai è nella scala dei picosecondi. Questa serie di funzioni che vengono definite "l'intelligenza dello strumento" viene svolta da dispositivi come le FPGA che per essere debitamente sfruttate devono essere programmate correttamente mediante un linguaggio di basso livello, l'HDL. Al fine di seguire meglio le operazioni svolte dalla FPGA, riproponiamo uno schema della struttura hardware in Figura 2.10.

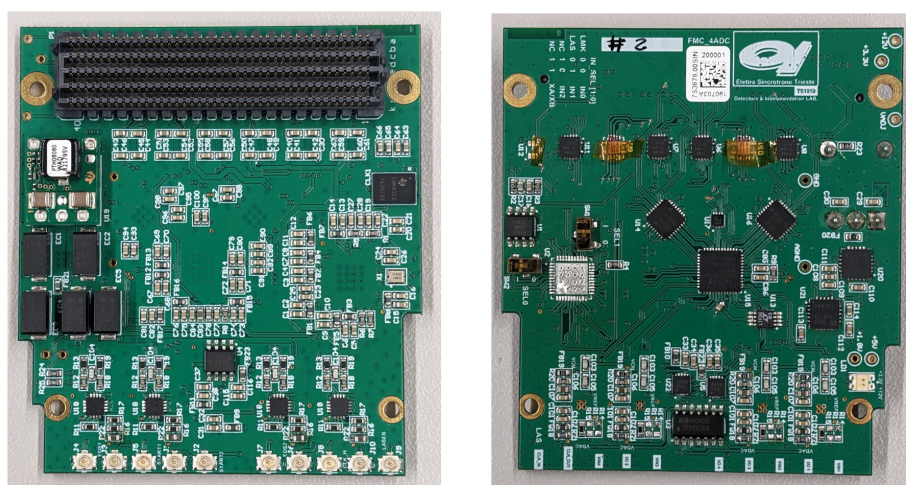


Figura 2.8: Scheda periferica sviluppata (a) lato top (b) lato bottom.



Figura 2.9: Scheda universale con la scheda periferica montata.

Il firmware è stato implementato nel linguaggio di programmazione hardware Verilog HDL nell'ambiente di sviluppo Quartus Prime; in questa sezione cercheremo però di rimanere il più generali possibili, cercando (dove possi-

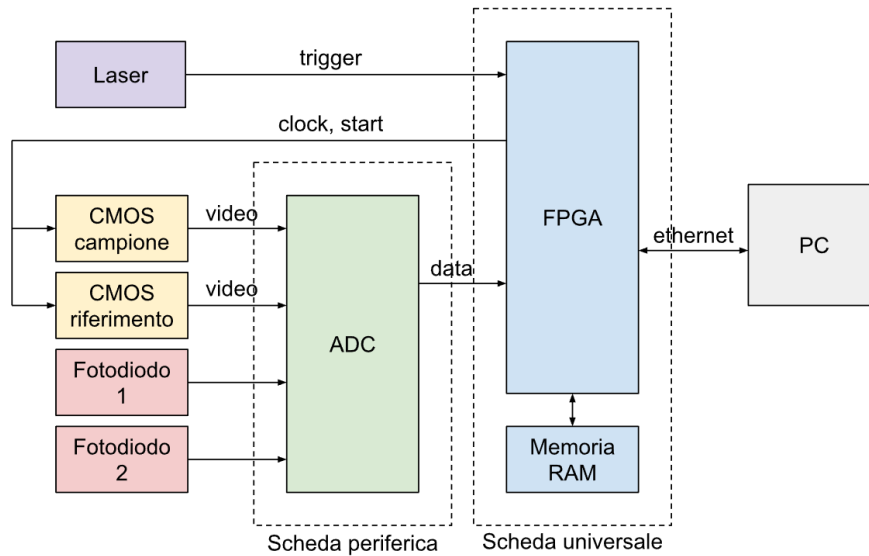


Figura 2.10: Struttura schematica delle risorse hardware del sistema di acquisizione.

bile) di non appesantire la lettura soffermandoci sulle particolari soluzioni strettamente legate al codice (anche se fondamentali per un corretto design), bensì di restare al livello logico e concettuale.

La presenza di un segnale di clock è indispensabile per il funzionamento dell'elettronica digitale poiché stabilisce il sincronismo dei suoi elementi logici. Il segnale di clock principale dell'FPGA viene fornito dall'oscillatore microelettromeccanico (*Micro-ElectroMechanical System* (MEMS)) ASDMB (Abracon LLC) a 50 MHz. Questo clock viene utilizzato sia per generare altre frequenze tramite le PLL interne all'FPGA che per pilotare la parte di logica interna che va a configurare ed abilitare i due generatori di clock programmabili (SI5340). Il generatore presente sul supporto universale genera tre clock di uscita rispettivamente per la memoria DDR3 e per i moduli SFP; l'oscillatore della scheda periferica invece genera il clock per l'ADC. La gerarchia completa dei segnali di clock con le rispettive frequenze è schematizzata in Figura 2.11.

Il firmware deve innanzitutto generare i segnali per il funzionamento dei sensori di immagini. Il diagramma temporale dei segnali coinvolti è rappresentato in Figura 2.12. L'FPGA genera in continuazione il clock a 50 MHz per il sensore e ad ogni impulso di trigger del laser avvia una nuova acqui-

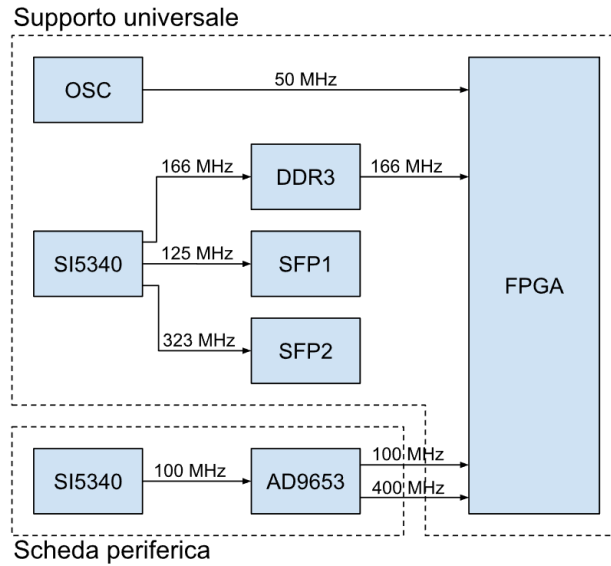


Figura 2.11: Gerarchia di generazione dei clock.

sizione. Il segnale di integrazione (Start) viene ritardato di un tempo t_d e questo ritardo può essere configurato dinamicamente in modo da sincronizzare l'integrazione con l'arrivo dell'impulso di *probe* sul sensore. La modalità con cui vengono modificati questi parametri verrà descritta in seguito.

Visto che la durata del fenomeno fisico è estremamente breve, il tempo di integrazione del sensore è stato fissato al valore minimo (6 periodi di clock, ovvero 120 ns) in modo da ridurre al minimo gli eventuali contributi provenienti dal fondo ambientale. Dopo il fronte negativo del segnale di start, la carica accumulata, convertita in tensione dagli amplificatori CSA interni, è trasferita ai buffer interni e viene fornita in modo seriale sulla linea di uscita video. Il valore del primo pixel viene fornito sul 49° fronte di discesa del clock ($t_{data} = 980$ ns) e la trasmissione continua per i 512 periodi successivi ($t_{pixel} = 10.24$ μs).

Prima di acquisire i dati è necessaria la configurazione sia dell'ADC che del DAC. In base alle specifiche dei componenti, sono stati sviluppati dei moduli Verilog che implementano le interfacce SPI e configurano i componenti secondo le necessità. Alcune configurazioni sono statiche, ovvero vengono impostate una volta per tutte all'avvio della scheda, mentre altre proprietà possono essere modificate in modo dinamico (come per esempio, la tensione dei DAC, ritardo e durata di integrazione dei sensori, ...), in quanto dipen-

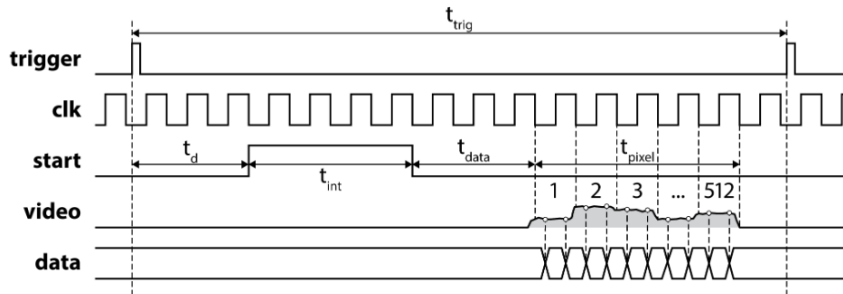


Figura 2.12: Diagramma temporale della lettura del sensore lineare S11105 [19]. Dall'alto verso il basso: segnale di trigger fornito dal sistema laser, segnale di clock a 50 MHz del sensore, segnale di inizio integrazione, segnale analogico in uscita dal sensore, dati digitalizzati dall'ADC a 100 MHz.

dono da parametri non prevedibili a priori (come per esempio tensione di offset del sensore, lunghezza percorso ottico degli impulsi luminosi, ...).

Il modulo Verilog che implementa la comunicazione SPI è stato suddiviso in due sottomoduli: il primo implementa effettivamente l'SPI, l'altro invece consiste in una tabella di ricerca (LUT) che fornisce gli indirizzi dei registri e i corrispondenti valori da scrivere. Il modulo contiene poi una macchina a stati che fa interagire i due sottomoduli e consente di automatizzare la procedura di configurazione dell'ADC. Fornendo un impulso sull'opportuno ingresso il sistema configura l'ADC con le impostazioni specificate nella LUT.

La frequenza di campionamento dell'ADC (f_s) è stata impostata a 100 MHz (sincrona con il clock del sensore) in modo da campionare l'uscita analogica sul fronte di discesa del segnale EOS (come richiesto da specifiche) ed avere a disposizione due campioni per ogni pixel per aumentare la statistica.

Come descritto in precedenza, i dati di ogni canale dell'ADC vengono trasmessi su due coppie differenziali LVDS in modalità DDR3, quindi per ricavare i valori dei campioni (16 bit) è necessario deserializzare il flusso dati. Visto che questa modalità di trasmissione dati è molto diffusa, ogni ingresso LVDS include anche un'elettronica dedicata di *SERializer-DESerializer* (SERDES) schematizzata in Figura 2.13. La configurazione di questa elettronica avviene tramite il modulo proprietario Intel LVDS SERDES IP core.

I blocchi che compongono un ricevitore SERDES sono:

- *Deserializer*: formato da shift register. Il fattore di deserializzazione determina la profondità dei shift register. Converte un flusso seriale

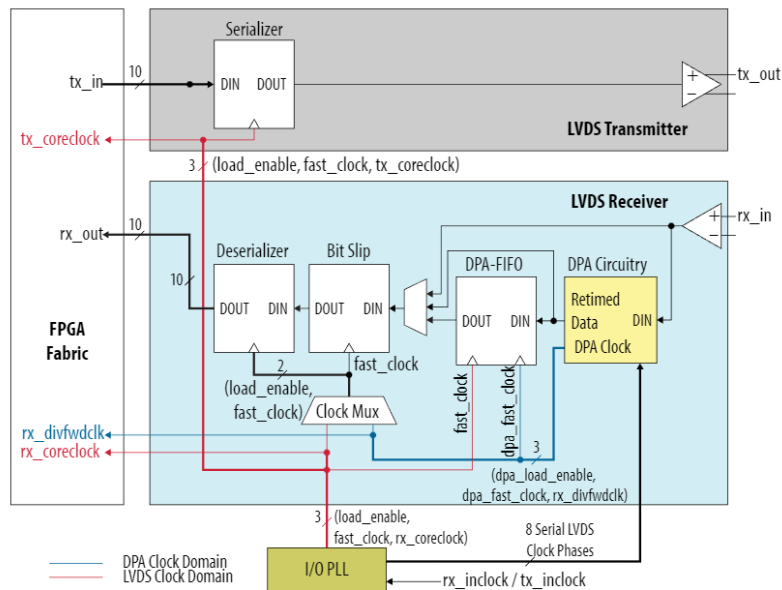


Figura 2.13: Schema a blocchi dell'elettronica LVDS SERDES interna all'FPGA [20].

dati in un flusso parallelo;

- *Bit Slip*: introduce ritardi pari al periodo di clock per riallineare i dati in modo da fare correggere la posizione dei bit nella parola deserializzata;
- *Dynamic Phase Alignment (DPA)*: seleziona il clock con la fase più vicina alla fase dei dati tra otto clock forniti dalla PLL con fasi diverse (sfasati di 45°). La fase dei dati viene monitorata continuamente e, se necessario, viene selezionata una fase diversa. Per la sincronizzazione non è richiesto un pattern prefissato di test, è sufficiente che siano presenti alcune transizioni nei dati in ingresso;
- DPA-FIFO: buffer circolare, si occupa del trasferimento dei dati campionati dal dominio di clock DPA al dominio di clock PLL.

In ricezione sono possibili tre modalità di funzionamento:

- modalità non-DPA: i dati vengono acquisiti dal blocco Bit Slip con il clock "fast clock" generato dalla PLL. L'utente deve specificare la

relazione di fase tra dati e clock in modo campionario correttamente i dati;

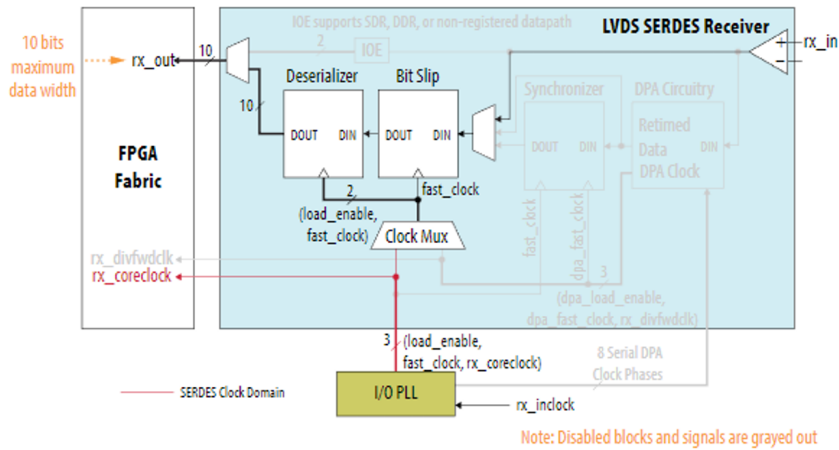


Figura 2.14: Elettronica LVDS SERDES in modalità non-DPA [20].

- modalità DPA-FIFO: il clock di campionamento viene selezionato dal DPA. I dati vengono trasferiti nel dominio di clock della PLL tramite il blocco DPA FIFO;

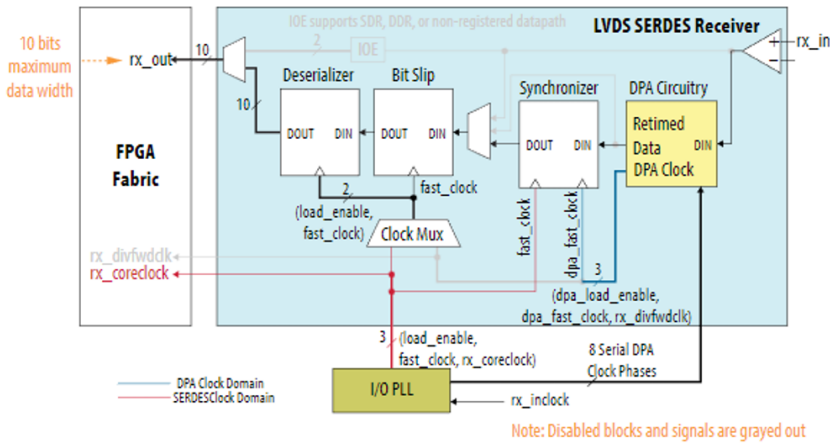


Figura 2.15: Elettronica LVDS SERDES in modalità DPA-FIFO [20].

- modalità soft-CDR (*Clock and Data Recovery*): il blocco DPA-FIFO non è necessario in quanto in uscita viene fornito direttamente il clock DPA.

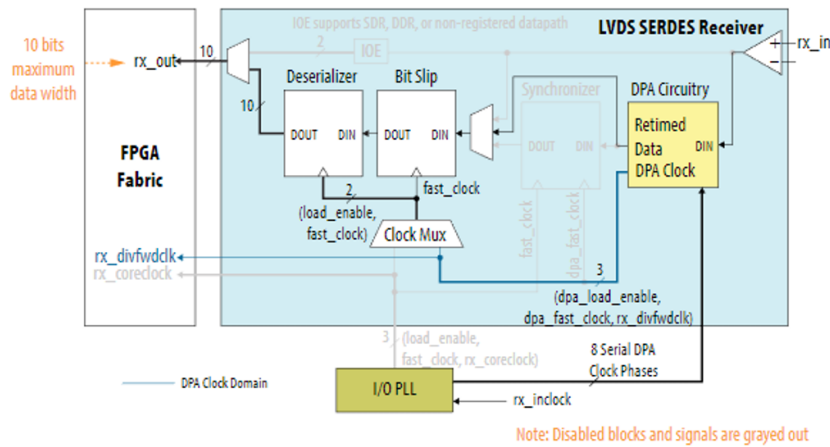


Figura 2.16: Elettronica LVDS SERDES in modalità soft-CDR [20].

Nel nostro caso è stata utilizzata la modalità non-DPA. Il modulo si sincronizza sul segnale di FCO dell'ADC (100 MHz) e genera, attraverso la PLL, un clock di frequenza otto volte maggiore con cui va a campionare i dati. In Figura 2.17 è riportato il diagramma temporale dei segnali coinvolti.

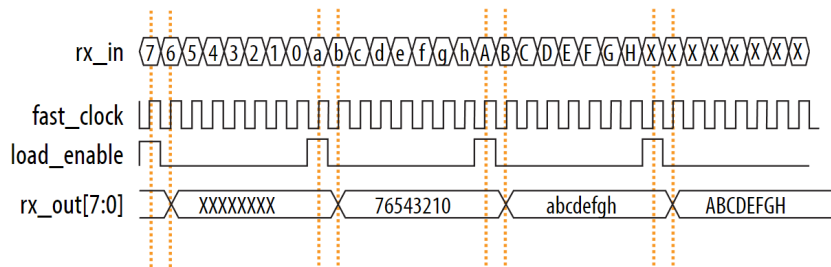


Figura 2.17: Diagramma temporale del funzionamento del modulo LVDS SERDES [20].

Lo sfasamento dei dati non può essere previsto a priori, perché dipende di volta in volta da come viene sintetizzato il sistema, perciò è stato necessario implementare un modulo Verilog per la sincronizzazione automatica. La procedura di sincronizzazione configura inizialmente l'ADC in modo da generare la sequenza binaria *one bit high* (1000 0000 0000 0000). Questa particolare sequenza è stata scelta in quanto le sue repliche traslate sono ortogonali alla sequenza originale e in base alla posizione dell'"1" nei dati acquisiti il sistema genera degli impulsi di bit slip finché la sequenza acquisita

non coincide con quella prevista.

A questo punto i dati sono a disposizione all'FPGA e devono essere trasmessi via Ethernet. Il throughput in ingresso è pari a

$$f_s \cdot n_{bit} \cdot n_{ch} = 100 \text{ MHz} \cdot 16 \text{ bit} \cdot 4 = 6.4 \text{ Gbps}, \quad (2.1.6)$$

dove f_s è la frequenza di campionamento, n_{bit} il numero di bit dell'ADC e n_{ch} il numero di canali dell'ADC.

In realtà, come abbiamo visto in precedenza, l'acquisizione dei dati non è continua (vengono acquisiti 1024 campioni ogni 20 μ s), quindi il throughput medio risulta essere inferiore, pari a

$$f_{laser} \cdot n_{samples} \cdot n_{bit} \cdot n_{ch} = 50 \text{ kHz} \cdot 1024 \cdot 4 \cdot 16 \text{ bit} = 3.3 \text{ Gbps}, \quad (2.1.7)$$

dove f_{laser} è la frequenza di ripetizione del laser, $n_{samples}$ il numero di campioni acquisiti, n_{bit} il numero di bit dell'ADC e n_{ch} il numero di canali dell'ADC.

In ogni caso, una connessione Gigabit Ethernet non è sufficiente, perciò è stato necessario l'utilizzo della tecnologia 10 Gigabit Ethernet. La descrizione dettagliata della struttura e del funzionamento di questo sistema richiederebbe un capitolo a parte, ma ai fini di questa tesi ci basta sapere che il sistema mette a disposizione due porte UDP (gestite da due macchine a stati separate) che gestiscono rispettivamente:

- comunicazione calcolatore \rightarrow FPGA: utile per gestire e configurare il sistema di acquisizione, come per esempio l'avvio/interruzione delle misure, numero di spettri da acquisire o altri valori di configurazione. Il firmware decodifica i pacchetti ricevuti ed interpreta il payload UDP in base al quale vengono eseguite delle operazioni oppure configurati dei parametri. Per come è stato impostato il sistema, il payload deve essere formato da 32 bit di comando più eventuali 32 bit di dato. I pacchetti non riconosciuti vengono scartati;
- comunicazione FPGA \rightarrow calcolatore: i dati acquisiti/generati vengono codificati ed inviati al calcolatore.

Queste due porte UDP vengono gestite da macchine a stati indipendenti che ricevono/trasmettono i dati al modulo di comunicazione UDP tramite delle code FIFO da 32 bit. La massima frequenza di clock di questa parte

di logica è di 322 MHz (che corrisponde effettivamente a $322 \text{ MHz} \cdot 32 \text{ bit} = 10 \text{ Gbps}$).

Ai fini di questa particolare applicazione il flusso dati potrebbe essere instradato direttamente al modulo UDP per la trasmissione, ma, sempre in una visione di generalità e riutilizzo del codice, è stato deciso di andare ad utilizzare la memoria RAM esterna. In questo modo il firmware sviluppato potrà essere riutilizzato anche in altre applicazioni dove potrebbe essere necessario un uso più estensivo della memoria.

Una problematica importante riscontrata in questa fase riguarda il passaggio dei dati attraverso domini di clock diversi. Infatti il clock a 100 MHz in ingresso al modulo LVDS SERDES è generato dall'ADC ed è indipendente dal clock a 100 MHz generato all'interno dell'FPGA. Il passaggio di dati tra domini di clock diversi è un problema molto noto nell'ambito della programmazione delle FPGA e può generare metastabilità che potrebbero compromettere l'integrità dei dati trasmessi. Per questo motivo in questi casi sono necessarie precauzioni specifiche. Le soluzioni utilizzate tipicamente sono di due tipi: utilizzo di doppi/tripli registri oppure l'utilizzo di *Dual-Clock FIFO* (DCFIFO) [21]. Quest'ultima soluzione permette di utilizzare dei clock separati per le operazioni di scrittura-lettura ed è stata utilizzata per il passaggio dei dati dal modulo LVDS verso il modulo della memoria RAM.

Anche in questo caso è disponibile un IP core di Intel che fornisce un'interfaccia per la scrittura e lettura dalla memoria che deve essere configurato in base al particolare tipo di memoria utilizza. Nel nostro caso, la memoria presente sulla scheda universale è una *Dynamic RAM* (DRAM) che ha vincolato l'utilizzo di un interfaccia di accesso single-ported. Il clock con cui si accede alla memoria RAM è di $f_{\text{DDR}} = 166 \text{ MHz}$ e si leggono $n_{\text{DDR}} = 512$ bit alla volta. Quindi il throughput della lettura/scrittura RAM è di

$$f_{\text{DDR}} \cdot n_{\text{DDR}} = 166 \text{ MHz} \cdot 512 \text{ bit} = 85 \text{ Gbps}. \quad (2.1.8)$$

Per semplificare l'interfacciamento tra la memoria RAM e il modulo di trasmissione UDP si è deciso di utilizzare lo stesso segnale di clock per entrambi i sistemi ($f_{\text{UDP}} = f_{\text{DDR}} = 166 \text{ MHz}$). Inoltre, usando il segnale di clock della RAM anche per la parte di logica che interpreta e gestisce i comandi ricevuti tramite UDP, l'implementazione del firmware è stata semplificata

notevolmente evitando molte delle problematiche relative al passaggio tra domini di clock. Tuttavia, questa semplificazione è stata ottenuta a scapito di una riduzione (di un fattore 2) del throughput UDP (pari a 5 Gbps).

La soluzione più semplice per il trasferimento dati sarebbe quella di attendere la conclusione dell'acquisizione per poi andare a leggere i dati dalla memoria e trasferirli nella FIFO UDP. Tuttavia, in questo modo non si ha a disposizione un tempo sufficiente per trasferire i dati, infatti la trasmissione UDP richiede

$$\frac{\text{dati da trasferire}}{\text{throughput}_{\text{UDP}}} = \frac{1024 \cdot 4 \cdot 16 \text{ bit}}{166 \text{ MHz} \cdot 32 \text{ bit}} = 12.34 \mu\text{s}. \quad (2.1.9)$$

Considerando che l'acquisizione dura $10.24 \mu\text{s}$, complessivamente sono necessari $22.58 \mu\text{s}$, mentre il periodo di acquisizione è di $20 \mu\text{s}$. E' stato necessario allora alternare le operazioni di scrittura e lettura dalla memoria in modo da trasferire i dati nella FIFO UDP prima dell'arrivo del prossimo impulso di trigger. E' stato implementato un modulo Verilog dedicato per la gestione della lettura e scrittura della memoria usando delle code FIFO come memorie tampone. In questo modo il tempo complessivo medio richiesto per l'acquisizione e la trasmissione dei dati risulta essere di $16 \mu\text{s}$.

Un aspetto importante per le prestazioni complessive del sistema è stato l'ordinamento dei dati. Infatti, come vedremo, una delle operazioni più critiche per il software di acquisizione è il parsing dei dati che deve separare i dati dei singoli canali. Inizialmente, per comodità implementative, si era deciso di inviare i dati nell'ordine in cui venivano acquisiti, quindi

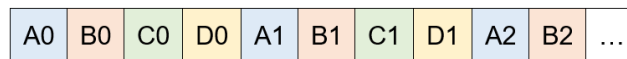


Figura 2.18: Ordinamento iniziale dei dati a livello FPGA.

Questo però richiedeva un notevole sforzo computazionale ad alto livello che limitava la velocità di acquisizione del software. Per ridurre la complessità computazionale del software si è deciso di pre-ordinare i dati a livello FPGA in modo tale da ridurre il numero di operazioni per estrarre i dati. In particolare i byte vengono riarrangiati nel seguente modo

Questo raggruppamento dei dati è stato scelto in base alla dimensione delle parole della RAM. Infatti, le parole della RAM sono da 512 bit, quindi

A0	A1	A2	A3	A4	A5	A6	A7	B0	B1	...
----	----	----	----	----	----	----	----	----	----	-----

Figura 2.19: Ordinamento finale dei dati a livello FPGA scelto in modo da semplificare il parsing dati a livello software.

dividendo per il numero di canali e per il numero di bit ADC si ottiene che in ogni indirizzo della memoria RAM è possibile memorizzare otto campioni di ogni canale.

Visto che il protocollo UDP non garantisce la ricezione dei pacchetti è stato aggiunto nel payload UDP un identificativo del pacchetto che viene incrementato ad ogni trasmissione. In questo modo il ricevitore UDP è in grado di ordinare i pacchetti e rilevare un'eventuale perdita.

La Figura 2.20 fornisce uno schema semplificato del firmware sviluppato dove ogni colore rappresenta un dominio di clock separato.

2.1.4.4 Software

La parte finale ha richiesto lo sviluppo dell'interfaccia utente. Per fare ciò è stato utilizzato il linguaggio LabVIEW, uno dei linguaggi di programmazione maggiormente diffusi per il controllo di strumentazione ed acquisizione dati nell'ambito della ricerca scientifica e utilizzato a questo scopo anche nel Laboratorio di Strumentazione e detectors. Anche se lo sviluppo di questa parte ha richiesto un notevole sforzo, anche in questo caso, per non appesantire la lettura, cercheremo di descrivere solo le principali problematiche riscontrate e fornire i concetti generali di programmazione utilizzati per risolverli.

La maggiore difficoltà in questa fase è stata sviluppare un software sufficientemente veloce da non causare la perdita di pacchetti e contemporaneamente di fornire un'interfaccia ed esperienza utente reattiva e fluida. Come vedremo, il grande flusso dati, la necessità di elaborazione in tempo reale e le esigenze dell'utente sono stati tali che si sono rivelate necessarie tecniche di programmazione LabVIEW particolarmente avanzate, come la gestione del multithreading e del multitasking e l'utilizzo di architetture di acquisizione del tipo *producer/consumer*.

Il multitasking e il multithreading sono argomenti molto ampi e complessi in LabVIEW e nella programmazione in generale. I thread sono molto utili per programmi che richiedono più operazioni indipendenti tra di loro.

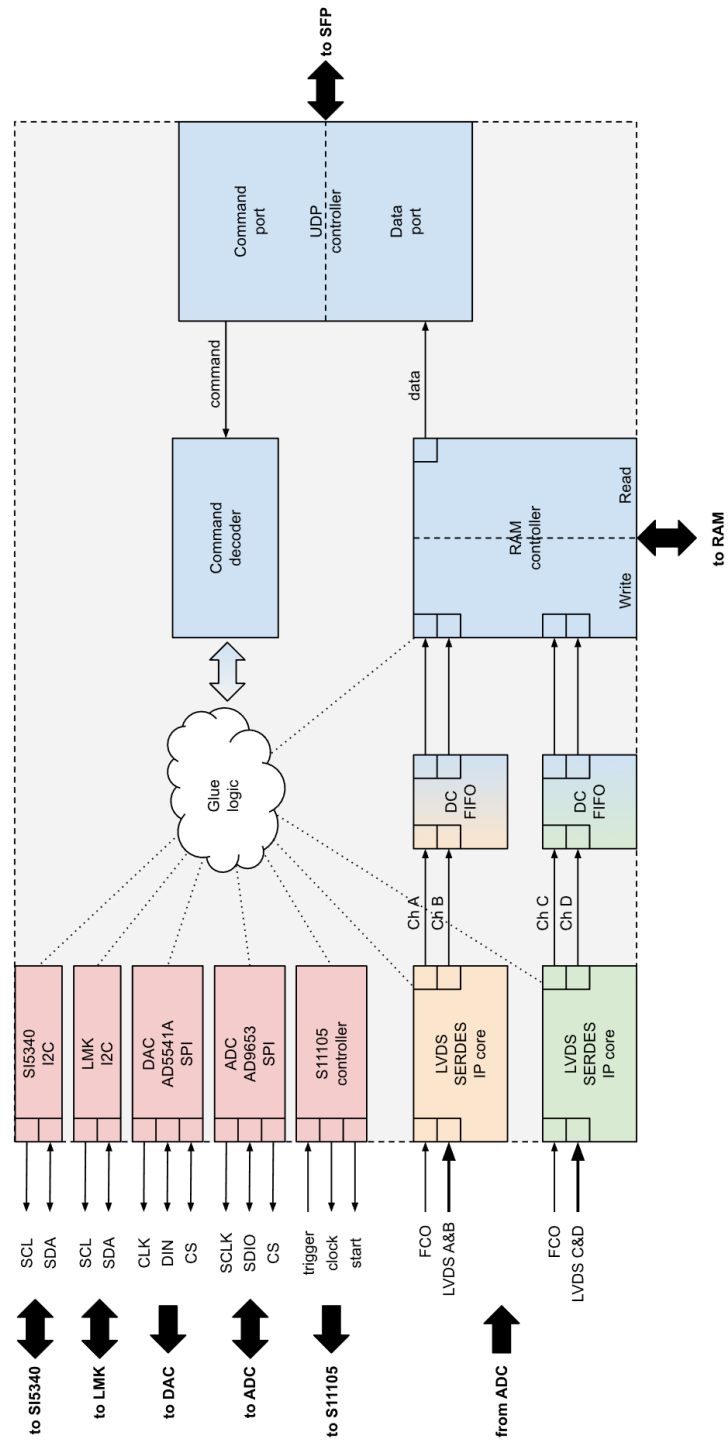


Figura 2.20: Struttura a blocchi semplificata del firmware.

Questo è particolarmente utile con operazioni bloccanti in cui si vuole che l'esecuzione delle altre operazioni continui normalmente. L'esempio tipico è un programma di videoscrittura in cui un thread si occupa della correzione ortografica, mentre un altro thread gestisce l'input da tastiera. Questo non significa che queste operazioni vengano eseguite contemporaneamente, infatti se si ha a disposizione un solo processore sarà eseguito esclusivamente un thread alla volta. In questo caso il tempo di esecuzione deve essere distribuito tra i diversi thread; per esempio, in Figura 2.21 è raffigurato il caso in cui ad ogni thread è assegnato lo stesso tempo di esecuzione [22].

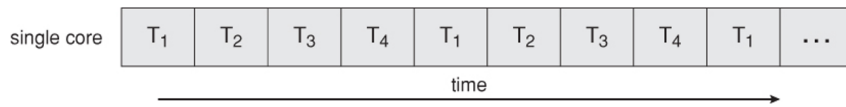


Figura 2.21: Esecuzione concorrente di più thread da un processore single-core.

Invece, con un processore multi-core, i thread possono essere distribuiti sui diversi core e quindi essere effettivamente eseguiti in parallelo (Figura 2.22). Al contrario, un'applicazione single-thread eseguita su un processore multi-core non sfrutterebbe tutti i core disponibili.

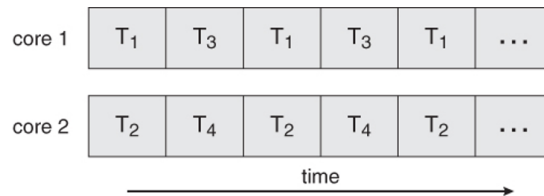


Figura 2.22: Esecuzione parallela in un processore multicore.

A differenza dei linguaggi di programmazione testuali, la gestione dei thread in LabVIEW avviene in modo automatico e trasparente. L'utente non si occupa della creazione, interruzione o sincronizzazione dei thread. Questo semplifica molto la scrittura del codice, ma allo stesso tempo ciò rappresenta un potenziale rischio in quanto l'utente non può controllare esattamente come viene implementato il programma a più basso livello. Potrebbe accadere che un programma venga scritto in modo tale da non permettere al compilatore di individuare le porzioni di codice indipendenti e quindi non riuscire

ad individuare le operazioni parallelizzabili riducendo notevolmente le prestazioni complessive. Vista la complessità dell'argomento, LabVIEW mette a disposizione lo strumento *Desktop Execution Trace Toolkit* per il monitoraggio dei thread e l'utilizzo delle risorse. Per questo motivo è stata posta particolare attenzione nella scrittura del codice verificando che la struttura concettuale del programma venisse opportunamente tradotta in software [23, 24].

Il codice di acquisizione dati è stato implementato con un'architettura *producer/consumer* (vedi Figura 2.23). Questa struttura viene usata frequentemente nelle procedure di acquisizione dati in quanto consente di gestire operazioni concorrenti che devono essere eseguite a velocità differenti. A più basso livello questa architettura viene implementata creando due thread: uno si occupa del ciclo di *producer*, l'altro di *consumer*. Nel nostro caso in particolare il ciclo *producer* legge il payload UDP dei pacchetti ricevuti e lo inserisce in una coda FIFO, il ciclo *consumer* invece svuota questa coda e scrive i dati sulla memoria non volatile. Analogamente a ciò che accade nell'FPGA, ma in questo caso a livello software, la coda FIFO fornisce una memoria tampone per gestire le differenze di flusso due cicli. A seconda della differenza di flusso dati e della profondità della coda sono possibili acquisizioni più o meno lunghe [25]. Ricordiamo che il flusso dati generato dall'FPGA è di 3.3 Gbps, quindi un'acquisizione di 10 secondi genera circa 4 GB di dati. Questo farebbe saturare velocemente la memoria RAM in cui vengono memorizzati i dati della FIFO. Per ridurre l'utilizzo della RAM ed aumentare la durata massima di acquisizione si è deciso di scrivere i dati su una memoria non volatile. Per avere un riferimento numerico, utilizzando una memoria non volatile a stato solido (Intel SSDPEKKW256G801, memoria NAND Flash, interfaccia PCIe 3.0 x4, 256 GB) la velocità di scrittura media ottenuta è stata di 280 MBps, la differenza tra i flussi dunque risulta essere di circa 130 MBps. In questo modo la durata massima di acquisizione senza perdite raggiunta con il software sviluppato è stata di 40 secondi, il che equivale a circa 15 GB di dati acquisiti.

La struttura *producer-consumer* è stata utilizzata per implementare la modalità di acquisizione dati. In questa modalità di funzionamento del software l'elaborazione dati è stata ridotta al minimo in modo da ridurre il consumo di risorse e non ostacolare l'acquisizione e la memorizzazione dei dati. Il payload UDP viene infatti memorizzato senza alcuna elaborazione

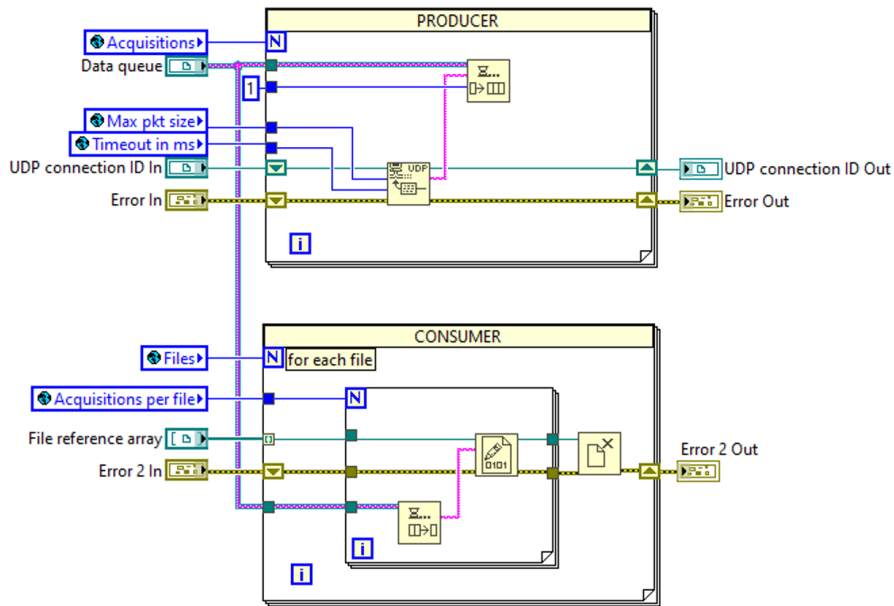


Figura 2.23: Architettura *producer-consumer* utilizzata per l'acquisizione dati.

(vedi ciclo consumer in Figura 2.23) e il parsing dei pacchetti viene effettuato solo successivamente alla memorizzazione dei dati su disco. Il codice che si occupa del parsing è inserito in Figura 2.24. Le prestazioni di questa parte di codice non erano particolarmente critiche visto che comportano "solo" un tempo di esecuzione maggiore (e non la perdita o meno di pacchetti); tuttavia, visto che questa procedura viene utilizzata anche per visualizzare i dati in *real-time*, si è voluto comunque ridurre al minimo il tempo di esecuzione in modo da ottenere un'interfaccia utente più reattiva. Visto che la dimensione degli array potrebbe essere molto elevata (per esempio con 10 secondi di acquisizione l'array tridimensionale dei dati ha dimensioni $4 \cdot 1024 \cdot 500000 \approx 2 \text{ GB}$) è risultato fondamentale l'utilizzo della struttura *In Place Element*. Questa struttura consente di implementare alcune tipiche operazioni sugli array (come per esempio accesso-modifica-sostituzione di un elemento dell'array) in modo più efficiente e di evitare che vengano create delle copie dell'array aumentando la velocità di esecuzione e riducendo l'utilizzo di memoria.

La modalità di funzionamento *real-time* è particolarmente utile durante

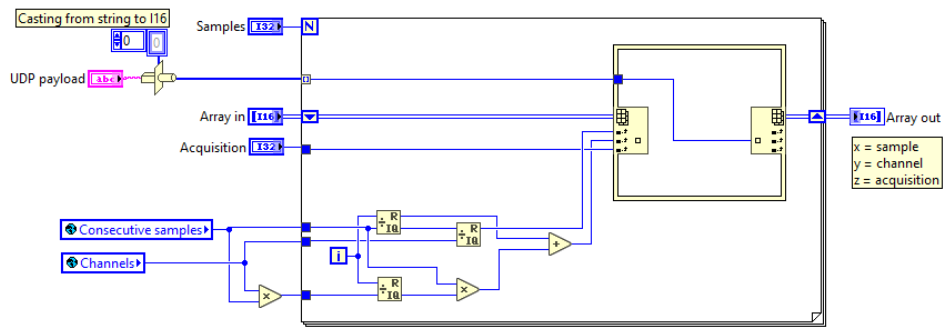


Figura 2.24: Procedura di parsing dati.

le operazioni di allineamento e focalizzazione del laser. In questa modalità vengono visualizzate in tempo reale le uscite dei due sensori di immagini e le forme d'onda relative ai fotodiodi dei chopper in modo da poter ottimizzare il setup ottico. Dato il considerevole flusso in ingresso, in questa modalità viene tollerata la perdita dei dati pur di fornire una visualizzazione sufficientemente veloce.

In alcuni casi per capire se il setup di misura è stato impostato nel modo corretto non basta visualizzare semplicemente i dati forniti dall'ADC, ma è necessario effettuare un'elaborazione dei dati, come per esempio analisi statistiche oppure filtraggi digitali. In linea di principio questa funzionalità avrebbe potuto essere inglobata nella prima modalità di funzionamento, tuttavia poiché si deve avere la certezza che l'insieme dei dati su cui si effettua l'elaborazione sia un insieme continuo di acquisizioni, è stato necessario implementare una modalità separata (chiamata *real-time statistics*). Nel nostro caso in questa modalità vengono visualizzate le medie e le varianze dei quattro segnali acquisiti.

Di seguito sono riportate alcune schermate dell'interfaccia utente realizzata con il software LabVIEW (vedi Figure 2.25, 2.26, 2.27, 2.28 e 2.29).

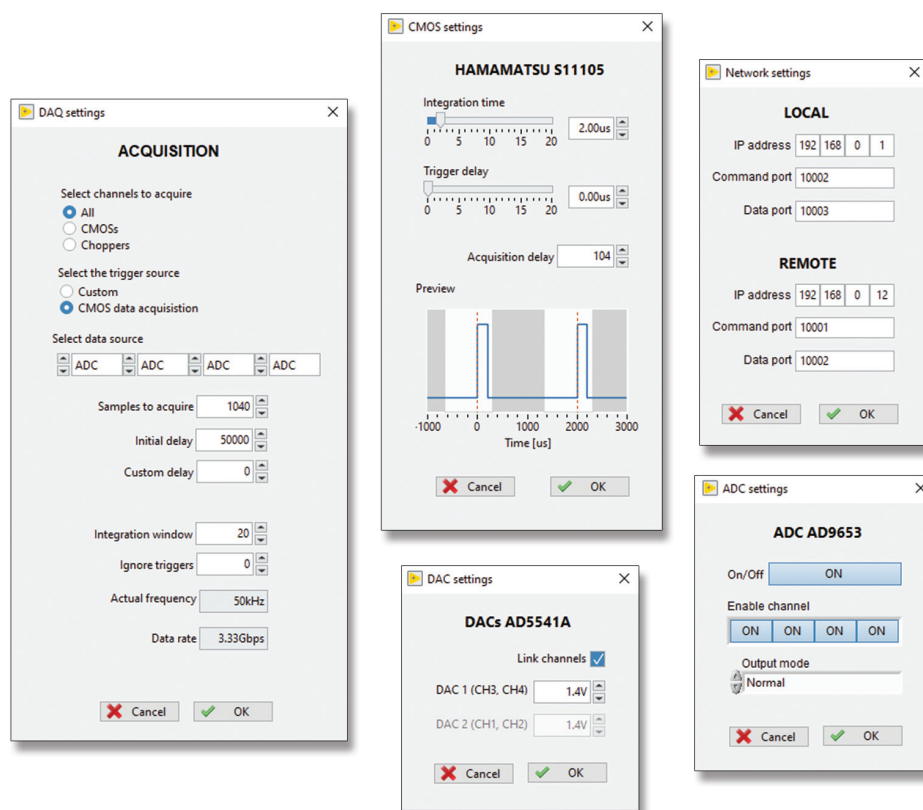


Figura 2.25: Finestre di configurazione del sistema (parametri di acquisizione, parametri sensore lineare S11105, parametri connessione UDP, parametri ADC e DAC).

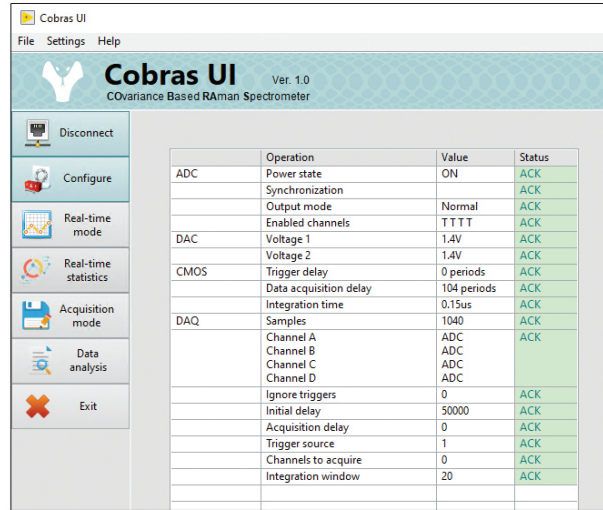


Figura 2.26: Pannello che riassume le configurazioni della scheda.

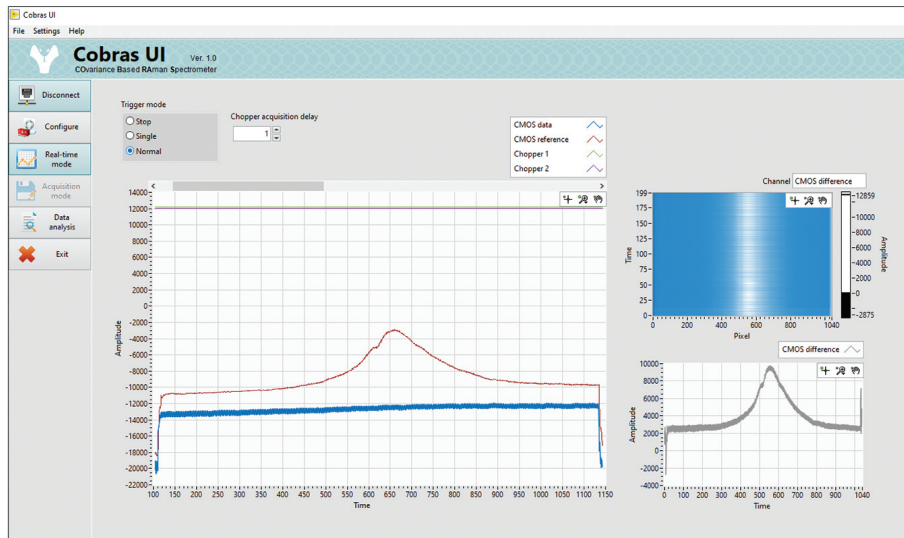


Figura 2.27: Pannello *real-time mode*: i dati acquisiti vengono visualizzati in tempo reale su dei grafici. Vengono visualizzate le uscite dei due CMOS e le forme d'onda relative ai fotodiodi dei chopper. Dato il grande flusso di dati (3.3 Gbps), non tutte le acquisizioni vengono visualizzate. Questa modalità è utile durante le operazioni di allineamento e focalizzazione del laser.

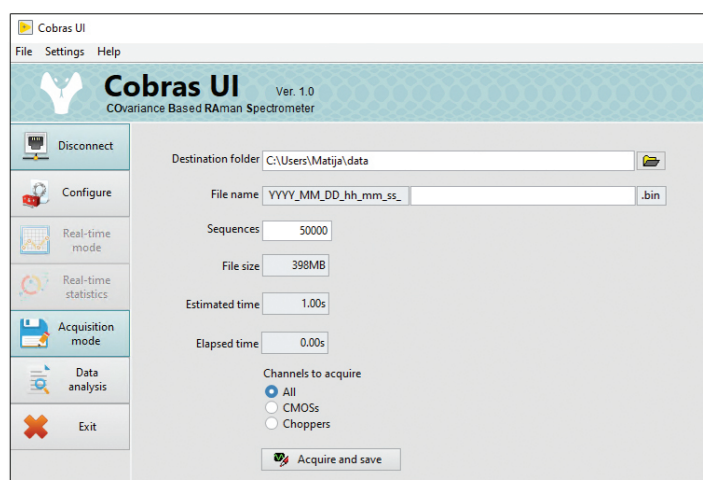


Figura 2.28: Pannello *acquisition mode*: questa modalità viene usata per salvare i dati su disco. A differenza della modalità *realtime*, non sono presenti grafici in quanto la visualizzazione dei dati è un'operazione computazionalmente complessa che porterebbe inevitabilmente alla perdita di dati. L'utente può selezionare il numero di acquisizioni da salvare.

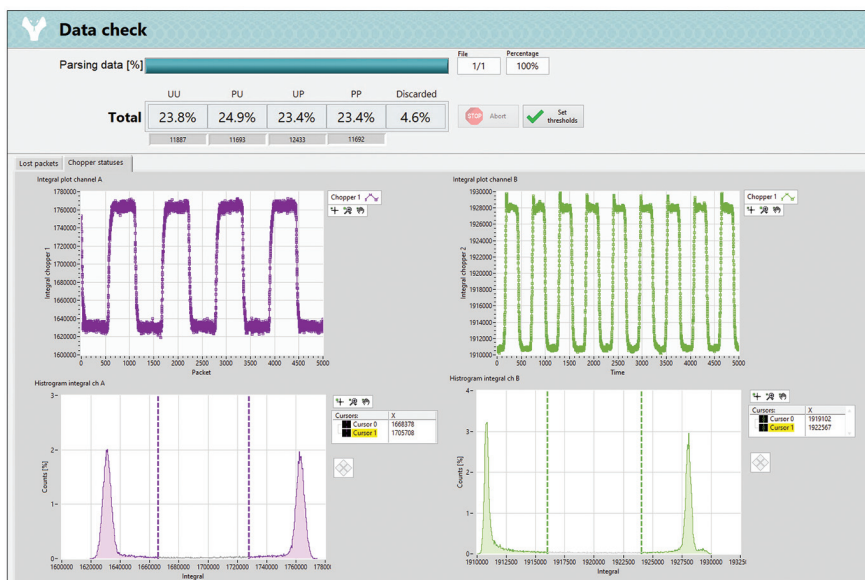


Figura 2.29: Pannello di visualizzazione ed analisi dell'ampiezza degli impulsi dei fotodiodi che misurano lo stato dei chopper. Per ogni fotodiodo viene rappresentato l'andamento dell'ampiezza in funzione del tempo e l'istogramma di frequenza.

2.2 Risultati

Il vantaggio principale introdotto dall'elettronica sviluppata consiste nella possibilità di svolgere misure *single-shot* e, allo stesso tempo, risolte in frequenza (512 pixels) alla frequenza di ripetizione di 50 kHz. Rispetto al sistema di acquisizione precedente, il tempo di misura è stato ridotto di due ordini di grandezza evitando di integrare con il sensore più impulsi laser e permettendo di misurare il segnale di un solo impulso ottico. La misura *single-shot* degli impulsi di *probe* apre nuove possibilità per lo studio dell'interazione luce-materia. Generalmente, si utilizza la media come strumento statistico primario per ottenere informazioni sulle proprietà ottiche di un campione. Tuttavia, l'acquisizione *single-shot* implementata consente di accedere all'intera distribuzione statistica degli impulsi di *probe* e quindi di implementare nuovi strumenti di analisi, ricorrendo per esempio ad operatori statistici di grado superiore (come varianza e correlazioni) [14, 15, 26, 27]. Questo strumento di indagine permette non solo di studiare le correlazioni multimodo intrinseche ad impulsi di luce nel regime quantistico, ma anche di capire come le proprietà statistiche dei fotoni si mappano sulle proprietà fuori dall'equilibrio di sistemi complessi.

Come anticipato, il setup di misura permette di eseguire sia misure di riflettività che di trasmissione a seconda del tipo di campione studiato (cristalli spessi, film sottili, soluzioni, ...). Il nuovo sistema di acquisizione è stato utilizzato per la prima volta in misure di riflettività di un cristallo $\text{Bi}_2\text{Sr}_2\text{Y}_{0.08}\text{Ca}_{0.92}\text{Cu}_2\text{O}_{8+\delta}$ (Y-Bi2212), quindi per semplicità ci limiteremo a questo tipo di misure. La frequenza dell'impulso visibile è stata centrata a 860 nm (1.44 eV), mentre quella dell'impulso mid-IR a circa 17.5 μm (70 meV). Lo spettro misurato fornisce l'intensità della luce riflessa dal campione in un certo intervallo di frequenze. Fissati:

- la lunghezza d'onda λ dell'impulso di *probe* (i.e. il pixel del sensore di immagini),
- il ritardo t_1 tra i due impulsi di *pump*,
- il ritardo t_2 dell'impulso di *probe*,
- la temperatura T del campione,

indicheremo la i -esima misura ripetuta della riflettività con $R_i^s(\lambda, t_1, t_2, T)$. L'apice "s" indica che lo spettro è relativo al campione, mentre lo spettro di

riferimento è indicato con l'apice "r". L'insieme di questi valori di riflettività viene classificato in base allo stato dei due chopper nelle quattro categorie possibili (PP, PU, UP, UU) indicate rispettivamente $R_i^{s,PP}$, $R_i^{s,PU}$, $R_i^{s,UP}$ e $R_i^{s,UU}$. Le misure del sensore di riferimento, anche se indipendenti dagli impulsi di *pump*, subiscono la stessa classificazione in modo da poter compensare eventuali fluttuazioni dell'intensità del laser (visto che gli impulsi di *probe* di misura e riferimento sono ottenuti dallo stesso impulso ottico).

Come anticipato in precedenza, l'innovazione di questo setup consiste nella possibilità di evidenziare eventuali alterazioni della risposta dinamica dovute all'azione combinata dei due impulsi di *pump*. Per ricavare questa informazione si parte dalla variazione media normalizzata della riflettività transiente, definita come

$$\frac{\Delta R^{xx}}{R}(\lambda, t_1, t_2, T) = \frac{\sum_{i=1}^N R_i^{s,xx}(\lambda, t_1, t_2, T)}{\sum_{i=1}^N R_i^{r,xx}(\lambda, t_1, t_2, T)} - \frac{\sum_{i=1}^N R_i^{s,UU}(\lambda, t_1, t_2, T)}{\sum_{i=1}^N R_i^{r,UU}(\lambda, t_1, t_2, T)}, \quad (2.2.1)$$

dove N è il numero di misure ripetute e xx una delle categorie PP, PU oppure UP. In Figura 2.30 (a), (b) e (c) sono rappresentate le mappe degli insiemi PP, PU e UP ottenute fissando $t_1 = -1$ ps e $\lambda = 786$ nm. La linea tratteggiata orizzontale indica la presunta temperatura critica del campione caratterizzata da una variazione sia nel segno che nella dinamica della riflettività.

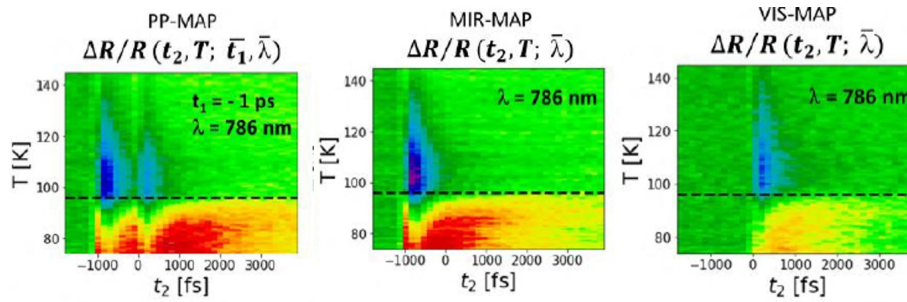


Figura 2.30: Mappe della variazione di riflettività media normalizzata fissando $t_1 = -1$ ps e $\lambda = 786$ nm, (a) mappa PP, (b) mappa PU e (c) mappa UP [11].

L'intervallo di temperature è stato fissato tra i 74 K e i 144 K, intervallo in cui il cristallo dovrebbe presentare la transizione di fase. Per questo particolare campione sono state effettuate misure con solo due valori di ri-

tardo tra gli impulsi di *pump*, $t_1 = -1$ ps e $t_1 = 1$ ps. Valori negativi di t_1 corrispondono ai casi in cui l'impulso mid-IR incide sul campione prima dell'impulso visibile, mentre per valori positivi arriva dopo. Dal punto di vista fisico, questo corrisponde a due configurazioni diverse: nel primo caso, si è interessati all'effetto che l'interazione con fotoni a bassa energia ha sulla dinamica innescata dall'impulso di alta energia; nel secondo caso invece si è interessati a capire se e come impulsi di luce visibile alterano le dinamiche eccitate da fotoni di bassa energia. Questo tipo di misure potrebbe rappresentare uno strumento importante per lo studio dell'accoppiamento tra i vari tipi di eccitazione (elettronica, vibrazionale e magnetica) che, come già accennato nell'introduzione, caratterizza i sistemi elettronicamente correlati in generale e l'emergere della superconduttività ad alta temperatura critica in particolare. L'interpretazione di questo tipo di interazioni e la loro importanza scientifica esulano dagli scopi di questo elaborato, perciò ci limiteremo alla descrizione delle informazioni che possono essere ricavate.

Infine, per estrarre l'informazione relativa all'azione combinata dei due impulsi, viene calcolata la differenza tra le misure che contengono l'effetto di entrambi gli impulsi (PP) e le misure in cui gli impulsi agiscono in modo indipendente (PU o UP), ovvero

$$\frac{\Delta R^{PP}}{R}(\lambda, t_1, t_2, T) - \frac{\Delta R^{PU}}{R}(\lambda, t_1, t_2, T) - \frac{\Delta R^{UP}}{R}(\lambda, t_1, t_2, T). \quad (2.2.2)$$

In Figura 2.31 (a) e (b) sono rappresentate rispettivamente le mappe ottenute con $t_1 = -1$ ps e $t_1 = 1$ ps fissando l'intervallo di frequenze dell'impulso di *probe* a $\lambda = 786$ nm. Non essendo completamente nulle, queste mappe dimostrano che l'azione combinata dei due impulsi di *pump* non è semplicemente la sovrapposizione degli effetti indotti dai singoli impulsi; in particolare, in entrambi i casi, la differenza è non nulla al di sotto della temperatura critica suggerendo una risposta ottica non lineare del condensato alla due foto-eccitazioni consecutive.

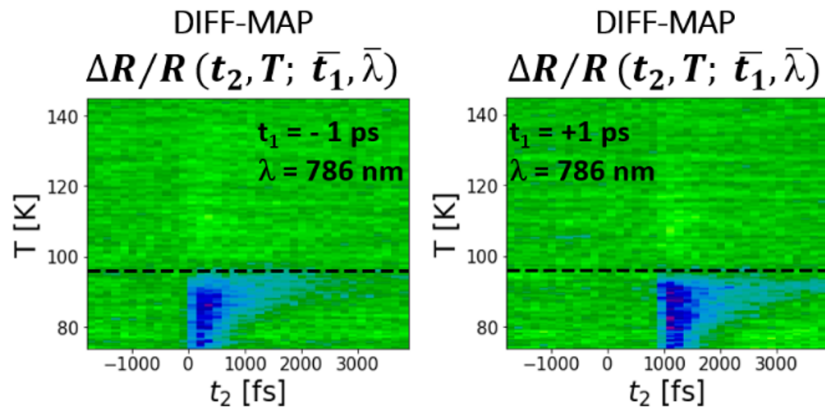


Figura 2.31: Mappe ottenute come differenza tra le misure PP e le misure PU e UP [11].

Capitolo 3

GaAs APD

Il secondo caso preso in esame ha riguardato lo sviluppo di rivelatori basati su arseniuro di gallio (GaAs) per l'acquisizione di fotoni di alta energia. In questo secondo caso la gran parte degli sforzi è stata dedicata alla realizzazione del sensore stesso, quindi in questa parte del dottorato mi sono concentrato prevalentemente sulla fisica dei dispositivi poiché, come si vedrà, la sezione relativa all'acquisizione è più semplice di quanto descritto nel precedente capitolo; inoltre l'architettura modulare, come risulterà evidente, è del tutto adatta ai problemi posti.

I rivelatori allo stato solido vengono utilizzati sempre più spesso nelle sorgenti di luce di terza e quarta generazione e stanno sostituendo le tecnologie tradizionali, come ad esempio i rivelatori a gas o gli scintillatori, sia per le misure sperimentali, sia per quelle utilizzate nei sistemi di controllo della posizione del fascio di fotoni. Sebbene il silicio (Si), grazie al suo consolidato processo di fabbricazione, sia il materiale più diffuso per questo tipo di rivelatori, sempre più frequentemente esso risulta essere inadeguato per le nuove esigenze delle linee di luce di sincrotrone, soprattutto per quelle che utilizzano radiazione di alta energia (per motivi che vedremo in seguito). Per questo motivo è in corso una continua ricerca su nuovi materiali che possano sostituire il Si là dove esso risulta inadeguato.

In questa ricerca due filoni sono particolarmente importanti nello sviluppo di nuovi rivelatori a stato solido per linee di luce di sincrotrone: da una parte si cerca di avere rivelatori sensibili alle singole particelle, in quanto sempre più applicazioni richiedono appunto *single photon detection*, si pensi ad esempio alla spettroscopia di fluorescenza; dall'altra si cerca di avere ri-

velatori in grado di rivelare con buona efficienza anche fotoni di alte energie (raggi X duri).

La ricerca che abbiamo svolto rientra esattamente in questo percorso, anche in considerazione del fatto che nella nuova macchina di luce Elettra 2.0 che sarà ultimata entro qualche anno si avrà alta brillantezza anche nello spettro dei raggi X duri, con energie maggiori di 10 keV. Nel seguito di questo capitolo, come in precedenza, partiremo dalla considerazione di quali sono le esigenze sperimentali e qual è lo stato dell'arte e quindi esporremo le soluzioni realizzate ed i risultati sperimentali ottenuti.

3.1 Rivelatori di raggi X a stato solido

Il principio di funzionamento dei rivelatori a stato solido si basa sulla misura degli effetti che vengono generati dalle interazioni dei fotoni con la materia. Nell'intervallo di energie corrispondenti ai raggi X i meccanismi di interazione significativi sono essenzialmente l'effetto fotoelettrico e l'effetto Compton. Quando i fotoni interagiscono con la materia, una parte dell'energia viene trasferita al rivelatore e viene generata una quantità di carica proporzionale all'energia depositata. Quindi, misurando con precisione la carica generata è possibile ricavare delle informazioni sui fotoni incidenti, per esempio l'energia oppure il numero di fotoni incidenti. Una trattazione approfondita di tutti i fenomeni fisici coinvolti esula dagli scopi di questa tesi, perciò nel corso di questo capitolo considereremo già noti i concetti di base, entrando nel dettaglio solo di alcuni degli aspetti di particolare importanza per consentire una migliore comprensione di questo lavoro.

Ad oggi la gran parte dei rivelatori si basano sul Si, con risultati eccellenti per fotoni di basse energie (UV e raggi X molli). Il problema sorge per fotoni di più alte energie: la capacità di assorbimento dei fotoni da parte del Si diminuisce rapidamente con l'aumentare dell'energia, fino a diventare pressoché trasparente nella regione dei raggi X duri, a meno di considerare dispositivi di spessori molto elevati. Questo è dovuto al fatto che l'assorbimento dei raggi X scala con la potenza del numero atomico (almeno nell'intervallo di energia dominato dall'effetto fotoelettrico) [28]. Ciò limita o addirittura rende impossibile il loro uso in molti esperimenti con radiazioni di sincrotrone.

Una delle strade che si cerca di seguire è quella di sostituire il Si con semiconduttori di numero atomico maggiore, come ad esempio GaAs, il quale presenta notevoli vantaggi sotto molti punti di vista:

- una maggiore densità (5.32 g/cm^3 GaAs, 2.33 g/cm^3 Si);
- un numero atomico efficace elevato (32 GaAs, 14 Si);
- una *gap* diretta;
- un'elevata mobilità elettronica ($8000 \text{ cm}/(\text{V}^2 \text{ s})$ GaAs, $1350 \text{ cm}/(\text{V}^2 \text{ s})$ Si).

Nella Figura 3.1 viene confrontato il coefficiente del GaAs con il coefficiente di attenuazione lineare del Si. Grazie al numero atomico effettivo più elevato si ha un coefficiente di attenuazione molto più alto (in particolare nell'intervallo di energie dei raggi X duri il coefficiente di attenuazione lineare del GaAs assume valori circa 20 volte più grandi rispetto a quello del Si) e una maggiore efficienza di rilevamento rispetto ai sensori basati su Si dello stesso spessore o, detta in altro modo, a parità di assorbimento si possono realizzare dispositivi più sottili grazie alla minore lunghezza di assorbimento. Questo aspetto, combinato con la maggiore mobilità elettronica del GaAs, si traduce in tempi di risposta più brevi, rendendo i sensori in GaAs anche particolarmente adatti per esperimenti risolti nel tempo.

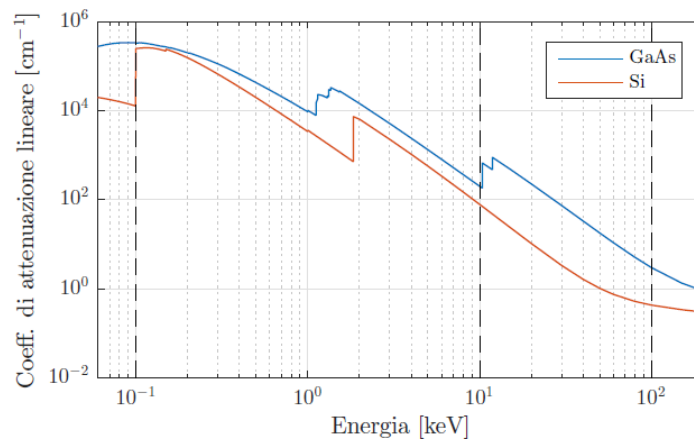


Figura 3.1: Confronto del coefficiente di attenuazione lineare del Si con quello del GaAs.

Grazie alle caratteristiche elencate, negli ultimi anni il GaAs, così come altri materiali *wideband gap*, come il diamante CVD (*gap* 5.5 eV) o il SiC (*gap* 3.2 eV), sono stati studiati come alternative al Si per la realizzazione di rivelatori di raggi X. In particolare, vi è un crescente interesse per la spettroscopia di fluorescenza ad alta energia con rivelatori basati su GaAs, non solo per la già citata maggiore efficienza rispetto al Si, ma anche per la possibilità di lavorare a temperatura ambiente. Infatti i rivelatori attualmente utilizzati per alte energie, a base di germanio, richiedono il raffreddamento con azoto liquido per minimizzare il rumore termico data la loro *gap* molto piccola (0.66 eV), il che rende molto più complesso l'apparato sperimentale e talvolta impossibili alcune misure.

3.1.1 Rivelatori a giunzione

Il funzionamento dei rivelatori a giunzione, o fotodiodi, si basa sul fatto che nella zona di giunzione tra due semiconduttori drogati n e p si viene a creare una zona di svuotamento. Questa zona è la regione attiva del rivelatore, in quanto le coppie elettrone-lacuna ivi generate in seguito all'arrivo della radiazione sono sottoposte ad un intenso campo elettrico e il loro spostamento genera una corrente che può essere misurata [29].

Lo spessore d della zona di svuotamento dipende dalla polarizzazione cui è sottoposto il semiconduttore e dalla concentrazione di materiali drogati secondo la relazione:

$$d(V) = \sqrt{\frac{2\epsilon}{q} \cdot \left(\frac{1}{N_a} + \frac{1}{N_d}\right)(V_{bi} - V)}, \quad (3.1.1)$$

dove ϵ è la costante dielettrica del materiale, q è la carica dell'elettrone, N_a la concentrazione del drogaggio di tipo p, N_d la concentrazione del drogaggio di tipo n, V_{bi} il potenziale *built-in* e V la tensione applicata. La presenza di una zona senza portatori di carica è associata ad una capacità elettrica ed il suo valore dipende dallo spessore svuotato. Nei casi più semplici in cui la struttura può essere approssimata da un condensatore a facce parallele, la capacità può essere calcolata come

$$C(V) = \epsilon \cdot \frac{A}{d(V)}, \quad (3.1.2)$$

dove ϵ è la costante dielettrica del materiale, A l'area della zona svuotata e d lo spessore della zona svuotata.

Per massimizzare il volume attivo si vorrebbe avere una zona di assorbimento il più grande possibile. Analizzando l'equazione 3.1.1 si vede che ciò può essere ottenuto aumentando la tensione di polarizzazione inversa. Questo valore può essere però aumentato fino ad un valore massimo oltre il quale si ha il fenomeno di scarica (*breakdown*). Un altro modo per allargare la zona attiva è introdurre uno strato di materiale intrinseco tra i due semiconduttori drogati, arrivando a spessori di alcune centinaia di μm . Diodi di questo tipo vengono detti diodi p-i-n. A differenza dei fotodiodi standard, questo tipo di dispositivi è caratterizzato da un campo elettrico essenzialmente costante in tutta la zona intrinseca.

Tuttavia, l'aumento dello spessore della zona attiva peggiora le prestazioni dinamiche del dispositivo in quanto il tempo di percorrenza della zona intrinseca svuotata è più lungo (visto lo spessore maggiore) e ciò limita la banda del dispositivo.

3.1.1.1 Fotodiodi a valanga

La quantità di portatori generati all'interno del rivelatore è determinata dall'energia media di ionizzazione ed è tipicamente molto piccola. Per esempio un fotone di 10 keV genera in media 2800 elettroni nel Si, e 2100 elettroni nell'GaAs. Il numero limitato di portatori generati rende molto difficoltosa l'acquisizione detta *single photon counting* che sta alla base di molte tecniche di spettroscopia (soprattutto di fluorescenza). Lo scenario è ancora più problematico nel caso di fotoni di basse energie, dove gli elettroni prodotti possono essere poche centinaia. È evidente che con simili numeri è molto probabile che il rapporto segnale-rumore sia talmente sfavorevole da rendere invisibile il segnale a qualunque elettronica di preamplificazione.

Una soluzione che può venire in aiuto in questo problema consiste nel cercare di moltiplicare la carica nel dispositivo stesso, prima ancora di arrivare all'elettronica di acquisizione; i dispositivi che raggiungono questo risultato sono detti *Avalanche Photo Diode* (APD). Amplificando la fotocorrente al di sopra del rumore di fondo del circuito di lettura, gli APD sono più efficienti e sensibili nel rilevare segnali estremamente deboli, fino per l'appunto al rivelamento dei singoli fotoni. Sebbene questo approccio sia spesso inevitabile nel caso di cariche molto basse, esso non è affatto semplice da implementare

nè sempre conveniente poiché, come si vedrà, se da una parte il processo di moltiplicazione può rendere visibili impulsi altrimenti non rilevabili, dall'altra esso introduce un rumore, detto "rumore di moltiplicazione" (o *Excess Noise Factor* (ENF)) che può vanificare l'operazione rendendo sfavorevole il SNR. Questo aspetto merita alcune righe di approfondimento, in quanto buona parte delle misure che sono state effettuate sui dispositivi realizzati riguardano proprio la misura di questo rumore di moltiplicazione.

Nei fotodiodi a valanga l'amplificazione della carica iniziale è ottenuta sfruttando il meccanismo di ionizzazione da impatto. I portatori inizialmente creati dalla radiazione, accelerati dal campo elettrico, acquisiscono una velocità sufficiente per ionizzare altri atomi e generare altri portatori. Il numero di portatori in questo modo viene incrementato rapidamente. Per innescare il meccanismo a valanga i portatori devono acquisire un'energia cinetica sufficiente tra un urto e l'altro, quindi è necessario avere un campo elettrico di intensità elevata; nei fotodiodi ciò viene ottenuto polarizzando la giunzione con una tensione inversa vicina alla tensione di *breakdown* e creando delle zone di svuotamento molto strette (che vengono dette "zone di moltiplicazione") in modo che il campo elettrico sia molto intenso.

Se la tensione di polarizzazione supera la soglia di *breakdown* si lavora in regime di saturazione: affinché il processo non sia distruttivo vengono implementati dei sistemi che lo limitano (chiamati sistemi di *quenching*). In questi casi la linearità tra energia depositata e corrente non è più valida. Questo tipo di dispositivi viene utilizzato per la rivelazione di singoli fotoni poco energetici. In questa condizione il fotodiodo lavora in modalità Geiger e non è un caso di interesse negli esperimenti a meno che non si lavori "in conteggio", ovvero si sia interessati solo al fatto che una particella è arrivata oppure no. Nei fotodiodi a valanga più utilizzati (e di nostro interesse) si lavora a tensioni sotto quella di *breakdown*, in modo da preservare l'informazione di proporzionalità rispetto alla carica originale.

In un fotodiodo a valanga è possibile concettualmente definire due regioni:

- regione di assorbimento: zona dove vengono assorbiti i fotoni;
- regione di moltiplicazione: zona dove avviene la moltiplicazione.

Queste due zone possono essere fisicamente la stessa zona (come accade per i dispositivi p-i-n polarizzati inversamente), oppure possono essere due zone separate.

Il problema con un fotodiodo a valanga standard (in cui la regione di assorbimento e quella di moltiplicazione coincidono) è che la moltiplicazione dipende dalla posizione in cui i fotoni vengono convertiti in elettroni: infatti, a seconda della posizione di generazione della carica, cambia la lunghezza del suo percorso e dunque la distanza disponibile per la moltiplicazione. Questo fa sì che ad ogni posizione di assorbimento sia associata una moltiplicazione (variabile aleatoria con una certa media e varianza) diversa.

Una delle architetture di APD che risulta più efficace per ridurre questo problema è quella in cui la zona di assorbimento viene separata dalla zona di moltiplicazione. Questa soluzione consente di avere una zona di assorbimento con un campo elettrico abbastanza basso da non avviare il processo di moltiplicazione, in cui viene assorbita la maggior parte dei fotoni; in seguito tutte le cariche generate entrano nella zona di moltiplicazione che presenta un campo elettrico molto elevato e subiscono quindi la stessa moltiplicazione (variabile aleatoria con una certa media e varianza). Questa soluzione, prende il nome di *Separate Absorption and Multiplication region Avalanche Photo Diode* (SAM-APD).

Per ottenere questa separazione viene tipicamente introdotto uno strato molto drogato nella zona intrinseca di un APD p-i-n (come in Figura 3.2) in modo che inizialmente il campo elettrico sia confinato solo in una parte del dispositivo (vedi grafico in alto in Figura 3.2). Man mano che il dispositivo viene polarizzato inversamente la zona di svuotamento si allarga e il campo elettrico aumenta solo nella zona di moltiplicazione. La tensione di polarizzazione inversa per cui tutto lo strato intermedio è completamente svuotato viene chiamata tensione di *punch-through*. Per valori superiori a quello di *punch-through* la zona di svuotamento si espande velocemente nella zona di assorbimento (intrinseca o drogata molto poco) fino ad arrivare alla zona p+. Il profilo del campo elettrico in questa configurazione è rappresentato nella grafico in basso della Figura 3.2. Si può osservare che, come voluto, si ha una zona relativamente spessa in cui l'intensità del campo elettrico è bassa (zona di assorbimento) e una zona più stretta con un campo elettrico molto elevato (zona di moltiplicazione).

Visto che, al fine di aumentare l'area attiva del rivelatore, la zona di assorbimento è tipicamente molto più spessa della zona di moltiplicazione, una volta che il dispositivo è stato completamente svuotato sono necessari variazioni più grandi della tensione applicata per ottenere lo stesso incremento

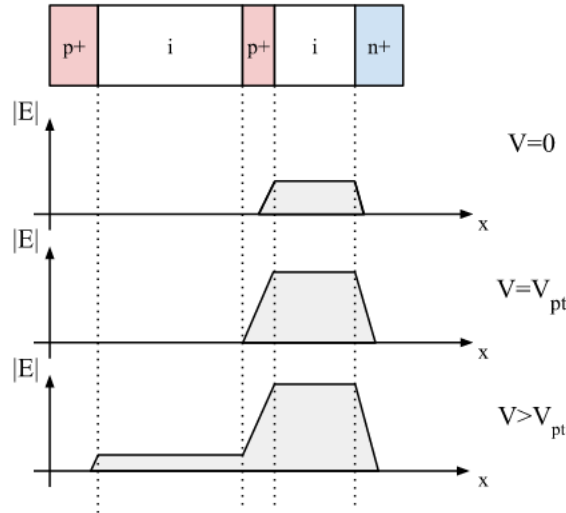


Figura 3.2: Profilo del campo elettrico per diverse polarizzazioni in un SAM-APD.

del campo elettrico (infatti $\Delta V = -E \cdot \Delta x$).

Quindi, ai fini pratici, per tenere la tensione di polarizzazione del dispositivo sotto un livello ragionevole, dopo il *punch-through* si ha a disposizione un incremento limitato del campo elettrico. Questo incremento deve essere sufficiente sia per riuscire ad ottenere elevati guadagni di corrente che per trasportare efficientemente le cariche nella zona di assorbimento. Per questo motivo tipicamente i dispositivi vengono progettati (agendo sul drogaggio dello strato di separazione) in modo che la tensione di *punch-through* sia di poco inferiore alla tensione di *breakdown*.

L'andamento tipico della corrente in funzione della tensione di polarizzazione è rappresentato in Figura 3.3 e può essere diviso in tre zone caratteristiche delimitate rispettivamente dalla tensione di *punch-through* e la tensione di *breakdown*. Nella zona compresa tra il *punch-through* e il *breakdown* la zona di svuotamento si estende in tutta la zona di assorbimento e moltiplicazione e il guadagno aumenta esponenzialmente con la tensione applicata.

3.1.1.2 Ionizzazione da impatto

La tipica evoluzione di un processo di moltiplicazione è rappresentata nel diagramma a bande in Figura 3.4. Un fotone viene assorbito nella posizione 1 creando una coppia elettrone-lacuna (elettrone nella banda di conduzione

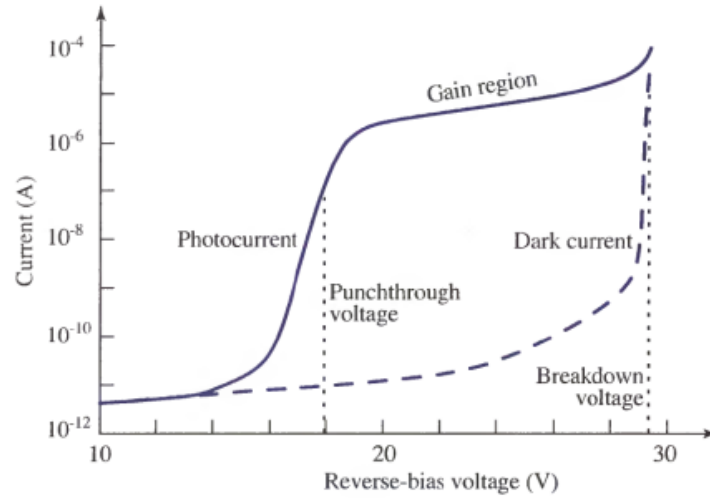


Figura 3.3: Andamento della corrente fotogenerata e della corrente di buio in un SAM-APD in funzione delle tensione [29].

e la lacuna in banda di valenza). L'elettrone viene accelerato dal campo elettrico acquisendo sempre più energia cinetica (l'accelerazione viene contrastata dalle continue collisioni con il reticolo). Se il portatore acquisisce un'energia maggiore dell'energia di *bandgap* E_g (valido per i materiali a *bandgap* diretto), dopo la collisione la sua energia può essere trasferita ad un altro elettrone che viene promosso in banda di conduzione. Un processo analogo avviene per le lacune nella banda di valenza. Se i portatori secondari riescono ad acquisire a loro volta un'energia sufficiente per la ionizzazione, la densità di corrente nel dispositivo può aumentare significativamente. Il campo elettrico minimo necessario per avviare il processo di ionizzazione dipende dall'energia di *bandgap* del materiale utilizzato.

Coefficienti di ionizzazione I coefficienti di ionizzazione degli elettroni e delle lacune (indicati rispettivamente con α e β) possono essere definiti con l'inverso della distanza media richiesta che deve essere percorsa da un portatore per innescare il processo di ionizzazione; quindi sono rappresentati da una probabilità per unità di lunghezza (cm^{-1}). I coefficienti di ionizzazione aumentano con l'aumentare dell'intensità del campo elettrico (infatti i portatori subiscono un'accelerazione maggiore) e diminuisce con la temperatura in quanto le collisioni con il reticolo sono più probabili e ostacolano

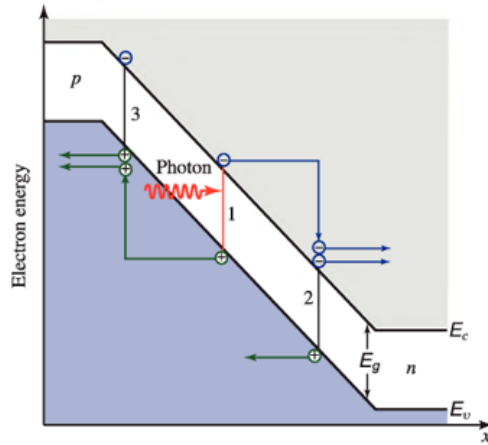


Figura 3.4: Rappresentazione schematica del processo di ionizzazione [29].

l'accelerazione dei portatori [29].

Spesso, più che ai valori assoluti dei coefficienti, si è interessati ad un confronto in termini relativi, ovvero di quanto uno dei due processi domina sull'altro. Risulta utile quindi definire k come il rapporto dei due coefficienti di ionizzazione

$$k = \frac{\beta}{\alpha}. \quad (3.1.3)$$

Nel caso in cui entrambi i processi siano comparabili k assume un valore prossimo all'unità. In questa situazione si ha una sorta di retroazione positiva tra i due processi in quanto una lacuna si sposta nel verso opposto dell'elettrone che l'ha generata e, quando a sua volta genera una coppia di portatori, l'elettrone generato si sposta di nuovo nel verso iniziale causando una sequenza potenzialmente infinita di interazioni. Anche se questo meccanismo fornisce potenzialmente un'amplificazione molto elevata, ciò viene tipicamente evitato per i seguenti motivi [29]:

- aumenta la durata del processo e ciò riduce la banda del dispositivo;
- aumenta il rumore in quanto il processo di ionizzazione è stocastico;
- il processo potrebbe non essere stabile e portare al *breakdown*.

Invece, nel caso in cui la ionizzazione di uno dei due portatori sia trascurabile (se $\beta \ll \alpha$ allora $k \approx 0$, mentre se $\beta \gg \alpha$ $k \gg 1$) il processo si estingue quando i portatori con il coefficiente più elevato arrivano sul lato opposto

della zona di moltiplicazione. Quindi in generale si cerca fabbricare APD usando un materiale che permetta la ionizzazione di un solo tipo di portatori. Il fatto che la moltiplicazione da parte di entrambi i tipi di portatori diminuisca il rapporto segnale-rumore è in qualche modo controintuitivo. I prossimi due paragrafi entrano nel merito della questione. Il primo di questi, in particolare, introduce il parametro utilizzato universalmente per misurare il rumore da moltiplicazione, l'ENF indicato con F .

3.1.1.3 Excess Noise Factor

Come anticipato, uno dei principali ostacoli all'utilizzo degli APD è che si ha, in aggiunta alle tradizionali fonti di rumore, quello che si chiama il "rumore di moltiplicazione". Questo rumore deriva dalla natura stocastica del processo di ionizzazione da impatto che amplifica la corrente fotogenerata [30]. Dal punto di vista teorico l'ENF di una variabile aleatoria, in questo caso la moltiplicazione M , è definito come il momento di secondo ordine normalizzato [31], ovvero

$$F = \frac{\langle M^2 \rangle}{\langle M \rangle^2}, \quad (3.1.4)$$

dove l'operatore $\langle \cdot \rangle$ rappresenta l'operatore di valore medio. Ricordando che $\text{var}(M) = \langle M^2 \rangle - \langle M \rangle^2$ l'Equazione 3.1.4 può essere riscritta come

$$F = 1 + \frac{\text{var}(M)}{\langle M \rangle^2}. \quad (3.1.5)$$

Nel caso di una moltiplicazione deterministica $\text{var}(M) = 0$ e quindi $F = 1$, mentre per una variabile aleatoria si ha $F > 1$. Ai fini pratici della misura di F è comodo esprimere l'Equazione 3.1.5 in termini di quantità facilmente misurabili, nel nostro caso correnti. Se infatti definiamo a la variabile aleatoria che rappresenta il numero di portatori fotogenerati e definiamo n il numero di portatori ottenuti dopo la moltiplicazione, allora si può scrivere che

$$n = M \cdot a. \quad (3.1.6)$$

Per n si può dimostrare che vale [32]

$$\begin{cases} \langle n \rangle = \langle M \rangle \cdot \langle a \rangle \\ \text{var}(n) = \langle M \rangle^2 \cdot \text{var}(a) + \langle a \rangle \cdot \text{var}(M) \end{cases} \quad (3.1.7)$$

Supponendo che la variabile a sia poissoniana allora la varianza è uguale al suo valore medio ($\text{var}(a) = \langle a \rangle$) e quindi si può scrivere

$$\text{var}(n) = \langle M \rangle^2 \cdot \langle a \rangle + \langle a \rangle \cdot \text{var}(M) \quad (3.1.8)$$

$$\text{var}(n) = \langle M \rangle^2 \cdot \langle a \rangle + \left(1 + \frac{\text{var}(M)}{\langle M \rangle^2} \right) \quad (3.1.9)$$

$$\text{var}(n) = F \cdot \langle M \rangle^2 \cdot \langle a \rangle \quad (3.1.10)$$

Per cui si può esprimere F come

$$F = \frac{\text{var}(n)}{\langle M \rangle^2 \cdot \text{var}(a)}. \quad (3.1.11)$$

Ricordando che la varianza di una variabile aleatoria cambia quadraticamente per riscalamento, ovvero $\text{var}(k \cdot a) = k^2 \cdot \text{var}(a)$, l'espressione precedente può essere scritta come

$$F = \frac{\text{var}(n)}{\text{var}(n_d)}, \quad (3.1.12)$$

dove $n_d = \langle M \rangle \cdot a$. La variabile aleatoria n_d può essere vista come la carica moltiplicata di un dispositivo ideale in cui la moltiplicazione è deterministica ($M = \langle M \rangle$ e $\text{var}(M) = 0$). Quindi l'ENF quantifica l'aumento del rumore di un APD reale rispetto ad un dispositivo ideale in cui il rumore è dato esclusivamente dallo shot noise. Questa espressione è particolarmente utile poiché consente di avere una valutazione immediata di F misurando la varianza del segnale.

3.1.1.4 Modelli di ionizzazione da impatto

La ionizzazione da impatto è il meccanismo alla base del funzionamento degli APD. Non è appropriato affrontare in questo contesto una trattazione teorica completa che riesca a modellizzare questo meccanismo, quindi verranno dati solo alcuni elementi essenziali. I modelli tipicamente adottati sono il modello locale e quello non-locale. La differenza principale di questi modelli è la dipendenza dei coefficienti di ionizzazione dal campo elettrico: il modello locale è caratterizzato da parametri che dipendono solo dal campo elettrico

in una specifica posizione e fornisce dei risultati accurati per dispositivi con zone di moltiplicazione molto spesse (alcuni micrometri); il modello *non-locale* invece considera il fatto che i valori di alfa e beta non possono dipendere solo dal valore del campo elettrico in un punto bensì anche dalla "storia" del portatore (il modello non-locale è quindi *history dependent*), quindi considera anche la dipendenza del profilo del campo elettrico e il cammino percorso dai portatori. Questo modello è invece adatto per zone di moltiplicazione con spessori inferiori (fino a centinaia di nm) ed è stato introdotto proprio per superare le limitazioni del modello locale per spessori ridotti.

Modello locale L'utilizzo degli APD è conveniente rispetto ad un'amplificazione esterna finché il rapporto segnale-rumore non viene degradato, ovvero finché l'amplificazione del segnale è maggiore rispetto al rumore introdotto dal dispositivo stesso. Come anticipato, i modelli locali sono adatti per zone di moltiplicazione spesse dove le caratteristiche del processo di ionizzazione sono pressoché costanti in una porzione considerevole della zona di moltiplicazione [33].

Il modello locale è stato utilizzato per arrivare alla seguente relazione tra F , k , ed M in un APD da McIntyre nel 1966:

$$F = k \cdot \langle M \rangle + (1 - k) \left(2 - \frac{1}{\langle M \rangle} \right). \quad (3.1.13)$$

L'andamento di F in funzione della moltiplicazione è riportato in Figura 3.5.

Dalla Equazione 3.1.13 si può notare che per avere un ENF piccolo è necessario che k sia anch'esso piccolo, ovvero $\alpha \gg \beta$. Nel Si si ha che $\alpha \approx 20\beta$ e il risultante fattore F è piccolo. Al contrario per materiali III-V come il GaAs si ha che $\alpha \approx \beta$, quindi non è possibile ottenere un basso rumore con una struttura convenzionale. Questo è il motivo per cui i dispositivi basati su GaAs non vengono solitamente presi in considerazione per realizzare degli APD. Come vedremo, per ottenere un ENF accettabile nel caso di materiali III-V è necessario sbilanciare i valori dei coefficienti α e β in modo artificiale.

3.1.1.5 Staircase structure

La soluzione che è stata progettata e realizzata consiste in dispositivi SAM-APD nei quali, tramite *band-gap engineering*, è stato minimizzato questo

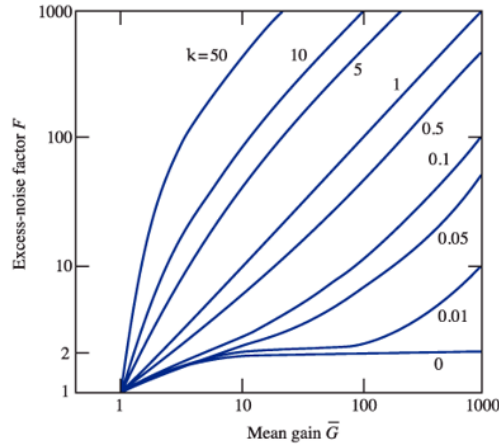


Figura 3.5: ENF in funzione della moltiplicazione [29].

problema riducendo considerevolmente il rumore di moltiplicazione. Queste tecniche prevedono l'utilizzo di particolari strutture, chiamate superreticoli, che sfruttano interfacce tra diversi reticoli (etero-giunzioni) per modificare localmente la struttura a bande ed alterare le caratteristiche elettriche dei materiali.

In particolare, nei dispositivi in questione è stata utilizzata la struttura *staircase* proposta nella letteratura da Federico Capasso [34]. Questa struttura si ottiene disponendo una sequenza periodica di eterogiunzioni che introducono delle discontinuità che hanno un'ampiezza diversa in banda di conduzione e valenza. In Figura 3.6a è rappresentato il diagramma a bande di una struttura *staircase* non polarizzata. Ogni step varia gradualmente da un livello energetico basso (E_{g1}) ad uno più alto (E_{g2}) per poi ritornare bruscamente al livello E_{g1} . I materiali utilizzati sono scelti in modo che la loro differenza energetica in banda di conduzione sia approssimativamente uguale all'energia di ionizzazione del materiale subito dopo la giunzione. In Figura 3.6b invece è rappresentato il diagramma a bande applicando una polarizzazione inversa: un elettrone generato in prossimità del contatto p+ si sposta per effetto del campo elettrico (dovuto alla polarizzazione esterna e al campo di grading $\Delta E_c/l$) verso il primo gradino nella banda di conduzione. L'intensità del campo elettrico in questa zona è sufficientemente bassa da non avviare il processo di ionizzazione, invece una volta superato il gradino, visto che $\Delta E \approx E_{ie}$, si ha la ionizzazione. La ionizzazione si ripete

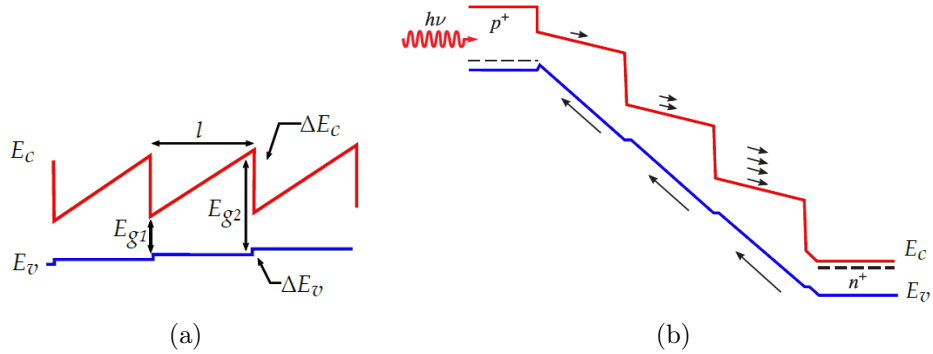


Figura 3.6: Diagramma a bande della struttura *staircase* non polarizzata (a) e polarizzata inversamente (b) [34].

in prossimità di ogni gradino. Le discontinuità nella banda di valenza ΔE_v hanno un'ampiezza minore ed essendo del segno opposto non favoriscono la ionizzazione (eventuali ionizzazioni da parte delle lacune sono dovute esclusivamente al campo elettrico dovuto alla polarizzazione esterna). Quindi il coefficiente di ionizzazione delle lacune viene significativamente ridotto [34].

Lo studio analitico di questa struttura parte ipotizzando che il campo in ognuna delle zone sia sufficientemente basso da non causare ionizzazioni e le lacune non ionizzino mai in quanto la differenza in banda di valenza è minima. Quindi il processo di ionizzazione da impatto è confinato in prossimità di queste discontinuità. Idealmente ogni step dovrebbe avere un guadagno $M = 2$, cioè ogni elettrone dovrebbe generare un ulteriore elettrone. Nella pratica però il guadagno di ogni step è minore di 2 e il guadagno totale di N step può essere scritto come $M = (2 - \delta)^N$. Nella letteratura è stata studiata la dipendenza di F dal guadagno per step. Nel caso in cui la maggior parte degli elettroni generi un ulteriore portatore, cioè nel caso in cui δ sia piccolo, si ha che $M \approx 2^N$ e $F \approx 1$, quindi il processo di moltiplicazione dovrebbe essere privo di rumore anche ad elevati guadagni. La riduzione di rumore di questi dispositivi è dovuta al fatto che il processo di ionizzazione avviene in una regione spaziale limitata, mentre nei fotodiodi a valanga convenzionali i portatori possono ionizzare essenzialmente in qualsiasi posizione e ciò causa una maggiore fluttuazione e di conseguenza maggiore ENF [34].

3.2 Rivelatori sviluppati

Lo sviluppo di questi dispositivi continua da diversi anni (e ha impegnato il laboratorio nell'ambito di un PRIN) in cui sono stati sviluppati diversi prototipi che hanno permesso di studiare diverse configurazioni variando i parametri fondamentali, come per esempio il numero di step moltiplicativi [35], drogaggio e spessore dei vari layer [36, 37]. Il lavoro svolto in questo dottorato ha riguardato in particolare la caratterizzazione di tre tipi di dispositivi espressamente progettati per indagare due importanti aspetti:

- l'efficienza di trasporto delle cariche nella zona di assorbimento;
- la presenza di eventuali difetti/imperfezioni nell'interfaccia metallo-semiconduttore.

Nello specifico, sono stati sviluppati dispositivi con tre diversi spessori della zona di assorbimento: 300 nm, 4.5 μm e 15 μm . Anche se questi spessori non sono sufficienti per l'assorbimento di fotoni con energie superiori ad alcuni keV, questi dispositivi hanno consentito di investigare alcuni importanti fenomeni che sono critici all'aumentare dello spessore fornendo così le basi per un futuro sviluppo di rivelatori di raggi X duri.

Un aspetto molto critico di questi dispositivi riguarda la tensione di *punch-through*. Infatti, una possibile problematica dei dispositivi SAM-APD classici (in cui il *punch-through* è raggiunto prima del *breakdown*) è il fatto che se il campo nella zona di assorbimento diventa troppo elevato, il processo di ionizzazione potrebbe verificarsi anche in questa zona, ricadendo nel problema di un eccessivo ENF. Per evitare ciò il drogaggio dello strato di separazione tra zona di moltiplicazione e assorbimento, determinante per avere un campo elettrico solo nella regione di moltiplicazione, è stato scelto in modo da non arrivare mai alla condizione di *punch-through*. Grazie agli studi precedenti è stato possibile determinare che un drogaggio dello strato di separazione di $2.5 \times 10^{12} \text{ cm}^{-2}$ è sufficiente per confinare la zona di svuotamento alla sola zona di moltiplicazione per tutto l'intervallo di polarizzazioni fino alla tensione di *breakdown*. Visto che in assenza di un campo elettrico i portatori generati nella zona di assorbimento si propagano per diffusione, gli effetti di eventuali ricombinazioni (dovute a trappole nella zona di assorbimento) dovrebbero essere molto più importanti che in presenza di un campo

elettrico, quindi questa situazione risulta ideale per le misure che sono state svolte.

3.2.1 Struttura

I dispositivi sono fabbricati tramite *Molecular Beam Epitaxy* (MBE) su un substrato di GaAs (001) altamente drogato n (concentrazione Si di $2 \times 10^8 \text{ cm}^{-3}$). Inizialmente viene cresciuta la zona di moltiplicazione, zona spessa $1 \mu\text{m}$ e formata da una struttura periodica con 12 ripetizioni in cui ogni ripetizione è costituita da:

- 35 nm di GaAs;
- 25 nm di $\text{Al}_{0.45}\text{Ga}_{0.55}\text{As}$;
- 20 nm di $\text{Al}_x\text{Ga}_{1-x}\text{As}$ con x che varia linearmente da 0.45 a 0.

Lo strato di separazione tra zona di moltiplicazione e assorbimento è realizzato da uno strato molto sottile (singolo strato di atomi) di atomi di carbonio, chiamato δ *layer*. Dopodiché viene depositato uno strato di GaAs intrinseco che forma la zona di assorbimento. Come anticipato, sono stati sviluppati tre tipi di dispositivi in cui lo spessore di questo strato è stato fissato a 300 nm, $4.5 \mu\text{m}$ o $15 \mu\text{m}$. Infine è stato depositato uno strato di 200 nm di GaAs molto drogato ($5 \times 10^{18} \text{ cm}^{-3}$) per realizzare un buon contatto ohmico con l'anodo metallico (formato da 10 nm di cromo e 50 nm di oro), utilizzato per effettuare i *wire bonding* che collegano i rivelatori all'elettronica di acquisizione. Una descrizione dettagliata del processo di fabbricazione può essere trovata in [38]. La rappresentazione schematica del dispositivo con il rispettivo diagramma a bande con polarizzazione inversa è fornita nella Figura 3.7. La scheda con i dispositivi bondati è riportata in Figura 3.8a, in Figura 3.8b invece è riportato l'ingrandimento di un dispositivo ottenuto con microscopio ottico.

Al fine di verificare se l'eventuale presenza di difetti sull'interfaccia metallo-semiconduttore contribuisce ad una riduzione dell'efficienza, l'anodo metallico è stato depositato in modo da coprire solo una parte della superficie del dispositivo. In questo modo i fotoni possono "entrare" nel dispositivo sia passando attraverso l'anodo metallico che incidendo direttamente sul GaAs.

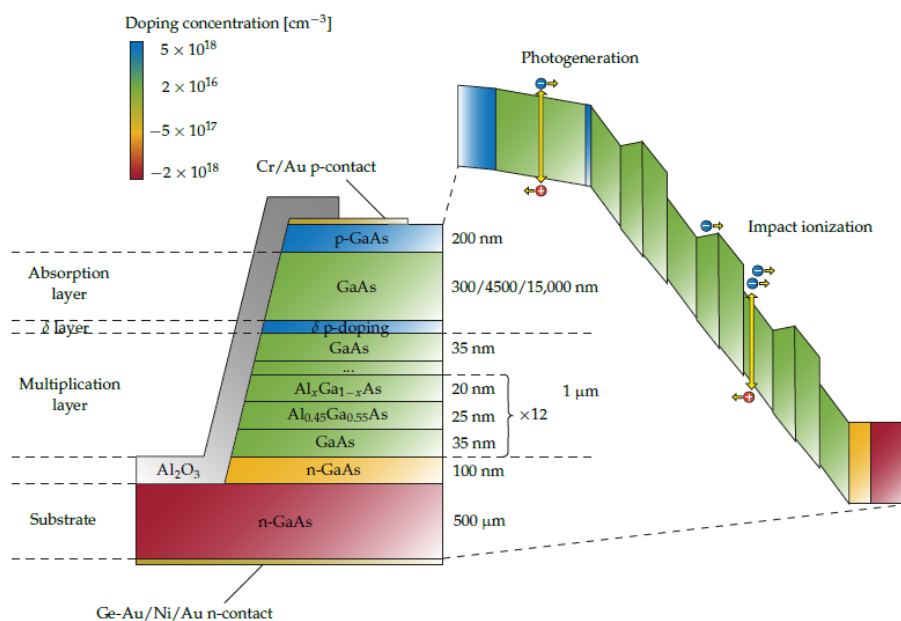


Figura 3.7: Rappresentazione schematica della struttura dei SAM-APD sviluppati.

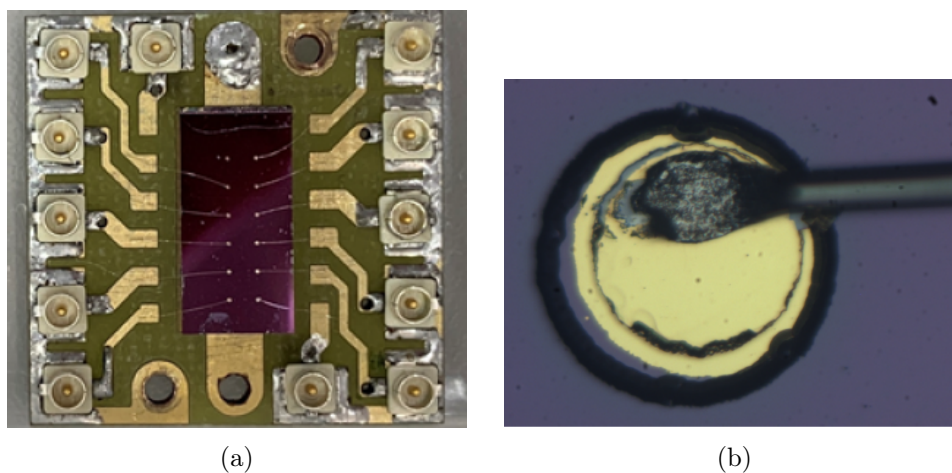


Figura 3.8: (a) Scheda con i dispositivi bondati (due colonne da sei dispositivi). (b) Ingrandimento di un dispositivo bondato con microscopio ottico [38].

3.2.2 Misure di caratterizzazione

3.2.2.1 Misure C-V e I-V

I dispositivi sono stati caratterizzati prima di tutto tramite misure di capacità e corrente di buio. Per le misure di capacità è stato utilizzato il *Semiconductor Device Analyzer B1500A* (Agilent) tramite l'utilizzo del modulo *B1520A Multi Frequency Capacitance Measurement Unit* con cui è possibile effettuare le misure di capacità sia in funzione della tensione che della frequenza. L'intervallo di frequenze va da 1 kHz a 5 MHz, mentre la tensione massima è di 25 V. Per le misure di corrente invece è stato utilizzato un picoamperometro sviluppato all'interno del laboratorio che si basa su un amplificatore a transimpedenza (*Trans-Impedance Amplifier (TIA)*) con guadagno variabile (fondo scala di ± 2.5 nA, ± 2.5 μ A o ± 2.5 mA con rispettivamente 250 fA, 25 pA, 25 nA di errore) e una banda di 4.8 kHz nei range più elevati, 1 kHz nel range più sensibile. La tensione del TIA viene campionata a 26 kHz da un ADC delta-sigma (ADS 1252, Texas Instruments) e successivamente filtrata digitalmente internamente all'ADC con un filtro passa basso con banda passante di 5.6 kHz. Il software di acquisizione esegue poi delle medie e filtra ulteriormente i valori, quindi i dati acquisiti possono essere essenzialmente considerati valori in corrente continua.

In Figura 3.9a sono riportate le misure di capacità in funzione della tensione relative ai tre tipi di dispositivi e confrontate con le previsioni teoriche ottenute con il software di simulazione. La riduzione di capacità iniziale (per tensioni inferiori a 5 V) è dovuta allo svuotamento della zona di moltiplicazione. Una volta che la zona di svuotamento raggiunge lo strato di separazione non subisce grandi variazioni di spessore (in quanto questo strato è molto drogato) e la capacità rimane pressoché costante fino alla tensione di *break-down* (37 V). Poiché nel nostro caso la zona di assorbimento non viene mai svuotata, la capacità dipende solo dallo spessore della regione di moltiplicazione che è nominalmente lo stesso in tutti e tre i tipi di dispositivi. Le differenze tra i valori misurati possono essere associate a piccole differenze nella dimensione dei fotodiodi dovuti alla natura anisotropa del processo di etching. Infatti, variazioni di 0.1 pF sono state osservate anche tra dispositivi dello stesso *batch* di fabbricazione.

I valori ottenuti sono confrontabili con i valori teorici considerando un condensatore ad armature piane parallele separate di $d = 1$ μ m (spessore

zona di moltiplicazione) e di area $A = \pi \cdot (100 \mu\text{m})^2$

$$C_{th} = \epsilon_0 \epsilon_{GaAs} \frac{A}{d} \approx 3.6 \text{ pF}, \quad (3.2.1)$$

dove ϵ_0 è la permittività elettrica del vuoto e ϵ_{GaAs} la permittività relativa del GaAs.

Nel corso dello studio sono state eseguite numerose simulazioni utilizzando la suite software Sentaurus TCAD [39], grazie alla quale è stato possibile riprodurre con notevole fedeltà gli andamenti poi osservati sperimentalmente. Queste simulazioni, come vedremo più avanti, si sono rivelate molto utili per avere informazioni relative al potenziale elettrico all'interno delle varie regioni del dispositivo. La suite è stata utilizzata anche per riprodurre la capacità sperimentale, nonché la corrente di buio in diverse condizioni di polarizzazione. Per quanto riguarda l'andamento della capacità, le simulazioni sono consistenti coi dati sperimentali e la differenza nella derivata della curva può essere attribuita alla modellizzazione approssimativa del δ layer tramite una distribuzione gaussiana. A differenza delle misure sperimentali, la simulazione non include il processo di ionizzazione e riesce ad ottenere l'andamento della capacità per tensioni anche maggiori di quella di *breakdown*.

Come previsto, in questo intervallo la capacità ha un rapido calo dovuto allo svuotamento della zona di assorbimento. Le misure di capacità in questo intervallo non forniscono risultati significativi, visto che in prossimità del *breakdown* la parte resistiva del fotodiodo cala bruscamente e alla frequenza di lavoro (1 MHz) diventa predominante rispetto all'impedenza della parte capacitiva.

In Figura 3.10a si può osservare una tipica curva I-V di buio (traccia blu). L'andamento della corrente è essenzialmente esponenziale (quindi lineare in scala semi-logaritmica) fino alla tensione di *breakdown*. A differenza delle curve ottenute con luce laser, l'andamento rimane essenzialmente esponenziale fino alla tensione di *breakdown* e nella zona di moltiplicazione non è presente alcun ulteriore aumento della corrente. Questo è consistente con le simulazioni numeriche di [40], che mostrano che la corrente di buio è data essenzialmente dalla generazione e ricombinazione all'interno della zona di moltiplicazione e quindi le cariche non seguono l'intero percorso moltiplicativo.

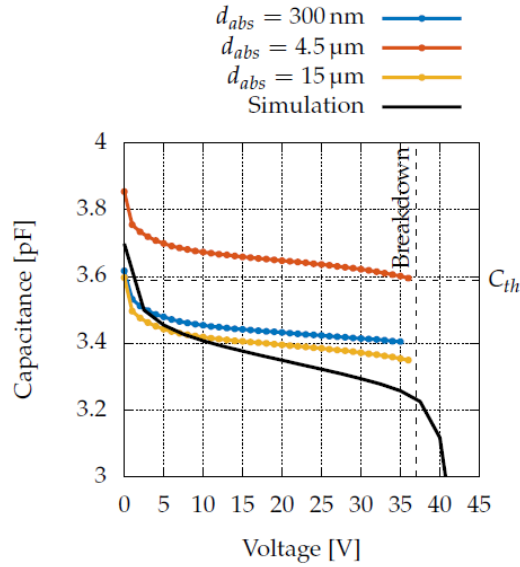


Figura 3.9: Capacità in funzione della polarizzazione inversa.

È stato utile eseguire una prima caratterizzazione utilizzando un laser visibile ($\lambda = 532 \text{ nm}$), sebbene gli APD GaAs siano stati progettati per energie di fotoni più elevate. Un'energia dei fotoni relativamente bassa (2.33 eV) garantisce la produzione di una singola coppia elettrone-lacuna per ciascun fotone e assicura che la maggior parte dei fotoni venga assorbita nella zona di assorbimento anche per i dispositivi più sottili (vedi Figura 3.11). Quest'ultima condizione è stata fondamentale in particolare per la misura dell'ENF in modo da evitare la sovrapposizione di effetti derivanti dalla generazione di coppie multiple e dall'assorbimento nella regione di moltiplicazione.

In Figura 3.10a sono anche presenti le curve dei tre tipi di dispositivi illuminati con la stessa intensità laser ($P_{laser} = 50 \text{ } \mu\text{W}$, $\lambda = 532 \text{ nm}$). Si possono distinguere tre zone: nella prima, per tensioni da 5 V a 25 V la corrente incrementa esponenzialmente. Questo andamento esponenziale è compatibile con un progressivo abbassamento della barriera di potenziale del δ layer ed è difficilmente attribuibile alla moltiplicazione in quanto il campo elettrico nella regione di moltiplicazione è ancora troppo basso. Successivamente, da 25 V a circa 37 V , è visibile un ulteriore aumento dovuto alla moltiplicazione della carica fotogenerata; infine si ha il *breakdown* per tensioni di polarizzazione superiori a 37 V . Dalla Figura 3.10a, si può notare che i valori di corrente in tutti e tre i tipi di dispositivi, esposti allo stesso flusso di

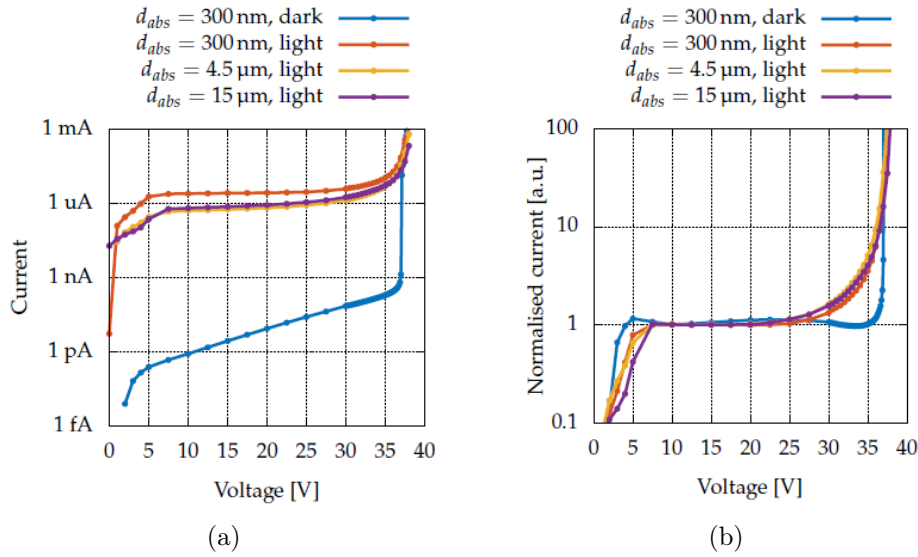


Figura 3.10: (a) Curva I-V di buio di un dispositivo $d_{abs} = 300$ nm confrontata con le curve ottenute con il laser ($P_{laser} \approx 50$ μm , $\lambda = 532$ nm). (b) Curve I-V normalizzate.

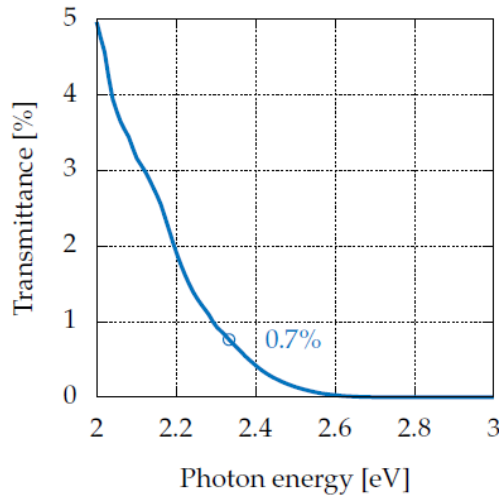


Figura 3.11: Trasmissione di 500 nm di GaAs per fotoni da 2 eV a 3 eV (ottenuta con il software IMD [41]).

fotoni, sono comparabili anche se lo spessore della regione di assorbimento varia di un fattore 50; pertanto, vi è una perdita limitata durante il viaggio dell'elettrone attraverso la regione di assorbimento.

In figura 3.10b è riportato un confronto tra correnti "normalizzate" per

evidenziare il fatto che la moltiplicazione a partire da 25 V non è presente nella corrente di buio. Come verrà discusso in seguito, la normalizzazione deve essere intesa come la divisione delle correnti misurate per la funzione esponenziale ottenuta interpolando i dati nell'intervallo 7.5 – 22.5 V (dove l'andamento della corrente è essenzialmente esponenziale).

3.2.2.2 ENF

Il termine $\text{var}(n)$ nell'equazione 3.1.12 rappresenta la varianza dei portatori dopo la moltiplicazione, cioè il rumore della corrente di uscita. Considerando una banda B , questo termine può essere ottenuto stimato integrando la densità spettrale di corrente S_i nella banda B . Il termine $\text{var}(a)$, invece rappresenta la varianza della carica fotogenerata in assenza di moltiplicazione. Ricordando che il processo di fotogenerazione si è ipotizzato essere poissoniano, ad esso è associato un rumore shot (*shot noise*) con densità spettrale costante pari a $2qI_{ph}$, dove I_{ph} è la corrente media fotogenerata (senza moltiplicazione). Allora, l'Equazione 3.1.12 può essere operativamente riscritta come

$$F = \frac{S_i \cdot B}{M^2 \cdot 2qI_{ph} \cdot B}. \quad (3.2.2)$$

Per misurare S_i è stato sviluppato un secondo TIA (con banda di 11 MHz e una resistenza di feedback di 5.6 k Ω) la cui uscita è stata collegata ad un *signal analyzer* (Agilent EXA N9010A).

Il rumore di fondo riferito all'ingresso del *front-end* è mostrato nella Figura 3.12a (traccia blu), dove assume un valore minimo di 3×10^{-24} A²/Hz a 1 MHz, ed è quasi interamente dovuto al rumore termico a temperatura ambiente del resistore di retroazione ($i_n^2 = 4kT/R_f = 2.9 \times 10^{-24}$ A²/Hz). Per frequenze più alte, il rumore di fondo aumenta a causa del rumore di tensione dell'amplificatore operazionale ($e_n = 4.3$ nV/ $\sqrt{\text{Hz}}$) che, per frequenze superiori alla frequenza di taglio $f_c = 2\pi R_f C_f = 11$ MHz, viene amplificato di un fattore C_{in}/C_f . La capacità di ingresso totale (dispositivo e cavi) è di circa 25 pF; pertanto, il rumore di fondo massimo risultante (espresso come densità spettrale di potenza della corrente) è approssimativamente $\frac{(e_n \cdot C_{in})^2}{(R_f \cdot C_f)^2} = 5.9 \times 10^{-23}$ A² Hz⁻¹.

La traccia rossa in Figura 3.12a rappresenta uno spettro tipico in presenza di luce; come previsto per un rumore shot la sua densità è praticamente

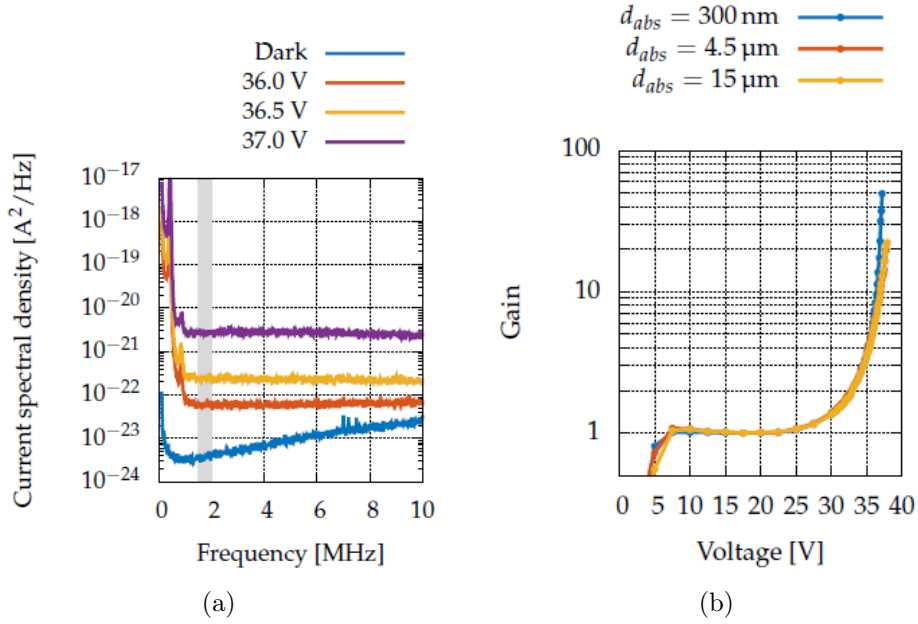


Figura 3.12: (a) Densità spettrali di potenza della corrente a diverse tensioni di polarizzazione con a parità di intensità laser. La banda evidenziata è stata usata per la stima dell'ENF. (b) Amplificazione in funzione della polarizzazione per i tre tipi di dispositivi.

costante. Visto che a basse frequenze domina il rumore $1/f$, la stima di S_i è stata fatta considerando le misure nella banda tra 1.5 MHz a 2 MHz.

Dall'equazione 3.2.2, è evidente che per calcolare F è necessario conoscere il guadagno M . Negli APD tradizionali, il guadagno viene stimato normalizzando la corrente a tensioni appena superiori alla tensione di *punch-through* poiché non c'è ancora moltiplicazione e la fotocorrente è relativamente piatta. Tuttavia, se il processo di moltiplicazione inizia prima della tensione di *punch-through*, ciò porta ad una stima imprecisa del guadagno [42]. La situazione nei dispositivi studiati in questa tesi è ancora più complessa poiché il *punch-through* non viene mai raggiunto.

Per stimare il valore del guadagno M , l'andamento della curva I-V su scala semilogaritmica è stato interpolato con una retta da 7.5 a 22.5 V, dove non c'è un evidente scostamento dall'andamento esponenziale. Tale retta di interpolazione rappresenta la crescita della corrente senza effetto moltiplicativo, per cui il guadagno è stato calcolato come rapporto tra la

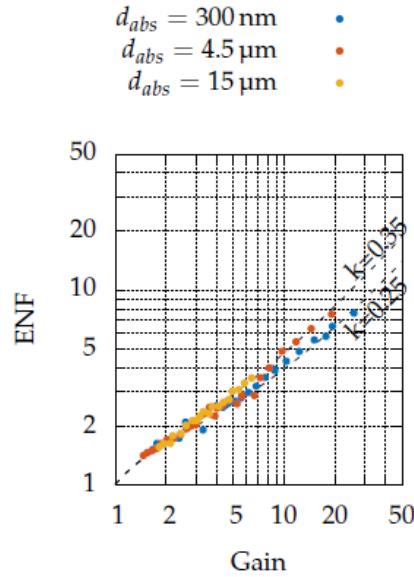


Figura 3.13: Confronto dell'ENF misurato per i tre tipi di dispositivi con l'andamento teorico previsto dal modello locale con $k = 0.25$ e $k = 0.35$.

corrente misurata e tale andamento esponenziale, ovvero

$$M(V) = \frac{I_m^{ph}(V) - I_m^{dark}(V)}{a \cdot e^{b \cdot V}}, \quad (3.2.3)$$

dove a e b sono i parametri dell'andamento esponenziale ricavati dall'interpolazione. I guadagni ottenuti con ogni tipologia di dispositivo sono riportati in Figura 3.12b.

Per ogni valore di corrente è stato misurato un valore di S_i alla stessa tensione di polarizzazione inversa e gli ENF risultanti sono riportati nella Figura 3.13. Confrontando i valori ottenuti con l'andamento teorico del modello locale, la stima del valore di k è compresa nell'intervallo 0.25 e 0.35. Quindi, la riduzione di k rispetto a quello trovato nei diodi p-i-n GaAs semplici, che è approssimativamente uguale all'unità [43], indica chiaramente che la struttura *staircase* utilizzata nella regione di moltiplicazione sta effettivamente riducendo il contributo delle lacune nel processo di ionizzazione.

I valori ottenuti per k , M e la corrente di buio dimostrano che le prestazioni dei dispositivi sviluppati sono comparabili con dispositivi allo stato dell'arte. In letteratura, per dispositivi simili basati su GaAs-AlGaAs, i valori riportati di k vanno da 0.15 a 0.4 [44, 45, 46] ottenuti con la struttura

staircase nella zona di moltiplicazione oppure riducendo lo spessore della regione di moltiplicazione fino a poche decine di nm. Per effettuare un confronto con dispositivi allo stato dell'arte basati su Si, che hanno il vantaggio di avere un valore intrinseco di $k \leq 0.05$ [47], bisogna considerare che essi vengono tipicamente utilizzati con il supporto di altri materiali assorbitori. Per esempio, Si APD utilizzati in ambito delle telecomunicazioni sfruttano uno strato di germanio (molto efficiente per lunghezze d'onda inferiori a 1550 nm) per assorbire i fotoni, mentre il Si viene usato per ottenere una zona di moltiplicazione a basso rumore [48]. Anche se il prodotto banda-guadagno di questi dispositivi è molto elevato (fino a 340 GHz [49]), sono adatti per fotoni di bassa energia (infrarosso) e non per il rilevamento di raggi X duri.

3.2.2.3 Misure con radiazione di sincrotrone

Le misurazioni con il laser ci hanno permesso di ottenere alcuni risultati preliminari. Tuttavia, il loro significato quantitativo è limitato, poiché la dimensione del fascio laser focalizzato era leggermente più grande della finestra di ingresso degli APD e, di conseguenza, non è stato possibile stimare con precisione il flusso dei fotoni.

Per superare queste limitazioni, sono state effettuate misure quantitative con radiazione di sincrotrone sulla linea di luce TwinMic presso Elettra. La camera sperimentale di questa linea in cui sono state eseguite queste misure è rappresentata in Figura 3.14. La linea è equipaggiata con un piccolo onduttore e un'ottica di focalizzazione che consente di generare fasci monocromatici sub-micrometrici nell'intervallo di energie che va da 400 eV a 2200 eV [50]. Questo intervallo di energie è particolarmente interessante per il GaAs visto che la sua lunghezza di attenuazione varia significativamente (vedi Figura 3.15).

Ai fini dello studio dell'efficienza di raccolta della carica, sono state selezionate cinque energie (940, 1090, 1500, 1705 e 2010 eV, vedi Figura 3.15) in modo da variare la distribuzione della carica generata che dipende dalla lunghezza di attenuazione associata (rispettivamente 860 nm, 1.2 μ m, 360 nm, 450 nm e 680 nm). La trasmissione in funzione della profondità rappresentata in Figura 3.16 mostra come all'aumentare della lunghezza di attenuazione una percentuale maggiore di fotoni viene assorbita più in profondità. Pertanto, se i difetti nella regione di assorbimento fossero responsabili di

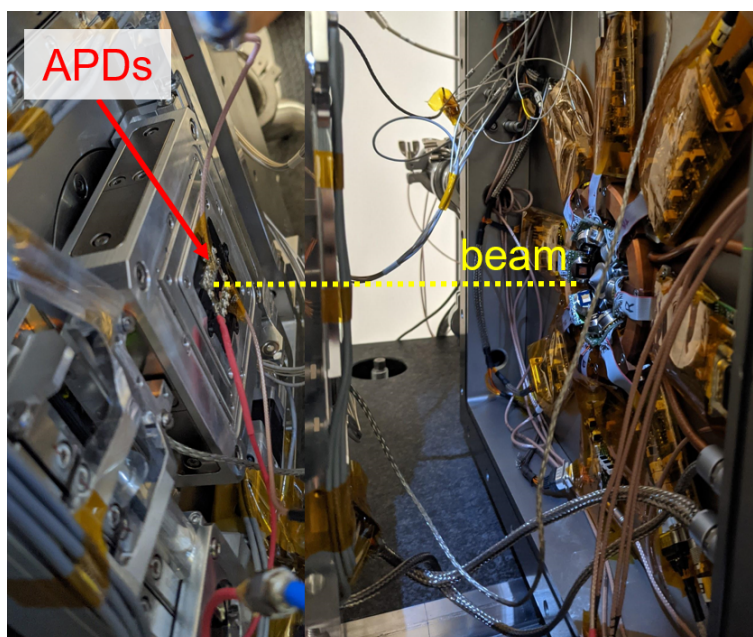


Figura 3.14: Camera sperimentale della linea di luce TwinMic.

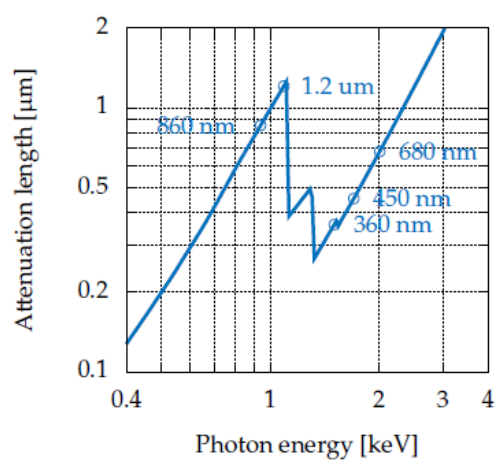


Figura 3.15: Lunghezza di attenuazione nel GaAs in funzione dell'energia dei fotoni da 400 eV fino a 4 keV [51]. I punti evidenziati corrispondono alle cinque energie a cui sono state effettuate le misure.

una riduzione dell'efficienza di raccolta, quest'ultima varierebbe anche con la lunghezza di attenuazione.

La linea di luce dispone poi di stazioni di movimentazione e di otto sensori a deriva di Si (*silicon drift detector*) con cui è possibile eseguire scansioni

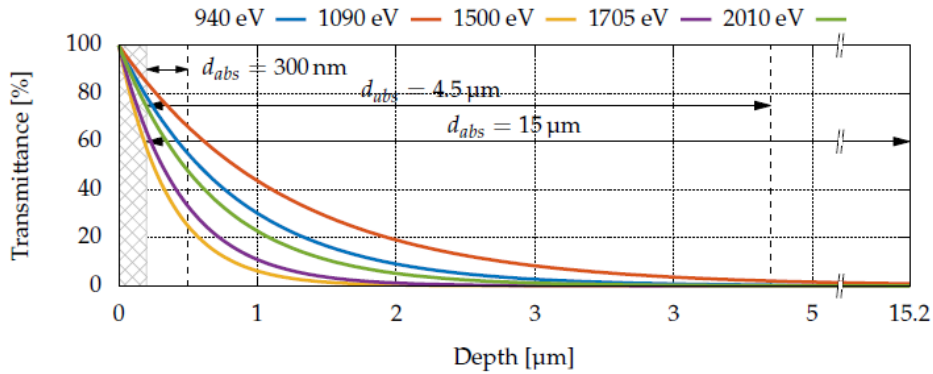


Figura 3.16: Trasmissione in funzione della profondità per le cinque energie selezionate.

2D ed acquisire gli spettri di fluorescenza del campione. Grazie a ciò è stato possibile misurare la fotocorrente generata in funzione della posizione di incidenza dei fotoni e allo stesso tempo eseguire una caratterizzazione chimica della superficie del campione confermando che vi fossero zone non coperte dall'anodo e che non vi fossero particolari difetti o impurità che potessero pregiudicare le misure. In questo modo sono state individuate le zone adatte per la valutazione dell'eventuale perdita di carica nell'interfaccia metallo-semiconduttore.

Per ogni tipologia di dispositivo sono stati testati più esemplari e per ognuno di essi sono state acquisite le mappe di corrente (impostando una tensione di polarizzazione inversa di 20 V) e di fluorescenza alle cinque energie identificate. In Figura 3.17 sono riportate come esempio alcune mappe acquisite con fotoni da 2010 eV comparate con l'immagine del dispositivo ottenuta con microscopio ottico. La parte superiore del dispositivo è visibile nella mappa della fotocorrente (Figura 3.17a), dove le basse fotocorrenti sono indicate con sfumature viola scuro quelle alte con sfumature giallo chiaro, mentre l'area centrale è oscurata dal *wire bonding* di alluminio, che fornisce il collegamento elettrico dell'anodo ai preamplificatori. Il *bonding* è anche chiaramente visibile nella mappa di fluorescenza a raggi X, che mostra per ogni pixel la frequenza di conteggio di fotoni di fluorescenza dell'arsenico (Figura 3.17b).

Per analizzare l'effetto dell'interfaccia Au/Cr-GaAs, abbiamo confrontato la corrente ottenuta quando la radiazione incide sul dispositivo passando attraverso la superficie coperta dal contatto metallico e quella ottenuta il-

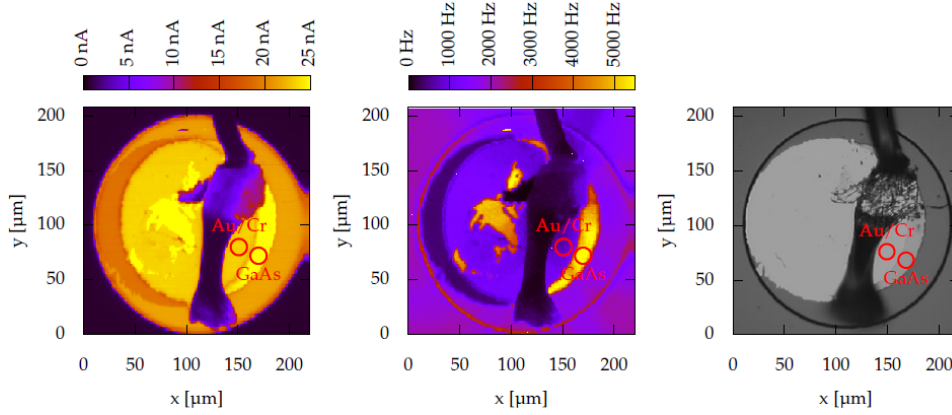


Figura 3.17: (a) Mappa della corrente generata (b) mappa di fluorescenza dell'arsenico (c) immagine ottenuta con microscopio ottico.

luminando direttamente il GaAs. Le misure sono state effettuate con una polarizzazione inversa di 20 V. Il rapporto delle due correnti è stato poi confrontato con il valore teorico di assorbimento del contatto metallico (10 nm di cromo e 50 nm di oro) calcolato con il software IMD [41]. Le ultime due colonne della Tabella 3.1 riportano l'attenuazione misurata T_m , ovvero I_m^{Au}/I_m^{GaAs} , e l'attenuazione teorica prevista T_{th} . Sia i valori di attenuazione ottenuti empiricamente che il loro andamento in funzione dell'energia sono comparabili con quelli teorici indicando che eventuali trappole e difetti all'interfaccia di Au/Cr e GaAs sembrano avere un effetto limitato sulla perdita di efficienza di raccolta della carica.

Energy [eV]	I_m^{Au} [nA]	I_m^{GaAs} [nA]	T_m [%]	T_{th} [%]
940	64.187 ± 0.025	119.793 ± 0.025	53.58 ± 0.02	51.8 ± 0.3
1090	81.903 ± 0.025	125.670 ± 0.025	65.17 ± 0.02	62.0 ± 0.3
1500	232.192 ± 0.025	318.681 ± 0.025	72.86 ± 0.01	79.3 ± 0.2
1705	293.290 ± 0.025	378.027 ± 0.025	77.58 ± 0.01	84.6 ± 0.1
2010	278.579 ± 0.025	322.070 ± 0.025	86.50 ± 0.01	89.1 ± 0.1

Tabella 3.1: Correnti misurate a diverse energie di fotoni con dispositivi con $d_{abs} = 4.5 \mu\text{m}$. Per ogni energia è stata misurata la corrente ottenuta illuminando il dispositivo attraverso il contatto metallico (colonna 2) e illuminando direttamente il GaAs (colonna 3). Da questi valori è stata stimata la trasmissione del contatto metallico (colonna 4) comparata con la trasmissione teorica (colonna 5) ottenuta con il software IMD [41].

Un altro aspetto importante ha riguardato lo studio dell'efficienza di raccolta della carica fotogenerata. Visto che in prima approssimazione il

campo nella regione di assorbimento è quasi trascurabile, la ricombinazione in tale regione (dove i portatori si muovono principalmente per diffusione) è stata considerata una delle possibili cause di riduzione dell'efficienza. A questo scopo, come menzionato precedentemente, sono state scelte cinque energie in modo da generare le cariche a diverse profondità e quindi a diverse distanze dallo strato di moltiplicazione (vedi Figura 3.16).

Se ci limitiamo ai dispositivi più spessi ($d_{abs} = 4.5 \mu\text{m}$ e $d_{abs} = 15 \mu\text{m}$), i fotoni sono assorbiti quasi completamente prima di raggiungere lo strato di moltiplicazione (vedi Figura 3.16) e quindi la corrente prevista (per un dispositivo privo di perdite e in assenza di moltiplicazione) può essere calcolata come

$$I_{th} = \Phi_0 \cdot \frac{E_{ph}}{E_{e-h}} \cdot q, \quad (3.2.4)$$

dove Φ_0 è il flusso della radiazione incidente, E_{ph} l'energia dei fotoni, $E_{e-h} = 4.2 \text{ eV}$ l'energia media richiesta per generare una coppia elettrone-lacuna nel GaAs e q la carica elementare. La corrente misurata irradiando il dispositivo direttamente sulla superficie del GaAs è stata confrontata con la corrente dell'Equazione 3.2.4 ed è stata ricavata l'efficienza η calcolata come I_m^{GaAs}/I_{th} (vedi Tabella 3.2).

d_{abs} [μm]	Energy [eV]	Flux Photons/s]	I_m^{GaAs} [nA]	I_{th} [nA]	$\eta = \frac{I_m^{GaAs}}{I_{th}}$ [%]
4.5	940	1.50	119.793 ± 0.025	537 ± 27	22.3 ± 1.1
	1090	1.35	125.670 ± 0.025	561 ± 28	22.4 ± 1.1
	1500	2.55	318.681 ± 0.025	1457 ± 73	21.9 ± 1.1
	1705	2.43	378.027 ± 0.025	1578 ± 79	24.0 ± 1.2
	2010	1.53	322.070 ± 0.025	1172 ± 59	27.5 ± 1.4
15	940	1.60	195.530 ± 0.025	573 ± 29	34.1 ± 1.7
	1090	1.95	259.754 ± 0.025	810 ± 40	32.1 ± 1.6
	1500	3.30	634.934 ± 0.025	1890 ± 94	33.7 ± 1.7
	1705	2.37	449.844 ± 0.025	1539 ± 77	29.2 ± 1.5
	2010	1.53	430.337 ± 0.025	1172 ± 59	36.7 ± 1.8

Tabella 3.2: Correnti misurate a diverse energie di fotoni. La corrente teorica (colonna 5) è stata ricavata dall'energia e dal flusso di fotoni come in Equazione 3.2.4. Il rapporto della corrente misurata e teorica è riportato in colonna 6.

Nella Figura 3.18 è riportata la variazione di efficienza all'aumentare della lunghezza di attenuazione. Si può osservare che non vi è una chiara dipendenza dalla lunghezza dell'attenuazione in quanto non è possibile osservare una tendenza evidente per entrambi i sensori. Le modeste variazioni tra

un'energia e l'altra sono molto probabilmente dovute ad errori sistematici. Infatti, ad ogni cambio di energia, era necessario riposizionare il campione; per questo motivo, ogni misura è stata probabilmente eseguita su una diversa posizione del dispositivo, ottenendo le differenze di efficienza osservate.

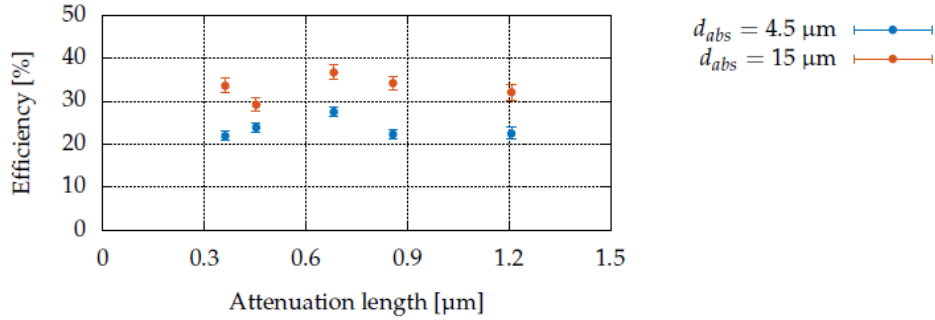


Figura 3.18: Efficienza misurata in funzione della lunghezza di attenuazione.

Invece, le differenze nei valori di efficienza tra i due tipi di dispositivi sono probabilmente dovute a variazioni nel processo di fabbricazione piuttosto che alla ricombinazione nello strato di assorbimento, poiché le efficienze calcolate per dispositivi con $d_{abs} = 15 \mu\text{m}$ sono addirittura superiori a quelle dei dispositivi con $d_{abs} = 4.5 \mu\text{m}$, anche se la lunghezza del percorso dell'elettrone prima di entrare nella regione di moltiplicazione è tre volte maggiore. Per ottenere informazioni più attendibili dovranno essere eseguite ulteriori indagini su più dispositivi dello stesso tipo. Si noti che né lo spessore della regione di assorbimento né la deposizione degli anodi sembrano avere un ruolo determinante nella perdita di carica, e che lo stesso comportamento è comune a tutti i dispositivi aventi lo stesso spessore. Una possibile spiegazione di questo comportamento potrebbe essere attribuita a piccole fluttuazioni incontrollate della densità degli atomi di C nello strato drogato di separazione.

Infine, come abbiamo visto, le misure effettuate sia con il laser che con la luce di sincrotrone hanno evidenziato la presenza di una corrente fotogenerata a tensioni inferiori alla tensione di *punch-through*; cioè, in una condizione in cui gli APD non mostrano comunemente sensibilità alla luce. Questo comportamento potrebbe essere una conseguenza dello spessore molto sottile del δ layer e può essere compreso utilizzando le stesse simulazioni Sentaurus TCAD che riproducono la capacità rispetto alla polarizzazione inversa: le

variazioni della barriera di potenziale in prossimità del δ layer all'aumentare della polarizzazione inversa sono rappresentate nella Figura 3.19. Si può osservare che per strati δ fortemente drogati e molto sottili (in linea di principio un monostrato) la barriera di potenziale che impedisce la diffusione degli elettroni dallo strato di assorbimento nella regione di moltiplicazione è molto bassa, e diminuisce lentamente all'aumentare della tensione di polarizzazione inversa. Ciò consente di ottenere correnti fotogenerate relativamente elevate anche al di sotto della tensione di *punch-through* [52]. In queste simulazioni, la scomparsa della barriera di potenziale e l'inizio del *punch-through* avvengono all'incirca alle stesse tensioni alle quali si osserva sperimentalmente l'inizio del *breakdown*.

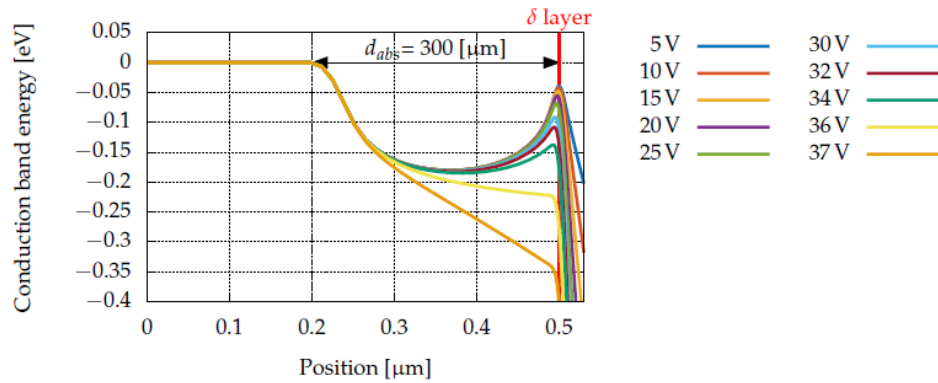


Figura 3.19: Diagramma a bande simulato per diverse tensioni di polarizzazione.

3.3 Elettronica di acquisizione

Parallelamente allo studio e alla caratterizzazione dei rivelatori sono state anche prese in esame le principali applicazioni di questi dispositivi. Tra le applicazioni di particolare interesse per Elettra ci sono sicuramente la spettroscopia di fluorescenza e i *Photon Beam Position Monitor* (pBPM) che corrispondono a richieste sperimentali diverse: nel primo caso si è interessati alla determinazione della quantità di carica generata da singoli fotoni (proporzionale all'energia dei fotoni), nel secondo caso invece la grandezza di interesse è la corrente media (proporzionale alla distanza del fascio dal sensore da, cui può essere ricavata la posizione). Dal punto di vista elet-

tronico ciò si traduce in due approcci diversi. Come vedremo, nel primo caso la soluzione tipica prevede l'utilizzo di amplificatori di carica (*Charge Sensitive Amplifier* (CSA)), mentre nel secondo amplificatori a transimpedenza (*Trans-Impedance Amplifier* (TIA)). Quest'ultima soluzione è stata già introdotta nella sezione relativa alle misure di caratterizzazione, nel seguito vedremo una trattazione analitica che ci permetterà di evidenziare i vantaggi e le maggiori problematiche di queste due soluzioni.

Una tipica catena di amplificazione e condizionamento del segnale è rappresentata in Figura 3.20. In questa parte ci concentreremo sul *front-end* analogico che rappresenta la parte più critica di progettazione in quanto determina le prestazioni (guadagno, banda, rumore) dell'intero sistema. E' evidente che anche in questo caso l'architettura proposta è più che adeguata.

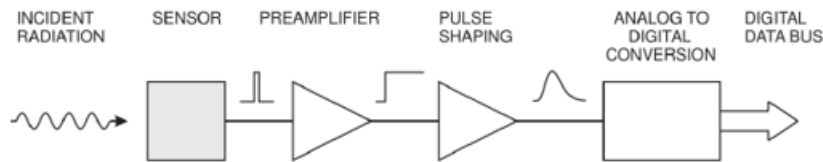


Figura 3.20: Schema a blocchi di un sistema di misura [53].

Il *front-end* può anche essere integrato nel sistema di acquisizione tramite lo sviluppo di schede periferiche FMC, tuttavia non sempre questo è possibile. Infatti, come si vedrà, un aspetto critico della catena di acquisizione è il collegamento tra il sensore e il *front-end*: questo tipo di rivelatori deve essere montato in prossimità della radiazione, zone tipicamente non facilmente accessibili e in condizioni di vuoto. Per questo motivo il collegamento tra sensore ed elettronica può essere di diversi metri. Questo fa aumentare gli effetti parassiti che degradano le prestazioni del sistema (capacità parassite, rumore elettromagnetico) e in alcuni casi rendono impossibili le misure. In questi casi è necessario separare il primo stadio di amplificazione dal sistema di acquisizione ed avvicinarlo al sensore. Così facendo l'effetto di queste problematiche viene ridotto e ciò si traduce in un incremento del rapporto segnale-rumore.

3.3.1 Modello elettrico di un fotodiode

Per comprendere le strategie di amplificazione del segnale di un fotodiode è necessario prima di tutto fornire una modellizzazione corretta del dispositivo che ne rappresenti le caratteristiche elettriche. Il modello tipico che viene considerato è rappresentato in Figura 3.21 e consiste in [54]:

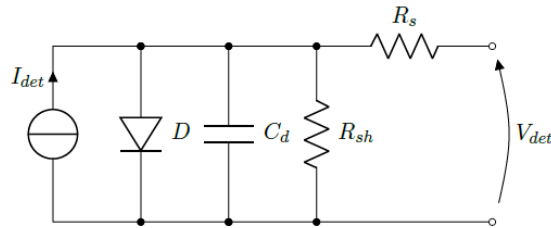


Figura 3.21: Circuito equivalente del fotodiode.

- generatore di corrente I_{det} : rappresenta la corrente generata dalla radiazione;
- diodo ideale D : rappresenta il comportamento della giunzione in assenza di radiazione;
- capacità di giunzione C_d : rappresenta la capacità della giunzione. Essa dipende dalle dimensioni fisiche del dispositivo e dalla tensione di polarizzazione. In alcuni casi in questa capacità vengono inclusi anche le capacità parassite dei contatti;
- resistenza di shunt R_{sh} : è la resistenza interna del generatore equivalente di Norton. Il suo valore è legato alla pendenza della caratteristica tensione-corrente per una tensione di polarizzazione fissata. Nel caso di una polarizzazione inversa questa resistenza assume un valore molto elevato, centinaia di $M\Omega$;
- resistenza in serie R_s : rappresenta l'insieme delle resistenze in serie al dispositivo, dovute alla resistività del semiconduttore e dei contatti. Il valore di questa resistenza è generalmente basso, dell'ordine delle decine o centinaia di Ω .

Fissato il punto di lavoro (che dipende dal valore di polarizzazione inversa e dall'impedenza di carico), da questo modello si può ricavare il modello per

piccoli segnali e i relativi valori dei componenti. Per polarizzazioni inverse, e quindi in tutti i casi che considereremo, il diodo si comporta essenzialmente come un circuito aperto e può essere trascurato. Analogamente le resistenze R_{sh} e R_s assumono valori per cui il loro effetto può essere trascurato (nel nostro caso R_{sh} è dell'ordine delle centinaia di $G\Omega$, R_s alcune decine di Ω). Il condensatore C_d invece deve essere considerato e il valore di capacità dipende dalle dimensioni fisiche della regione di svuotamento, legate quindi alla polarizzazione inversa e alle dimensioni fisiche del dispositivo.

3.3.2 Amplificatori a transimpedenza

A seconda delle grandezze di ingresso e di uscita (corrente o tensione), le tipologie possibili di amplificatori sono quattro (vedi Tabella 3.3): amplificatore di tensione, amplificatore di corrente, amplificatore a transimpedenza (TIA) e amplificatore a transconduttanza.

		OUT	
		V	I
IN	V	Amplificatore di tensione $A_V = \frac{V_{out}}{V_{in}}$ $[A_V] = \text{adim}$	Amplificatore a transconduttanza $A_{TCA} = \frac{I_{out}}{V_{in}}$ $[A_{TCA}] = 1/\Omega$
	I	Amplificatore a transimpedenza $A_{TIA} = \frac{V_{out}}{I_{in}}$ $[A_{TIA}] = \Omega$	Amplificatore di corrente $A_I = \frac{I_{out}}{I_{in}}$ $[A_I] = \text{adim}$

Tabella 3.3: Tipi di amplificatori.

Visto che il numero di portatori generati è proporzionale all'energia depositata, quindi anche la corrente generata è proporzionale all'energia depositata. Lo stesso non vale per la tensione in quanto la relazione corrente-tensione in un fotodiodo non è lineare, ma logaritmica. Questo è uno dei motivi per cui nell'ambito dei rivelatori a semiconduttore vengono utilizzati tipicamente amplificatori di corrente. Inoltre, l'utilizzo di amplificatori di corrente permette di ottenere prestazioni migliori in termini di linearità e banda [54]. In generale, un amplificatore di corrente può fornire un'uscita sia in corrente

che in tensione, rendendo la tipologia dell'amplificatore a transimpedenza quella tipicamente adottata nella maggior parte dei casi.

Consideriamo un generico fotodiodo con impedenza interna Z_d collegato ad un TIA con un'impedenza di ingresso Z_{in} . È immediato verificare che la funzione di trasferimento tra la tensione di uscita V_{out} e la corrente fotogenerata I_d è uguale a

$$\frac{V_{out}}{I_d} = \frac{Z_d}{Z_d + Z_{in}} \cdot A_{TIA}, \quad (3.3.1)$$

da cui ci si evince che per massimizzare il guadagno è necessario che $Z_d \gg Z_{in}$, ovvero che l'impedenza di ingresso dell'amplificatore sia trascurabile rispetto all'impedenza interna del rivelatore.

Come visto in precedenza, in prima approssimazione l'impedenza interna di un fotodiodo è data essenzialmente dalla capacità della giunzione $Z_d = \frac{1}{sC}$. L'impedenza non è costante in funzione della frequenza, quindi a seconda della banda del segnale potrebbe essere più o meno grande dell'impedenza in ingresso dell'amplificatore. La struttura temporale del segnale proveniente dal sensore dipende dall'applicazione: nel caso della spettroscopia di fluorescenza il segnale può essere considerato un impulso di durata t_s (quindi con uno spettro significativo nella banda $[0, \omega_s = \frac{1}{t_s}]$); mentre nel caso pBPM si ha a che fare con una corrente media le cui banda dipende da diversi fattori, ma per gli utilizzi legati al sistema di controllo di correzione dell'orbita è sufficiente una banda di alcuni kHz, in quanto si è limitati dalla banda dei magneti correttori (ad esempio per Elettra questi ultimi perdono la loro efficacia sopra 1 kHz).

Quando si ha a che fare con componenti reali, non sempre è facile ottenere degli amplificatori di corrente prossimi a quelli ideali. Per questo motivo tipicamente questo tipo di amplificatori viene realizzato da amplificatori di tensione opportunamente retroazionati. La retroazione è molto utilizzata nell'ambito degli amplificatori operazionali in quanto permette di ridurre le loro non linearità, controllare le impedenze di ingresso e uscita ed estendere la banda dell'amplificatore. Il prezzo da pagare per ciò è una riduzione del guadagno del sistema retroazionato. Per questo motivo gli amplificatori operazionali vengono progettati in modo da avere un guadagno ad anello aperto molto elevato. Inoltre l'introduzione della retroazione potrebbe portare il sistema in oscillazione, ovvero portare il sistema in instabilità; per questo

motivo è necessaria una progettazione accurata.

Tramite la scelta di un'opportuna retroazione è possibile trasformare un amplificatore operazionale (amplificatore di tensione) in un amplificatore di corrente. La configurazione di retroazione con cui si ottiene ciò è detta *shunt-shunt* ed è rappresentata in Figura 3.22: la rete di retroazione misura la tensione di uscita e la converte in una corrente in ingresso usata per calcolare l'errore di corrente.

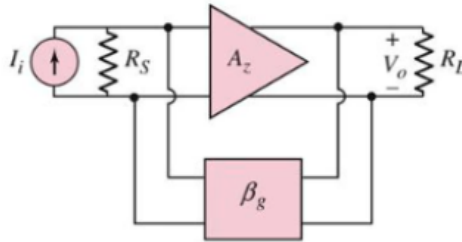


Figura 3.22: Implementazione di un amplificatore di corrente tramite retroazione *shunt-shunt*.

Si può dimostrare che nel caso *shunt-shunt*

$$A_{cl} = \frac{A(s)}{1 + A(s) \cdot B(s)}, \quad (3.3.2)$$

$$Z_{if} = Z_i(s) \cdot \frac{1}{1 + A(s) \cdot B(s)}, \quad (3.3.3)$$

$$Z_{of} = Z_o(s) \cdot \frac{1}{1 + A(s) \cdot B(s)}, \quad (3.3.4)$$

dove $A(s)$ è la funzione di trasferimento dell'amplificatore, $B(s)$ la funzione di trasferimento del sistema di retroazione, $Z_i(s)$ l'impedenza di ingresso dell'amplificatore, $Z_o(s)$ l'impedenza di uscita dell'amplificatore, A_{cl} la funzione di trasferimento ad anello chiuso, Z_{if} l'impedenza di ingresso ad anello chiuso e Z_{of} l'impedenza di uscita ad anello chiuso.

In altre parole la retroazione riduce le impedenze di ingresso e di uscita di un fattore $1 + A(s)B(s)$. Questo effetto porta al concetto di massa virtuale, infatti per guadagni A molto elevati la resistenza di ingresso diventa molto piccola, il che mantiene il nodo di ingresso ad una tensione praticamente nulla [53]. Il circuito equivalente è rappresentato in Figura 3.23. Complessi-

vamente dunque il sistema retroazionato si comporta come un amplificatore a transimpedenza.

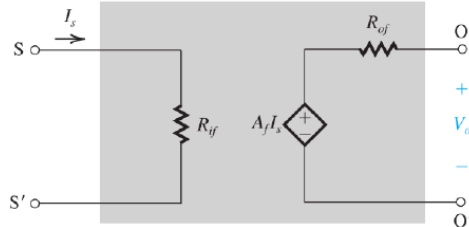


Figura 3.23: Circuito equivalente di un amplificatore a transimpedenza [55].

Un importante aspetto da considerare per questo tipo di analisi è il modello dell'amplificatore operazionale. Il modello più semplice consiste in un sistema a banda infinita caratterizzato da un guadagno statico A_0 , ovvero $A_{op}(s) = A_0$. Un'approssimazione migliore è data da un sistema di primo ordine con un polo a frequenze relativamente basse (decine o centinaia di Hz), ovvero $A_{op}(s) = A_0 \cdot \frac{1}{1+s/p_1}$, dove p_1 è il polo che determina la frequenza di taglio.

A seconda della rete di retroazione il comportamento dell'amplificatore è diverso. La topologia tipica fa uso del parallelo di una resistenza e un condensatore come rappresentato in Figura 3.24. A seconda della prevalenza di un componente rispetto all'altro il comportamento dell'amplificatore si modifica e nei paragrafi seguenti verranno analizzate le due situazioni estreme.

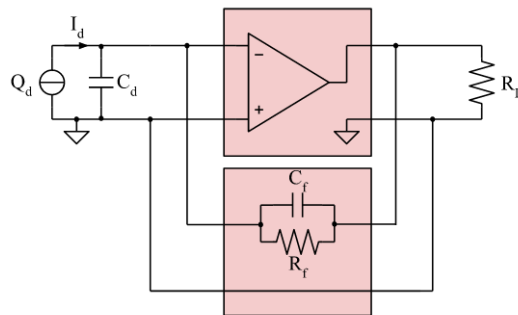


Figura 3.24: Amplificatore a transimpedenza realizzato con un amplificatore operazionale retroazionato in configurazione *shunt-shunt*.

Considerando una sorgente di segnale con impedenza interna Z_d e una

rete di retroazione con impedenza Z_f , la funzione di trasferimento vale

$$\frac{V_{out}}{I_d} = \frac{-Z_f(s)}{1 + \frac{1}{A_{op}(s) \cdot \beta(s)}}, \quad (3.3.5)$$

dove $A_{op}(s)$ è la funzione di trasferimento dell'amplificatore operazionale e $\beta = \frac{Z_d}{Z_d + Z_f}$. In generale, la funzione di trasferimento dipende quindi sia dall'impedenza del fotodiiodo (visto che β dipende da Z_d) sia dal guadagno di anello aperto dell'amplificatore operazionale. Questi parametri però non sono controllabili con precisione e il loro valore cambia da dispositivo a dispositivo. Tuttavia, per guadagni di anello elevati ($A_{op}(s) \cdot \beta \gg 1$), la funzione di trasferimento può essere approssimata con

$$\frac{V_{out}}{I_d} = -Z_f. \quad (3.3.6)$$

Grazie alla retroazione e al guadagno di anello elevato, la funzione di trasferimento ora non dipende più da parametri del detector e dell'amplificatore operazionale, bensì solo dalla rete di retroazione sulla quale invece si ha più controllo. La banda può essere limitata però da diversi fattori: capacità parassita di feedback, guadagno di anello aperto limitato dell'amplificatore operazionale, compensazione di fase [54].

Per fare un'analisi più approfondita senza complicare eccessivamente la notazione si considerano ora i casi estremi in cui la rete di retroazione è puramente resistiva o puramente capacitiva.

3.3.2.1 Amplificatore di corrente (TIA)

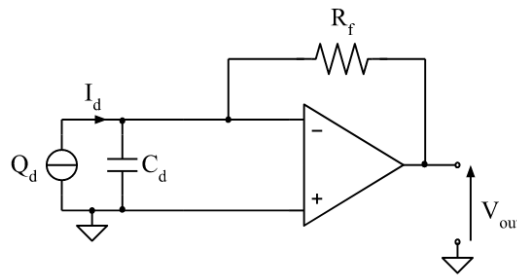


Figura 3.25: Schematico con retroazione puramente resistiva.

Per semplicità consideriamo inizialmente una sorgente ideale con impe-

denza interna infinita, allora la funzione di trasferimento è data da

$$\frac{V_{out}}{I_d} = \frac{-R_f(s)}{1 + \frac{1}{A_{op}(s)}}. \quad (3.3.7)$$

Finché $A_{op}(s) \gg 1$ la funzione di trasferimento può essere approssimata con

$$\frac{V_{out}}{I_d} = -R_f. \quad (3.3.8)$$

La tensione di uscita è proporzionale alla corrente in ingresso, per questo motivo questa configurazione viene anche detta convertitore corrente-tensione. Il guadagno è dato dal valore della resistenza di feedback e il suo valore massimo è limitato dal valore di impedenza di ingresso dell'amplificatore operazionale. Trascurando l'impedenza di ingresso dell'amplificatore operazionale (tipicamente maggiore a centinaia di $M\Omega$), l'impedenza di ingresso risulta essere

$$Z_{in}(s) = \frac{R_f}{1 + A_{op}(s)}. \quad (3.3.9)$$

Nel caso di un fotodiode reale bisogna però considerare il partitore di corrente in ingresso (dovuto a C_d) per cui la funzione di trasferimento complessiva risulta

$$\frac{V_{out}}{I_d} = \frac{-R_f(s)}{1 + \frac{1+sC_dR_f}{A_{op}(s)}}, \quad (3.3.10)$$

dove $\beta = \frac{1}{1+sC_dR_f}$. L'equazione 3.3.10 si può riscrivere nella forma dell'Equazione 3.3.1

$$\frac{V_{out}}{I_d} = \frac{1}{1 + sC_d \frac{R_f}{A_{op}(s)+1}} \cdot \frac{-R_f(s)}{1 + \frac{1}{A_{op}(s)}}. \quad (3.3.11)$$

Il primo termine rappresenta il partitore di corrente tra Z_d e Z_{in} , mentre il secondo è il guadagno del TIA. La banda di frequenza in cui l'espressione può essere approssimata a $-R_f$ è la banda in cui $A\beta \gg 1$, ovvero

$$A_{op}(s) \gg 1 + sC_dR_f, \quad (3.3.12)$$

quindi la capacità del fotodiode limita la banda del sistema.

Dopo aver considerato la funzione di trasferimento del sistema, è bene fare alcune considerazioni dal punto di vista della stabilità. In Figura 3.26 è rappresentato l'andamento tipico delle funzioni di trasferimento coinvolte:

il valore di $1/\beta$ (chiamata *noise gain*) ha un valore prossimo all'unità fino alla frequenza dello zero a $f_z = \frac{1}{2\pi C_d R_f}$, dove inizia a crescere proporzionalmente alla frequenza. Alla frequenza alla quale le curve si intercettano si ha $|A_{op}(s)\beta| = 1$ e la fase è prossima a 180° , quindi il sistema si avvicina all'instabilità generando un picco nella funzione di trasferimento di anello chiuso A_{cl} . Per frequenze ancora maggiori l'amplificatore operativo non riesce più a fornire il guadagno necessario e il guadagno del TIA inizia a calare [54].

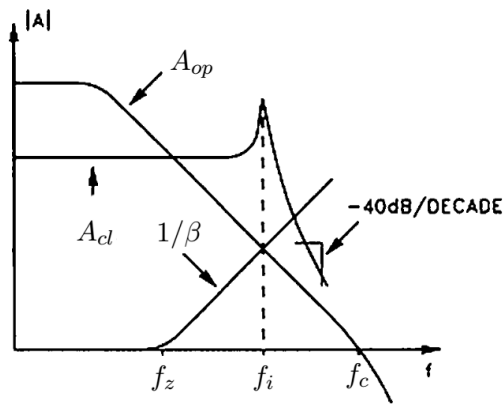


Figura 3.26: Diagrammi di Bode del modulo della funzione di anello chiuso A_{cl} , guadagno dell'amplificatore operativo ad anello aperto A_{op} e il *noise gain* $1/\beta$. Lo zero del *noise gain* è indicato con f_z , f_c è la frequenza di transizione dell'amplificatore operativo, mentre f_i è la frequenza di intersezione di $1/\beta$ con A_{op} . [54].

Per garantire la stabilità viene aggiunto un condensatore nella rete di feedback in modo da aggiungere un polo nella funzione di *noise gain*

$$\frac{1}{\beta} = \frac{1 + sR_f(C_f + C_d)}{1 + sC_f R_f}. \quad (3.3.13)$$

Il polo aggiunto sarà sicuramente ad una frequenza maggiore dello zero, visto che $C_d > 0$. Il valore del *noise gain* per frequenze elevate viene limitato al valore $1 + \frac{C_d}{C_f}$ e scegliendo C_f in modo che alla frequenza relativa al polo l'ampiezza del *noise gain* non superi il valore del guadagno ad anello aperto. A quella frequenza il prodotto $|A_{op}(s)\beta| = 1$, ma grazie al polo la fase è inferiore a 180° e quindi le condizioni di oscillazione non sono soddisfatte. Questo garantisce un margine di fase di almeno 45° [54]. Il *noise gain* dunque è particolarmente importante perché determina anche la stabilità del sistema.

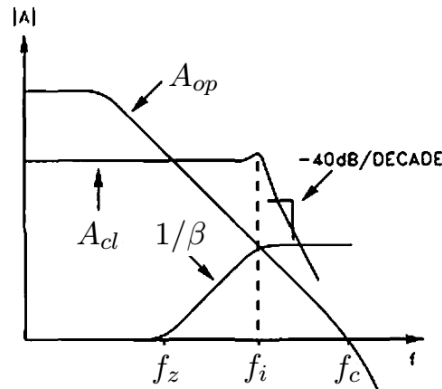


Figura 3.27: Diagrammi di Bode di un TIA compensato. Grazie alla compensazione il picco della funzione di anello chiuso viene ridotto [54].

Prima di presentare i TIA sviluppati, consideriamo ancora alcuni aspetti sul rumore. Il rumore totale in uscita è dato dalla somma di più contributi: il rumore termico della resistenza di feedback, rumore dell'APD, rumore in corrente e tensione dell'amplificatore operazionale [56]. Per confrontare equamente il contributo di questi rumori, tutti vengono riportati all'ingresso del TIA.

Descrizione	Densità spettrale di potenza	Funzione di trasferimento
Rumore termico rete feedback	$e_n^{Rf} = \sqrt{4kTR_f}$	1
Rumore detector	$i_n^{APD} = 2qI_{dark}$	$-R_f$
Rumore corrente opamp	i_n^{op}	$-R_f$
Rumore tensione opamp	e_n^{op}	$1 + sC_dR_f$

Tabella 3.4: Contributi di rumore principali in un TIA.

Il rumore termico della resistenza è un rumore bianco. Anche il rumore del fotodiode è bianco e dipende dalla corrente di buio. I rumori relativi all'amplificatore operazionale invece sono essenzialmente determinati dai transistor di ingresso e il loro valore dipende a seconda della tipologia (a giunzione bipolare *Bipolar Junction Transistor* (BJT) o a effetto di campo *Field-Effect Transistor* (FET)). Ad esempio, per un amplificatore operazionale con coppia differenziale di ingresso a BJT, il rumore in corrente è supe-

riore di alcuni ordini di grandezza rispetto a quello realizzato con dei FET, mentre la situazione si rovescia per quanto riguarda il rumore in tensione [57].

Visto che i rumori sono incorrelati tra di loro, il rumore totale in ingresso viene poi calcolato come somma quadratica media dei singoli contributi e il suo valore determina la minima variazione del segnale rilevabile. Dal punto di vista della spettroscopia esso determina dunque la risoluzione energetica del sistema [58].

Preamplificatori TIA realizzati In base a queste considerazioni sono stati sviluppati diversi TIA usati nelle misure di caratterizzazione dell'ENF. Per fornire qualche valore quantitativo si consideri una capacità totale in ingresso di 10 pF e una banda di 10 MHz (in modo da includere la banda usata per la stima dell'ENF (da 1 a 2 MHz)). Riuscire a misurare con un unico TIA tutto il range dinamico della corrente (si passa da alcuni nA a centinaia di uA) non è fattibile, perciò sono stati realizzati diversi amplificatori con guadagni diversi. Il caso più restrittivo è il caso con guadagno maggiore, perciò ci limiteremo a considerare questa soluzione. Per realizzare questi amplificatori si sono comparati due amplificatori operazionali (LTC6268, Linear Technology e OPA 686, Texas Instruments). La Tabella 3.5 riassume le loro principali caratteristiche.

	LTC6268	OPA656
Transistor di ingresso	MOSFET	JFET
$i_n, \left[\frac{\text{fA}}{\sqrt{\text{Hz}}} \right]$	5.5	1.3
$e_n, \left[\frac{\text{nV}}{\sqrt{\text{Hz}}} \right]$	4.3	7
Prodotto banda-guadagno [MHz]	500	230
C_{in} [fF]	450	3500

Tabella 3.5: Confronto prestazioni LTC6268 e OPA656.

Fissata la banda B , la capacità di ingresso C_{in} e il prodotto banda guadagno GBP il massimo valore di resistenza R_f può essere stimato da [59]

$$R_f = \frac{GBP}{2\pi C_{in} B^2}. \quad (3.3.14)$$

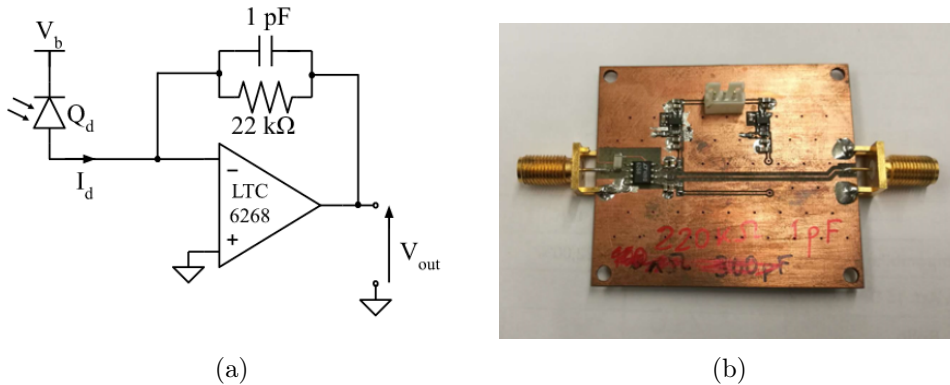


Figura 3.28: (a) Schematico del TIA usato per le misure di ENF. (b) Immagine della scheda realizzata.

Il componente LTC6268 consente di ottenere guadagni maggiori ($R_f^{max} = 75 \text{ k}\Omega$) ed è stato utilizzato per realizzare due TIA con guadagni $R_{f1} = 5.6 \text{ k}\Omega$ e $R_f = 22 \text{ k}\Omega$. In base a questi guadagni è stata poi calcolata la capacità di feedback per limitare la banda a 10 MHz e garantire la stabilità (rispettivamente, 2.2 pF e 1 pF). In Figura 3.28a è riportato lo schematico finale del TIA con guadagno maggiore e l'immagine della scheda sviluppata.

Tutti i *front-end* del tipo TIA che sono stati sviluppati saranno facilmente integrabili su una scheda periferica per essere usata con la nostra scheda generale (a patto di non usare collegamenti eccessivamente lunghi che aumenterebbero eccessivamente il carico capacitivo). Infatti, rispetto al caso precedente, si tratterebbe solo di utilizzare gli ADC già esistenti oppure sviluppare una scheda periferica con ADC più adatti allo scopo. Inoltre, in un'ottica rivolta ai pBPM, dove più canali devono essere monitorati, la scheda periferica potrà essere estesa in maniera tale da gestire quattro o più fotodiodi lasciando alla FPGA il compito di valutare la posizione del fascio attraverso le consuete tecniche di decodifica *difference over sum*. In questo modo avremo in tempi molto rapidi un eccellente sistema di monitoraggio della posizione e dell'intensità del fascio, anche di fotoni di alte energie, e già pronto per la comunicazione rapida via UDP dei valori calcolati senza il bisogno di sviluppare un'elettronica *ex-novo*.

Nel caso della spettroscopia di fluorescenza, dove si ha a che fare con impulsi di corrente deboli e di breve durata (per esempio, un fotone di 10 keV genera nel GaAs circa 2100 elettroni che generano un impulso di corrente

della durata di alcuni nanosecondi), una soluzione basata su TIA non consente di ottenere guadagni sufficienti e in questi casi è necessario usare una rete di feedback capacitiva, ovvero amplificatori di carica. Dato che i sensori sviluppati, viste le prestazioni raggiunte, sono potenzialmente interessanti anche per questo tipo di applicazione, ci siamo concentrati sullo sviluppo di questo tipo di amplificatori, dei quali nel prossimo paragrafo forniremo un'introduzione generale.

3.3.2.2 Amplificatore di carica (CSA)

In un amplificatore di carica la rete di retroazione è data da un condensatore e in Figura 3.29 è rappresentato lo schematico. La funzione di trasferimento ad anello chiuso è data da:

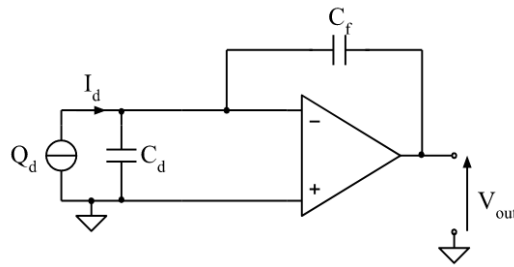


Figura 3.29: Schematico di un amplificatore a transimpedenza con retroazione puramente capacitiva.

$$\frac{V_{out}}{I_d} = \frac{1}{1 + \frac{1}{A_{op}(s)} \cdot \frac{C_f + C_d}{C_f}} \cdot \frac{1}{sC_f}. \quad (3.3.15)$$

Nel caso in cui $A\beta \gg 1$, ovvero $A_{op}(s) \gg 1 + \frac{C_d}{C_f}$ si ha

$$\frac{V_{out}}{I_d} \approx \frac{1}{sC_f}. \quad (3.3.16)$$

Ricordando che la carica è data dall'integrale della corrente cioè, nel dominio della trasformata $Q = \frac{I}{s}$, si può riscrivere il guadagno di anello chiuso in termini di guadagno di carica:

$$\frac{V_{out}}{Q_d} \approx \frac{1}{C_f}. \quad (3.3.17)$$

Per questo motivo questo tipo di configurazione viene chiamata, a seconda dell'applicazione, integratore di corrente oppure amplificatore di carica. Il guadagno del sistema dipende in buona approssimazione solo dalla capacità di retroazione C_f . Scegliendo dei valori bassi, ad esempio entro alcuni pF, si ottengono dei guadagni molto elevati, dell'ordine di 10^{12} V/C.

Il problema principale di questa configurazione è il fatto di essere molto sensibile alla capacità in ingresso. Nel caso reale nella capacità in ingresso C_{in} si devono considerare, oltre alla capacità del detector C_d , anche le capacità parassite dei collegamenti C_p (*wire bonding*, cavi, piste) e la capacità totale di ingresso del CSA C_{op} .

La presenza di queste capacità fa sì che solo una parte della carica generata dal rivelatore riesca ad essere trasferita sulla capacità di retroazione; una parte della carica viene persa dalle capacità parassite. Per calcolare l'efficienza di trasferimento della carica è necessario calcolare l'impedenza di ingresso dell'amplificatore che risulta essere [53]

$$Z_{in}(s) = \frac{1}{sC_f} \cdot \frac{1}{1 + A_{op}(s)}. \quad (3.3.18)$$

L'efficienza di trasferimento η_Q , definita come rapporto tra la carica raccolta e quella generata, è data da [53]:

$$\eta_Q = \frac{Q_f}{Q_d} = \frac{1}{1 + \frac{C_{in}}{C_f(1+A_{op}(s))}}. \quad (3.3.19)$$

È evidente che per avere un'elevata efficienza di trasferimento si deve avere $C_{in} \ll C_f(A_{op}(s)+1)$, ovvero si deve minimizzare le capacità parassite.

La capacità degrada anche le prestazioni in termini di rumore. Infatti, la funzione di trasferimento tra la tensione di uscita V_{out} e il rumore in tensione dell'amplificatore operazionale è dato da

$$\frac{V_{out}}{e_n} = 1 + \frac{C_d}{C_f}, \quad (3.3.20)$$

da cui si vede che il rumore in uscita aumenta sia all'aumentare della capacità in ingresso che all'aumentare del guadagno. Per aumentare il SNR in uscita è dunque necessario minimizzare la capacità in ingresso. Visto che la capacità del detector e di ingresso del CSA sono in generale vincolate da limiti tecnologici, si cerca di agire principalmente sulla riduzione delle capa-

cità parassite di collegamento riducendo la distanza del detector dallo stadio di ingresso.

Le sorgenti di rumore con le rispettive funzioni di trasferimento sono elencate in Tabella 3.6.

Descrizione	Densità spettrale di potenza	Funzione di trasferimento
Rumore detector	$i_n^{APD} = 2qI_{dark}$	$-\frac{1}{sC_f}$
Rumore corrente opamp	i_n^{op}	$-\frac{1}{sC_f}$
Rumore tensione opamp	e_n^{op}	$1 + \frac{C_d}{C_f}$

Tabella 3.6: Contributi principali di rumore in un CSA.

In questo caso, vista l'assenza delle resistenza di feedback, la rete di feedback non contribuisce con il rumore termico. La funzione di trasferimento del rumore e_n^{op} è data da $1 + \frac{C_d}{C_f}$, dunque aumenta proporzionalmente alla capacità di ingresso e il fattore di moltiplicazione dipende dal rapporto delle capacità.

Per fare un'analisi del rumore completa è necessario considerare che l'uscita da un CSA idealmente si presenta come una serie di gradini la cui altezza è proporzionale alla quantità di carica generata. Per estrarre da questa forma d'onda solo l'informazione utile, data dall'ampiezza dei gradini, si utilizzano dei filtri chiamati *shaper* che limitano la banda (sono tipicamente dei filtri passabanda CR-RCⁿ [60]) e convertono i gradini del CSA in una serie di impulsi la cui ampiezza è proporzionale alla carica generata. Siccome la banda del sistema viene modificata dagli *shaper* è necessario considerare anche il loro effetto sul rumore totale. Se ci concentriamo sulla dipendenza delle densità spettrali riportate in Tabella 3.6 dalla frequenza, possiamo identificare tre tipi di rumore [60]:

- rumore bianco (costante): dovuto alla componente bianca del rumore in tensione dello stadio di ingresso del CSA;
- rumore $1/f$: dovuto alla componente $1/f$ del rumore in tensione dello stadio di ingresso del CSA;
- rumore $1/f^2$: dato dal rumore bianco del detector e rumore in corrente dello stadio di ingresso del CSA che viene riportato in uscita con la funzione di trasferimento del CSA.

Il valore quadratico medio (*Root Mean Square* (RMS)) del rumore è ottenuto integrando le densità spettrali su tutta la banda del sistema. Di conseguenza il contributo RMS del rumore bianco diventa proporzionale alla banda, il rumore $1/f$ diventa indipendente dalla banda, mentre il rumore $1/f^2$ diventa inversamente proporzionale alla banda. Questo risultato è fondamentale in quanto permette di minimizzare il rumore del sistema scegliendo opportunamente la banda del sistema. Progettando opportunamente lo stadio di shaping allora è possibile aumentare il rapporto segnale-rumore.

Poiché i rivelatori vengono utilizzati per misurare una quantità carica il rumore del sistema viene usualmente espresso in termini di carica equivalente di rumore *Equivalent Noise Charge* (ENC), che equivale al segnale del detector per cui si ha un SNR unitario. Il suo valore può essere espresso in Coulomb, in termini di numero di elettroni, oppure può essere convertito in energia equivalente assorbita e viene espresso in eV. In Figura 3.30 è rappresentato l'andamento dei singoli contributi di rumore e del ENC totale in funzione del tempo di formatura $t_p \propto \frac{1}{B}$. Per tempi di formatura brevi prevale il rumore in tensione, mentre per tempi lunghi predomina quello in corrente. Il valore di ENC ottimo è ottenuto quando i contributi in corrente e tensione si equivalgono [60].

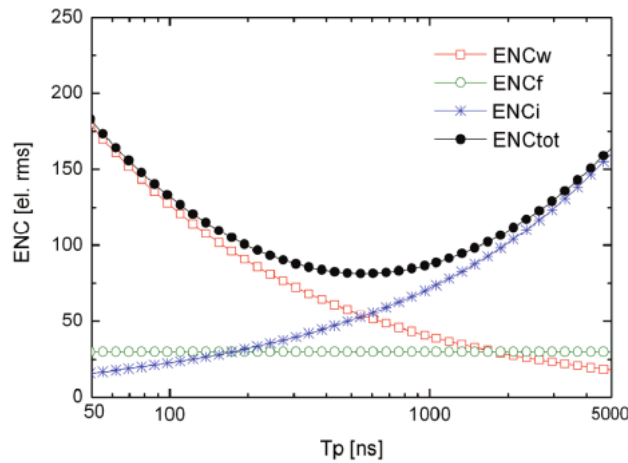


Figura 3.30: ENC in funzione del tempo di formatura dello shaper [60].

Per ottenere CSA con un elevato guadagno e un basso rumore è essenziale utilizzare sensori con una bassa capacità e ridurre al minimo la lunghezza del collegamento allo stadio di amplificazione.

Visto che il rumore intrinseco di generazione della carica aumenta con l'aumentare dell'energia, i requisiti in termini di rumore cambiano a seconda dell'energia dei fotoni considerata. Per esempio, un fotone da 10 keV genera nel GaAs circa 2100 elettroni e, essendo il processo di generazione poissoniano, il rumore associato è di circa $ENC=50$ elettroni RMS. Questo rumore intrinseco rappresenta il limite inferiore della risoluzione ottenibile (o in altri termini il massimo SNR ottenibile) [29]. Visto che il SNR di una variabile poissoniana aumenta all'aumentare della media, il SNR massimo ottenibile aumenta con l'energia. Ai fini pratici, il vincolo tipicamente considerato per il rumore è espresso in termini di SNR minimo; per esempio, considerando un $SNR=10$ all'energia di 10 keV assorbita nel GaAs corrisponde un rumore di 240 elettroni RMS.

Preamplificatori CSA realizzati Anche in questo caso sono stati sviluppati diversi prototipi che si sono focalizzati sull'utilizzo di due possibili dispositivi: il CR-110-R2.1 (Cremat, vedi Figura 3.31a) e il CUBE PRE 039 (XGLab, vedi Figura 3.34). Il primo CSA è realizzato a componenti discreti e ha una capacità di feedback di 1.4 pF, il secondo invece è un ASIC (*application specific integrated circuit*) con una capacità di feedback estremamente bassa, 50 fF. In Tabella 3.7 sono riassunte le principali caratteristiche dei due CSA.

Al momento, questi CSA sono stati caratterizzati su banco (generando degli impulsi di corrente con un opportuno setup sviluppato per simulare impulsi di carica equivalenti a quelli prodotti dai nostri dispositivi) e non sono stati ancora utilizzati con i fotodiodi sviluppati. I primi test sono previsti per aprile, con la riaccensione della macchina di luce dopo il "lungo shut down" del 2023.

Inizialmente è stato preso in esame il CSA CR-110-R2.1. In questo caso è stata riutilizzata una scheda precedentemente sviluppata nel laboratorio per un altro progetto (vedi Figura 3.31b). Lo schematico del primo stadio di amplificazione è rappresentato in Figura 3.32. Per caratterizzare la dipendenza del rumore dalla capacità in ingresso sono state collegati condensatori con capacità diverse (da 1 pF a 1 nF) e misurato il valore RMS della tensione in uscita. I dati ottenuti sono rappresentati in Figura 3.33. Si può vedere che inizialmente (per valori di capacità inferiore a 200 pF) la dipendenza è essenzialmente lineare arrivando a 500 e⁻ rms per capacità di circa 70 pF.

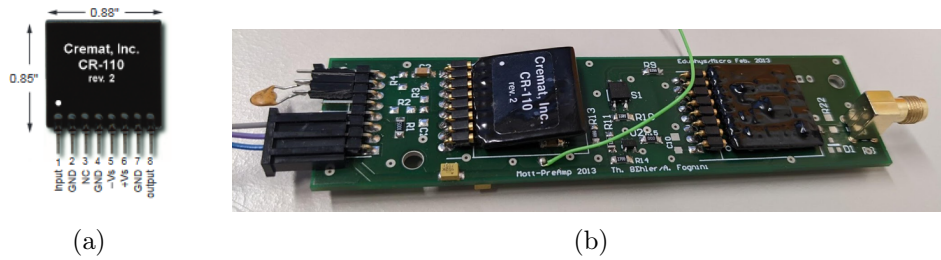


Figura 3.31: (a) CSA Cremat CR-110-R2.1 [61] (b) Scheda utilizzata per la caratterizzazione del CSA.

	CR-110-R2.1	CUBE PRE_039
C_f [fF]	1400	50
CSA gain [nV/e-]	110	3200
Charge sensitivity Si equivalent [mV/MeV]	32	890
Charge sensitivity GaAs equivalent [mV/MeV]	27	760
ENC	200	20
Max Detector capacitance [pF]	/	10

Tabella 3.7: Confronto prestazioni CR-110-R2.1 e CUBE PRE_039.

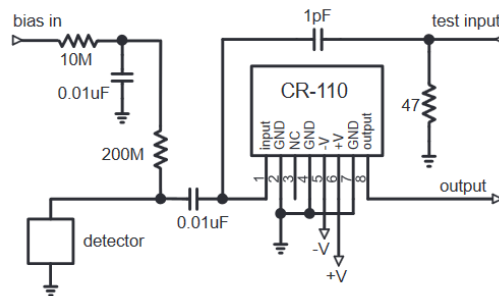


Figura 3.32: Schematico del *front-end* con CSA [61].

Si può vedere che, mantenendo la capacità al di sotto dei 100 pF, si possono ottenere risoluzioni paragonabili al SNR massimo ottenibile per fotoni di energia maggiore di 10 keV (che è proprio l'intervallo energetico per cui i rivelatori sono stati sviluppati).

Il CUBE, grazie al suo guadagno estremamente elevato (20 V/pC) e al

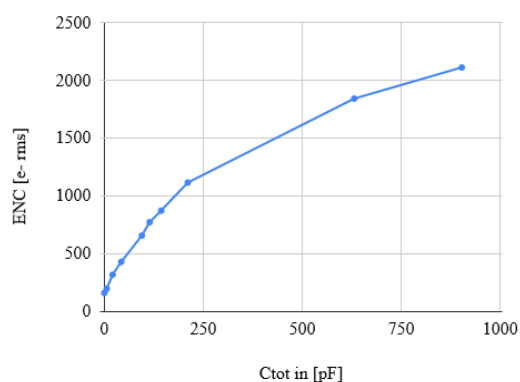


Figura 3.33: ENC in funzione della capacità in ingresso.

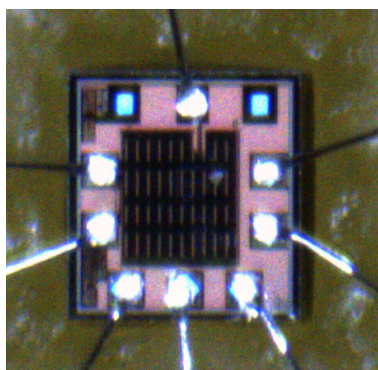


Figura 3.34: Immagine al microscopio del CSA CUBE bondato ($750\ \mu\text{m} \times 750\ \mu\text{m}$).

valore basso di ENC (20 elettroni RMS), rappresenta lo stato dell'arte dei CSA. Le sue caratteristiche lo rendono ideale per la rivelazione di fotoni di più basse energie, nell'intervallo dei raggi X molli. Tuttavia, la bassa capacità di feedback lo rende particolarmente sensibile alla capacità in ingresso, tanto che nel datasheet viene specificato anche un valore massimo (10 pF). Considerata la capacità di un detector, tipicamente alcuni pF, la capacità parassita deve essere molto bassa e la soluzione tipica prevede il collegamento diretto tramite *wire bonding* del detector al CSA [62]. Anche in questo caso sono state effettuate delle misure di caratterizzazione su banco. In base alla pendenza della tensione in uscita senza alcun ingresso è stato ricavato che la corrente di perdita in ingresso è molto bassa, circa 10 fA, ed il guadagno misurato è stato di 17 V/pC.

Questo componente non potrà essere quindi montato direttamente su una

delle schede periferiche previste nella nostra architettura a causa dell'estrema sensibilità alla capacità; pertanto il suo utilizzo vedrà il CUBE montato a ridosso dei sensori, da dove esso invierà al nostro sistema un segnale già preamplificato e la scheda periferica conterrà come primo stadio gli *shaper* oltre agli ADC. Invece, per energie nell'intervallo dei raggi X duri, le prestazioni del CR-110-R2.1 possono essere sufficienti dando maggiore libertà per il collegamento del CSA al fotodiode e questa soluzione sarà sicuramente da valutare per lo sviluppo di una scheda periferica per applicazioni di spettroscopia a fluorescenza ad alte energie.

Come anticipato, la parte di filtraggio (*shaping*), può essere facilmente integrata sulla scheda periferica. Gli impulsi generati, dopo essere digitalizzati da un ADC, possono poi essere trasferiti all'FPGA per un eventuale elaborazione e trasmissione. Grazie alla nostra architettura, il filtraggio analogico può essere convertito in un filtraggio digitale eseguito da un opportuno firmware consentendo quindi di avere una maggiore flessibilità nella modifica dei parametri dei filtri.

Conclusioni e sviluppi futuri

In questo elaborato abbiamo riportato l'esperienza maturata in tre anni di dottorato trascorsi a sviluppare strumentazione innovativa per il mondo della ricerca. Per farlo siamo partiti dalla lunga esperienza maturata nel laboratorio dove ho svolto la mia ricerca, che ha messo a fuoco alcuni punti sostanziali riguardo a questo tipo di sviluppo: in primo luogo è raro il caso in cui esperimenti innovativi possano essere svolti con l'impiego di strumentazione standard e disponibile sul mercato, per quanto questa sia dispendiosa e raffinata; in secondo luogo il grande costo nello sviluppo di uno strumento innovativo non è mai costituito dalla somma dei componenti che lo compongono (per quanto essi possano essere cari), bensì dall'enorme mole di ore-uomo che costa ri-progettare ex-novo lo strumento, accompagnata dal lavoro (spesso nascosto) di mantenere la relativa documentazione tecnica (e non solo - si pensi ai manuali per l'utente).

Partendo da queste considerazioni è stato deciso di realizzare un'architettura altamente modulare che consenta di ereditare le sezioni comuni, dovendo sviluppare in maniera differente solo le sezioni strettamente specializzate per l'esperimento a seconda delle diverse situazioni. L'architettura che abbiamo proposto sarà alla base di molti strumenti che verranno sviluppati in futuro per Elettra 2.0 e i primi casi che abbiamo affrontato hanno confermato la sua versatilità e robustezza, applicandola ad un esperimento di spettroscopia ottica di non equilibrio e a dei sensori in GaAs per la rivelazione di fotoni di alte energie.

Riteniamo che l'idea realmente vincente dietro l'approccio descritto in questo lavoro consista nell'aver individuato le sezioni in cui la grande parte degli strumenti possono essere divisi, aspetto fondamentale per raggiungere una modularità realistica ed efficiente. Riassumendo sommariamente, questa soluzione si basa sul fatto che ormai la gran parte degli strumenti scientifici

CONCLUSIONI

più sofisticati necessita di un'intelligenza che consenta di effettuare parallelamente molteplici operazioni in tempo reale e, al tempo stesso, sia in grado di gestire in ingresso ed in uscita grandi flussi di dati. Partendo da questa piattaforma "generale", l'architettura prevede che il flusso di dati in ingresso e uscita sia necessariamente mediato da componenti quali ADC e DAC, e quindi sia necessario un metodo di comunicazione con essi che possa fare fronte alla grande maggioranza delle situazioni sperimentali: la scelta pertanto di utilizzare connettori complessi quali i FMC - un'interfaccia a centinaia di pin che ospita segnali sia differenziali a bassa tensione (LVDS) che *single-ended* ad alta velocità - ha ampiamente ripagato gli sforzi iniziali. E, come detto, il fatto di utilizzare talvolta questo tipo di connettori anche per portare segnali che potrebbero essere pochi o relativamente "lenti" non rappresenta alcuno "spreco di risorse" se comparato al costo relativo allo sviluppo di uno strumento completamente nuovo. In aggiunta a ciò, è stato deciso di utilizzare un protocollo ad alta velocità standard e ben conosciuto quale Ethernet a 10 Gbps per il collegamento con un sistema di controllo o un computer.

Gli strumenti che abbiamo dovuto realizzare avvalendoci di questa nuova architettura hanno riguardato dei reali casi scientifici, importanti e urgenti, che si sono presentati. Questi sono stati affrontati sviluppando prima di tutto la scheda "generale", comune ad entrambi (descritta nel Capitolo 1), per poi focalizzarsi sui punti critici specifici dei due casi. Nel primo di questi (Capitolo 2), un esperimento di spettroscopia di non equilibrio (una tecnica di analisi che viene utilizzata per studiare sistemi chimici o fisici che non si trovano in equilibrio termodinamico), ci siamo concentrati sullo sviluppo della scheda ADC, sul codice HDL e sul software di alto livello in grado di gestire correttamente un sensore Hamamatsu S11105 lineare in tecnologia CMOS a 512 pixel. Nel secondo caso (descritto nel Capitolo 3) ci siamo concentrati sullo sviluppo di sensori SAM-APD in GaAs, analizzando soprattutto la fisica dei dispositivi e sviluppando delle schede di *front-end*. In entrambi i casi i risultati sono stati molto buoni, anche sotto il profilo delle relative pubblicazioni [19, 35, 36, 37, 40, 63, 64, 65, 66, 67, 68, 69], ed hanno dato origine a nuovi strumenti già installati e funzionanti o prossimi al completamento.

Concludiamo questo lavoro con una panoramica delle prossime applicazioni di quanto qui descritto e degli ulteriori sviluppi in corso.

Per quanto riguarda i sensori APD in GaAs sviluppati, il prossimo banco

CONCLUSIONI

di test in Elettra si avrà in aprile 2023, quando l'anello sarà di nuovo operativo, su una beamline (beamline "White") dedicata a valutazioni di sistemi pBPM. Oltre a ciò, poiché il lavoro svolto ha sollevato anche gli interessi della comunità scientifica delle alte energie, siamo stati invitati a effettuare un beamtime presso l'acceleratore di Legnaro (la linea AN2000) per misurare l'efficienza e la risoluzione energetica dei dispositivi nella rivelazione di protoni nel range delle centinaia di keV.

Per quanto riguarda invece i prossimi sviluppi di strumentazione basata sull'architettura oggetto di questa tesi, il medesimo sistema utilizzato per acquisire i segnali dai sensori Hamamatsu verrà utilizzato per eccitare delle vibrazioni (con i DAC) in dei sensori micromeccanici ("microbolometri") e leggere la risposta (con gli ADC) degli stessi. Questi sensori costituiscono i "pixel" di un detector in un approccio innovativo di acquisizione di radiazione THz [70] e questo impiego del tutto diverso dal precedente della medesima piattaforma, modificando sostanzialmente solo il codice HDL sulla FPGA, è un'ulteriore dimostrazione della grande versatilità della nostra soluzione.

Acronimi

ADC *Analog-to-Digital Converter*. 1, 7, 8, 27, 28, 29, 30, 31, 32, 35, 36, 37, 40, 41, 42, 44, 49, 50, 75, 100, 108, 110, 111

ALM *Adaptive Logic Modules*. 6

APD *Avalanche Photo Diode*. i, ii, 61, 63, 67, 68, 69, 77, 80, 82, 87, 98, 110

BJT *Bipolar Junction Transistor*. 98

CMOS *Complementary Metal–Oxide–Semiconductor*. 8, 23, 110

CPLD *Complex Programmable Logic Device*. 3

CSA *Charge Sensitive Amplifier*. iv, 24, 89, 101, 102, 103, 104, 105, 106, 107, 108

DAC *Digital-to-Analog Converter*. 1, 7, 8, 28, 30, 32, 36, 50, 110, 111

DCFIFO *Dual-Clock FIFO*. 42

DDR3 *Double Data Rate 3*. 6, 7, 12, 13, 31, 35, 37

DFG *Difference Frequency Generation*. 20

DIP *Dual-Inline Package*. 13, 24

DPA *Dynamic Phase Alignment*. 38, 39, 40

DRAM *Dynamic RAM*. 42

ENC *Equivalent Noise Charge*. 104, 105, 107

- ENF** *Excess Noise Factor*. 62, 67, 68, 69, 70, 71, 72, 77, 81, 99
- FEL** *Free Electron Laser*. 17
- FET** *Field-Effect Transistor*. 98, 99
- FIFO** *First In First Out*. 6, 38, 39, 41, 43, 47
- FMC** *FPGA Mezzanine Card*. vi, 9, 10, 11, 12, 13, 29, 33, 89, 110
- FPGA** *Field Programmable Gate Array*. i, vi, 3, 4, 5, 6, 8, 9, 11, 12, 13, 15, 19, 25, 32, 33, 35, 38, 41, 42, 43, 44, 47, 100, 108, 111
- FWHM** *Full Width Half Maximum*. 20
- GaAs** arseniuro di gallio. i, ii, 57, 59, 60, 61, 69, 73, 76, 77, 78, 81, 82, 83, 84, 85, 86, 100, 105, 109, 110
- GPIO** *General Purpose Input/Output*. 12, 27
- HDL** *Hardware Description Language*. 27, 33, 34, 110, 111
- HMC** *Hybrid Memory Cube*. 7, 10
- HPC** *High Pin Count*. 9, 10, 11, 12
- HSPC** *High Serial Pin Count*. 9
- I/O** *Input/Output*. 2, 3, 4, 9, 12, 13, 27
- I2C** *Inter-Integrated Circuit protocol*. 8
- JTAG** *Joint Test Action Group*. 12
- LPC** *Low Pin Count*. 9, 10, 11, 12, 33
- LUT** *Look-Up Table*. 3, 37
- LVDS** *Low-Voltage Differential Signaling*. 8, 12, 31, 32, 33, 37, 38, 39, 40, 42, 110
- LVTTL** *Low-Voltage Transistor–Transistor Logic*. 8
- MBE** *Molecular Beam Epitaxy*. 73

- MEMS** *Micro-ElectroMechanical System*. 35
- MLAB** *Memory Logic Array Block*. 6
- NOPA** *Non-collinear Optical Parameter Amplifier*. 19, 21
- OPA** *Optical Parametric Amplifier*. 17, 19, 20
- pBPM** *Photon Beam Position Monitor*. 88, 92, 100, 111
- PCIe** *Peripheral Component Interconnect Express*. 3
- PLL** *Phase-Locked Loop*. 3, 32, 35, 38, 39, 40
- PMC** *PCI Mezzanine Card*. 9
- RAM** *Random-Access Memory*. vi, 6, 12, 13, 42, 43, 44, 47
- RMS** *Root Mean Square*. 104, 105, 107
- ROM** *Read Only Memory*. 6
- SAM-APD** *Separate Absorption and Multiplication region Avalanche Photo Diode*. 63, 64, 65, 69, 72, 74, 110
- SERDES** *SERializer-DESerializer*. 37, 38, 39, 40, 42
- SFP** *Small Form-factor Pluggable transceiver*. vi, 11, 12, 13, 35
- SFP-DD** *Small Form-factor Pluggable Double Density transceiver*. 12
- SFP+** *Enhanced Small Form-factor Pluggable transceiver*. 11
- SHG** *Second Harmonic Generation*. 19, 20
- Si** silicio. 57, 58, 59, 60, 61, 69, 73, 82, 83
- SMA** *SubMiniature version A*. 26
- SNR** *Signal-to-Noise Ratio*. 31, 62, 102, 104, 105, 106
- SO-DIMM** *Small Outline Dual In-line Memory Module*. 7, 12
- SoC** *System-on-Chip*. vi, 4

SPI *Serial Peripheral Interface.* 8, 32, 36, 37

TCP/IP *Transmission Control Protocol/Internet Protocol.* 3

TIA *Trans-Impedance Amplifier.* iv, 75, 79, 89, 91, 92, 95, 96, 97, 98, 99, 100, 101

TTL *Transistor–Transistor Logic.* 8

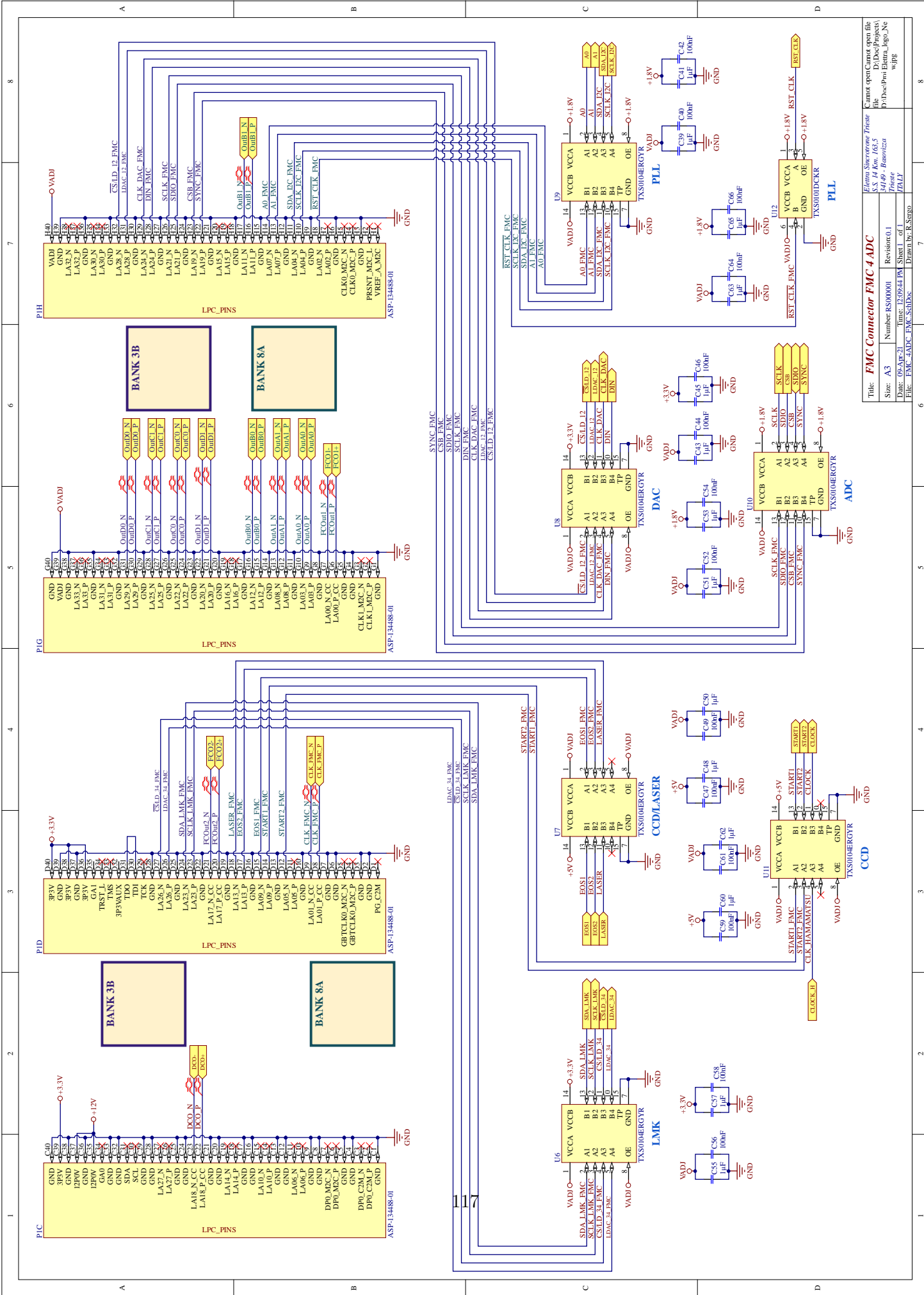
UDP *User Datagram Protocol.* 11, 41, 42, 43, 44, 47, 50, 100

XMC *Switched Mezzanine Card.* 9

Appendice A

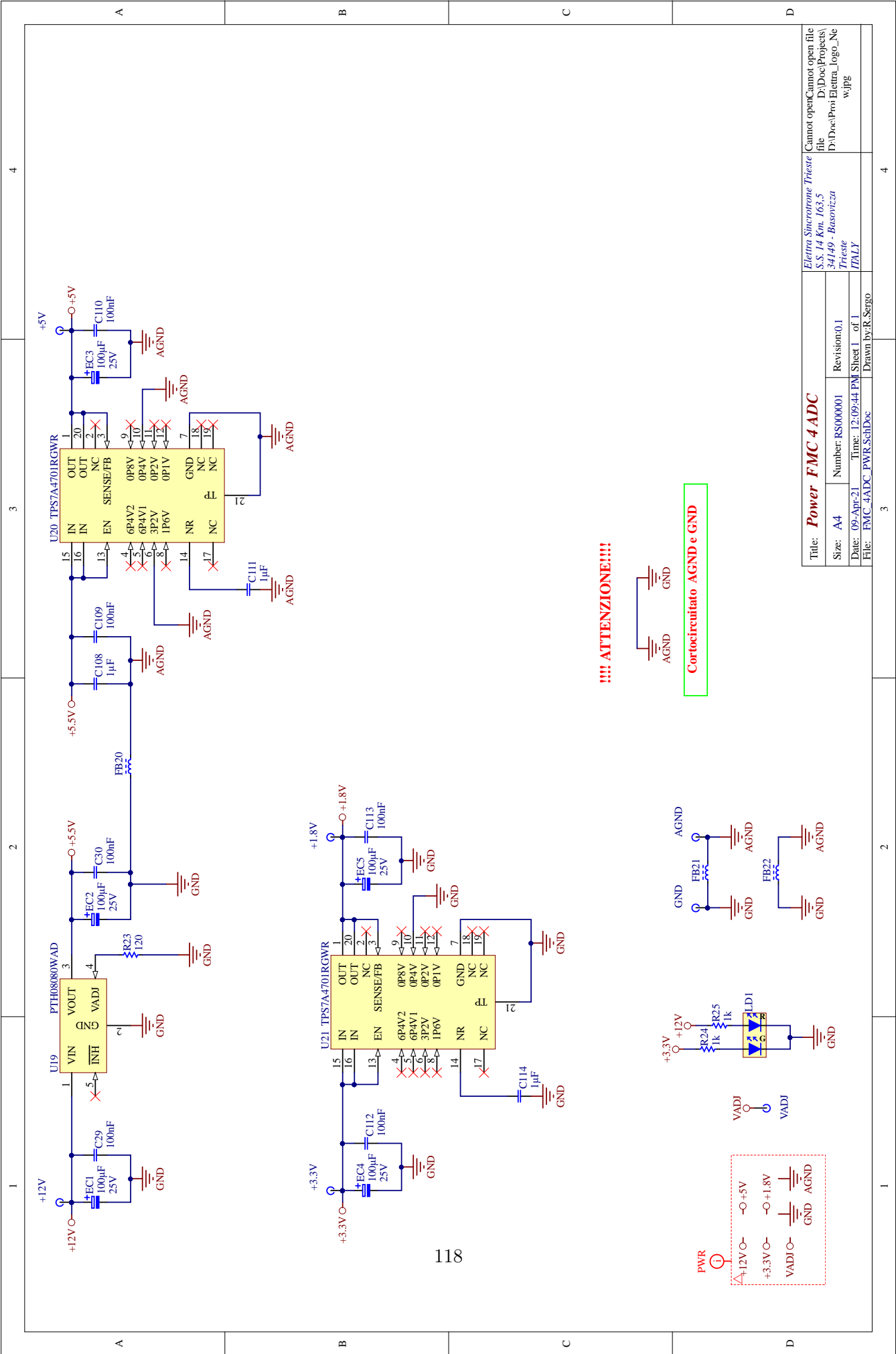
Schematici scheda periferica FMC

In questa sezione vengono presentati gli schematici della scheda periferica FMC sviluppata prima soffermandosi su ogni singola sezione (connettore FMC, sezione di alimentazione, generazione di clock, sezione ADC, sezione DAC e font-end), infine a livello globale.

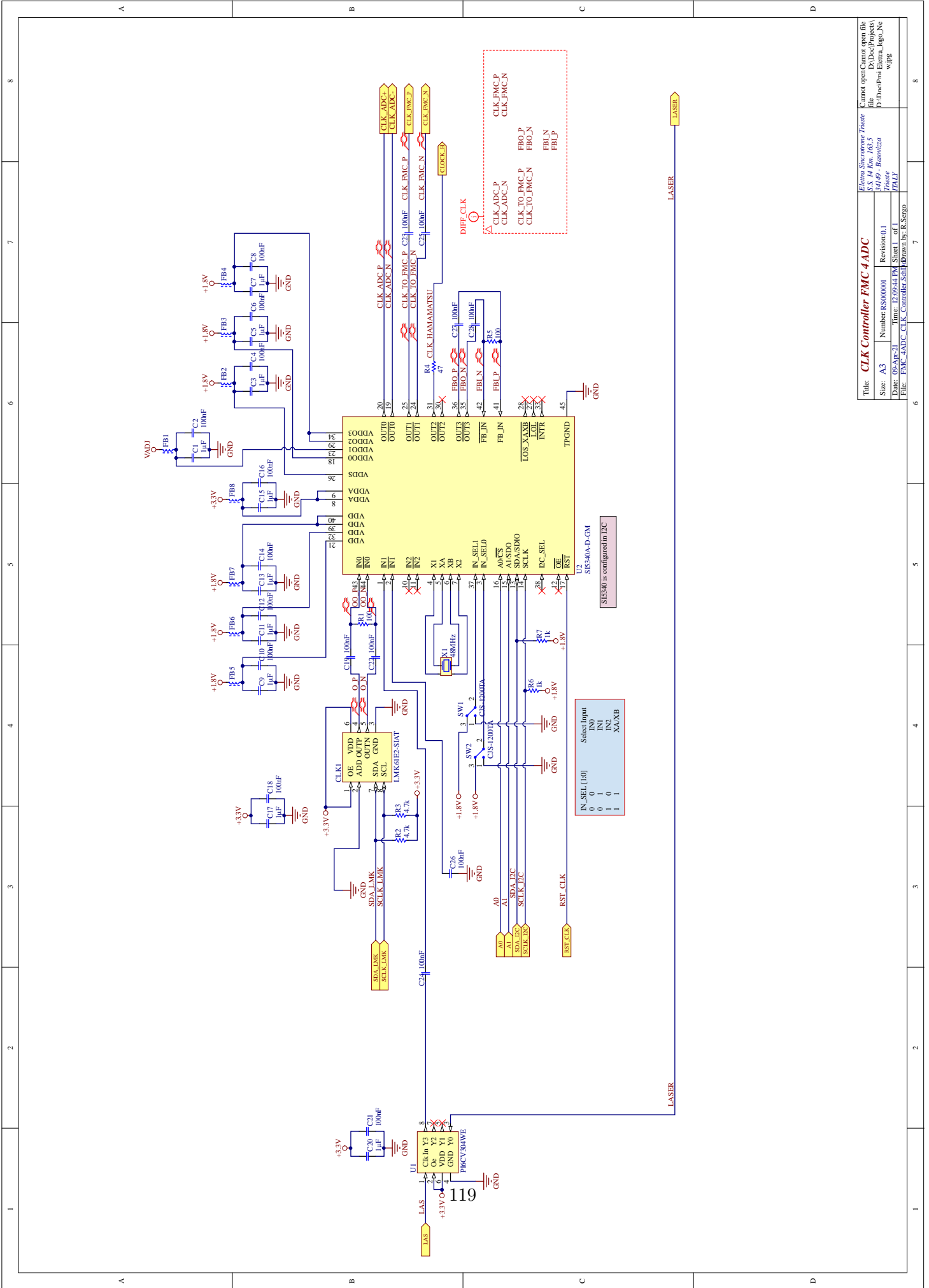


Title: FMC Connector FMC 4 ADC		Eltima Shirvanov These	
S.S. #4 Km. 166.5		D:\Doc\Projects\	
Date: 09-Apr-21		F:\Doc\Proj\Eltima_Logo_Ne	
Size: A3	Number: RS00001	Revision: 0.1	File: FMC_4ADC_FMC_Sch.Dwg
Date: 09-Apr-21	Time: 12:09:44 PM	Sheet: 1 of 1	Drawn by: R.Sergo

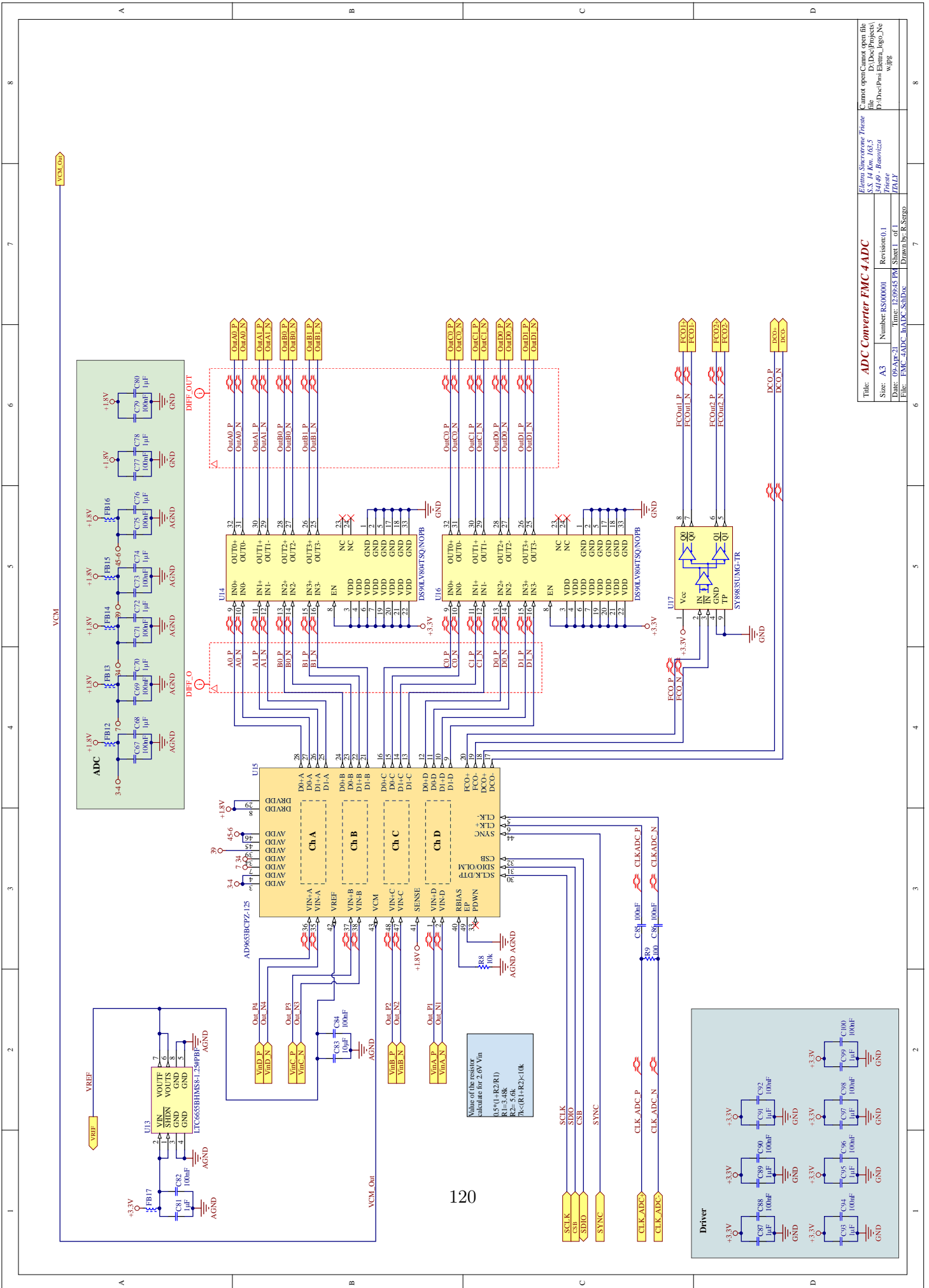
Cannot open/convert open file
 D:\Doc\Projects\Eltima_Logo_Ne
 F:\Doc\Proj\Eltima_Logo_Ne
 File: FMC_4ADC_FMC_Sch.Dwg



Title: Power FMC 4 ADC		Elettra Sincronone Trieste S.S. 14 Km. 163,5 34149 - Basovizza Trieste ITALY	
Size: A4	Number: RS000001	Revision: 0.1	Cannot open file D:\Doc\Projects\ D:\Doc\Proi Elettra_Logo_Ne w.jpg
Date: 09-Apr-21	Time: 12:09:44 PM	Sheet 1 of 1	
File: FMC_4ADC_PWR_SchDoc	Drawn by: R. Sergio		

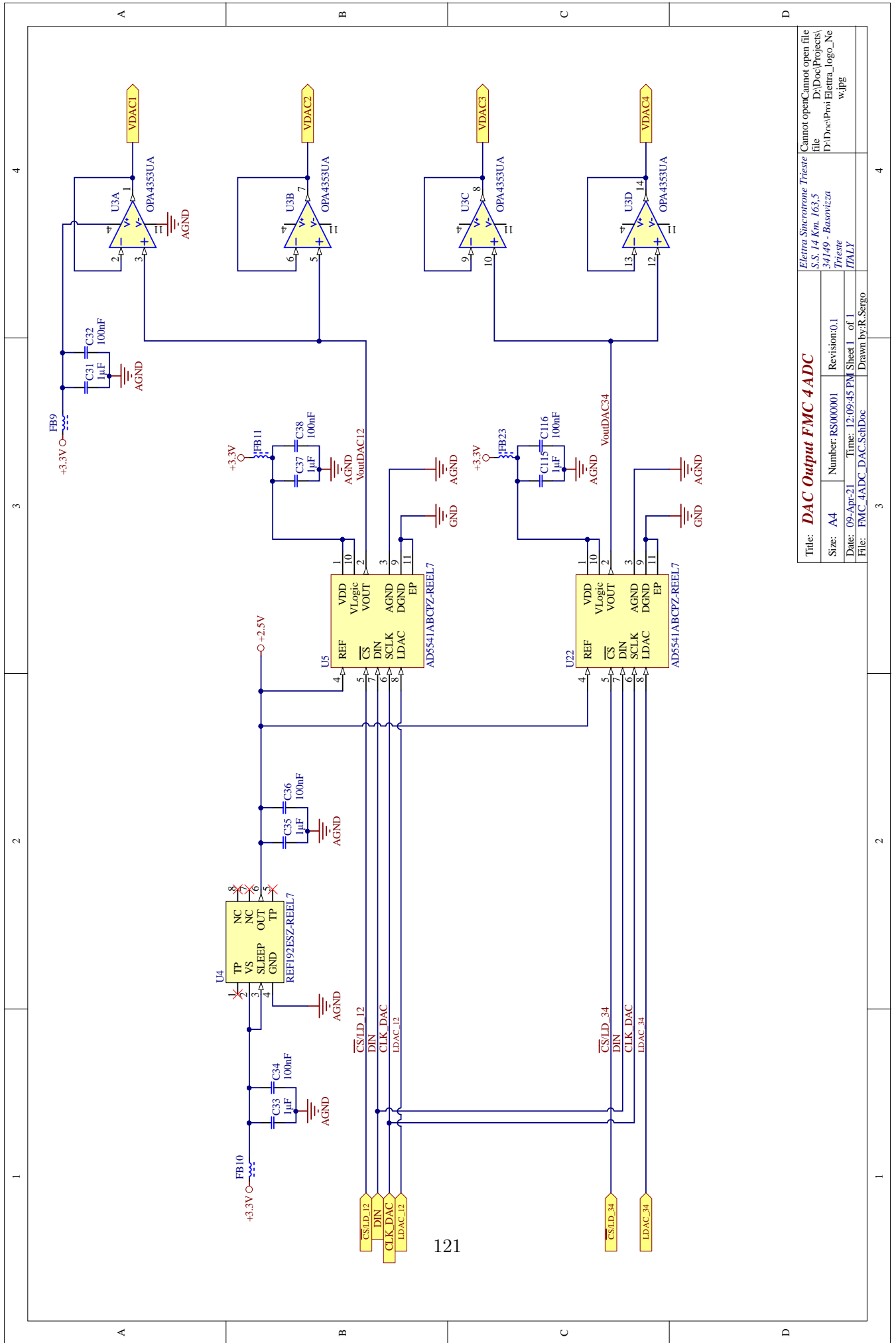


Title: CLK Controller FMC 4 ADC		Elasma Shirvanovna Truseva	
S.S. 1st Km. 166,5		D:\Doc\Projects\	
Siberia - Irkutsk		D:\Doc\Proj\Elasma_Logo_Ne	
Size: A3	Number: RS\00001	Revision: 0.1	File: w.jpg
Date: 09-Apr-21	Time: 12:09:44 PM	Sheet 1 of 1	
File: FMC_4ADC_CLK_Controller_Sch1	Drawn by: R.Sergo		

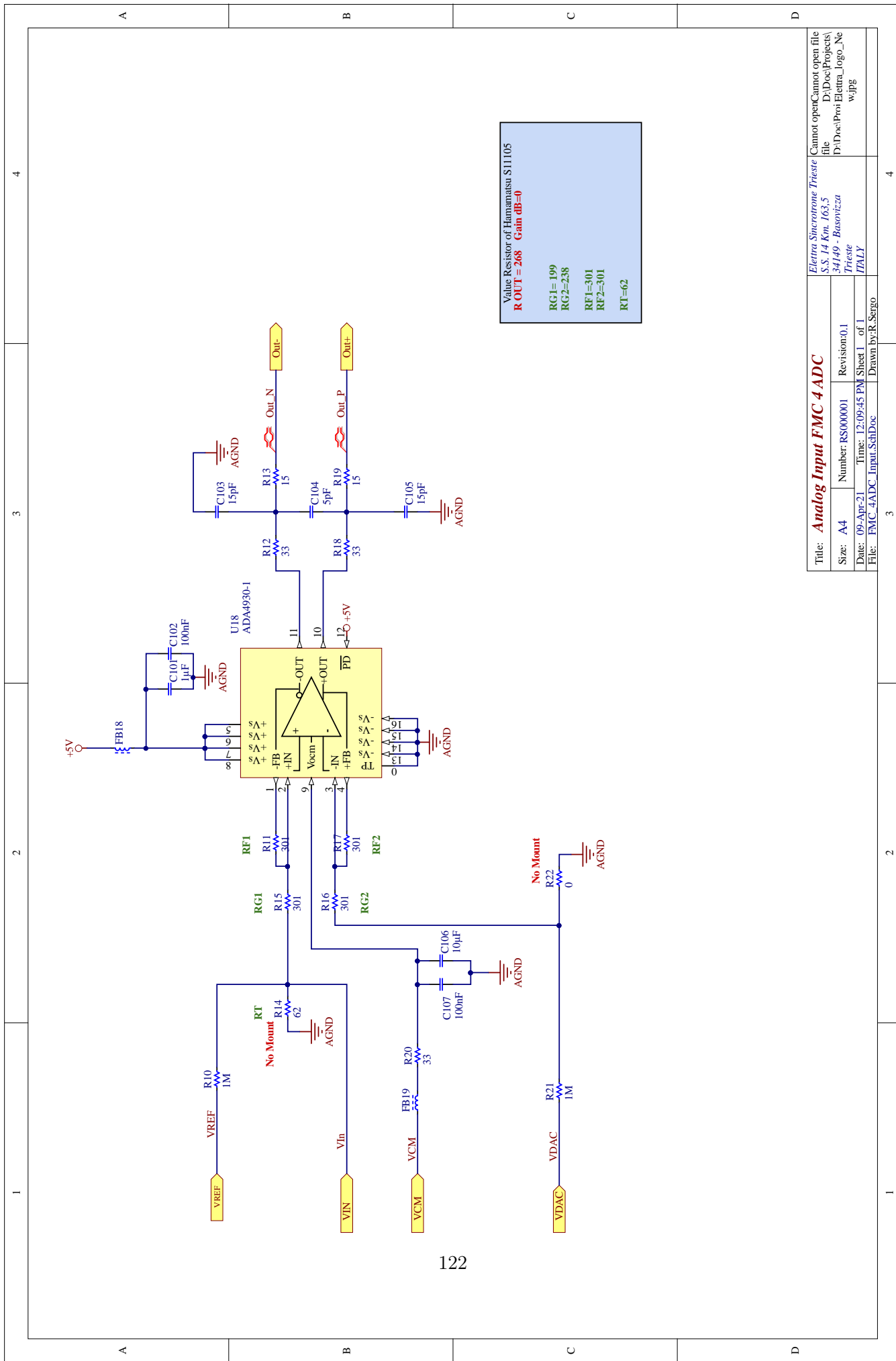


120

Title: ADC Converter FMC 4 ADC		Eltima Shareware Trace	
S.S. #4 Km. 166.5		D:\Doc\Projects\	
Date: 09-Apr-21		Trace - Trace	
Size: A3	Number: RS00001	Revision: 0.1	File: FMC_4ADC_0A3C_Sch.Dwg
Drawn by: R.Sergo		Sheet 1 of 1	
		Date: 12/09/25 PM	
		Drawn by: R.Sergo	



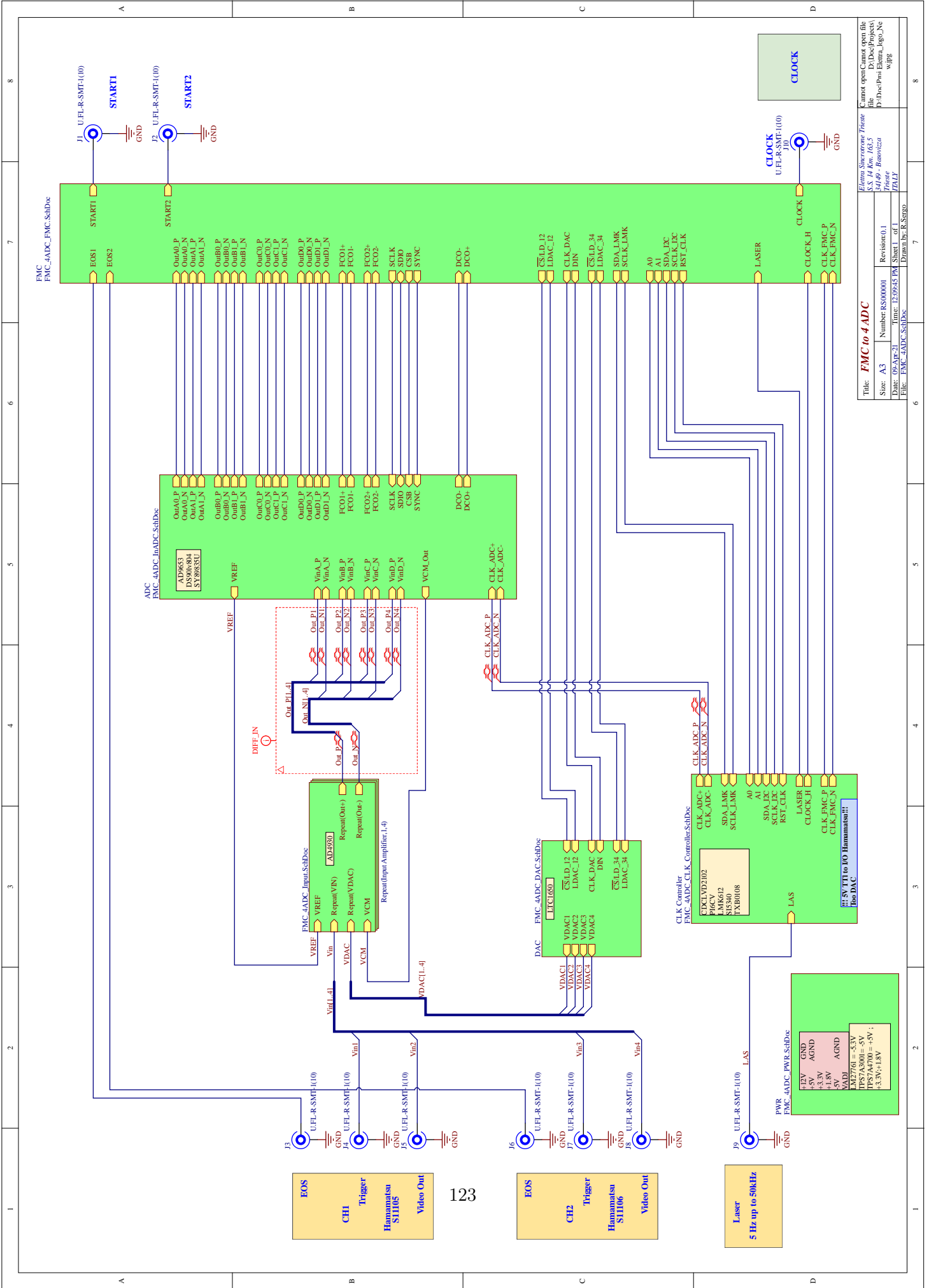
Title: DAC Output FMC 4 ADC		Elettra Sincronone Trieste S.S. 14 Km. 163,5 34149 - Basovizza Trieste ITALY	
Size: A4	Number: RS000001	Revision: 0.1	Cannot open file D:\Doc\Projects\34149_Basovizza Trieste Elettra_Logo_Ne w.jpg
Date: 09-Apr-21	Time: 12:09:45 PM	Sheet 1 of 1	
File: FMC_4ADC_DAC_SchDoc		Drawn by: R. Sergio	



Value Resistor of Hamamatsu S11105
R OUT = 268 Gain dB=0

RG1=	199
RG2=	238
RF1=	301
RF2=	301
RT=	62

Title: Analog Input FMC 4 ADC		Elettra Sincronone Trieste		Cannot open
Size: A4	Number: RS000001	Revision: 0.1	S.S. 14 Km. 163,5	file
Date: 09-Apr-21	Time: 12:09:45 PM	Sheet 1 of 1	34149 - Basovicca	D:\Doc\Projects\
File: FMC_4ADC_Input_SchDoc	Drawn by: R. Sergio		Trieste	D:\Doc\Proi Elettra_Logo_Ne
			ITALY	w.jpg



Title: FMC to 4 ADC		Cannot open/Can not open file	
S.S. /4 Km. 763,5		D:\Doc\Projects\	
Sergiy - Ivanov		File	
Date: 09-Apr-21		Time: 12:09:45 PM	
Size: A3	Number: RS00001	Revision: 0.1	Sheet 1 of 1
File: FMC_4ADC_SchDoc		Drawn by: R.Sergo	

123

Bibliografia

- [1] E. Karantzoulis, “Evolution of Elettra towards an Ultimate Light Source,” in *IPAC 2014*, (Dresden), p. 258, June 2014.
- [2] E. Karantzoulis, “Elettra 2.0 — The diffraction limited successor of Elettra,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 880, pp. 158–165, Feb. 2018.
- [3] J. Shah, M. Cardona, P. Fulde, K. von Klitzing, H.-J. Queisser, and H. K. V. Lotsch, *Ultrafast Spectroscopy of Semiconductors and Semiconductor Nanostructures*, vol. 115 of *Springer Series in Solid-State Sciences*. Berlin, Heidelberg: Springer, 1996.
- [4] A. H. Zewail, “Femtochemistry: Atomic-Scale Dynamics of the Chemical Bond,” *The Journal of Physical Chemistry A*, vol. 104, pp. 5660–5694, June 2000.
- [5] Intel, “Intel® Arria® 10 Device Overview,” tech. rep., Intel, 2022.
- [6] Intel, “Embedded Memory (RAM: 1-PORT, RAM: 2-PORT, ROM: 1-PORT, and ROM: 2-PORT) User Guide,” tech. rep., Intel, 2020.
- [7] G. Kim, J. Kim, J. H. Ahn, and J. Kim, “Memory-centric system interconnect design with Hybrid Memory Cubes,” in *Proceedings of the 22nd International Conference on Parallel Architectures and Compilation Techniques*, pp. 145–155, Sept. 2013.
- [8] Analog Devices Inc, “JESD204B Survival Guide,” tech. rep., Analog Devices Inc, 2014.
- [9] R. Seelam, “I/O Design Flexibility with the FPGA Mezzanine Card (FMC),” tech. rep., Xilinx, 2009.

- [10] J. Gipper, “Creative uses of FMC,” tech. rep., VITA Technologies.
- [11] A. Montanaro, *Non-Equilibrium Response of Quantum Materials to Resonant Low-Energy Electronic Photo-Excitations*. PhD thesis, Università degli studi di Trieste, Sept. 2022.
- [12] C. Giannetti, M. Capone, D. Fausti, M. Fabrizio, F. Parmigiani, and D. Mihailovic, “Ultrafast optical spectroscopy of strongly correlated materials and high-temperature superconductors: A non-equilibrium approach,” *Advances in Physics*, vol. 65, pp. 58–238, Mar. 2016.
- [13] Z. Vardeny and J. Tauc, “Picosecond coherence coupling in the pump and probe technique,” *Optics Communications*, vol. 39, pp. 396–400, Nov. 1981.
- [14] J. O. Tollerud, G. Sparapassi, A. Montanaro, S. Asban, F. Glerean, F. Giusti, A. Marciniak, G. Kourousias, F. Billè, F. Cilento, S. Mukamel, and D. Fausti, “Femtosecond covariance spectroscopy,” *Proceedings of the National Academy of Sciences*, vol. 116, pp. 5383–5386, Mar. 2019.
- [15] M. Esposito, K. Titimbo, K. Zimmermann, F. Giusti, F. Randi, D. Boschetto, F. Parmigiani, R. Floreanini, F. Benatti, and D. Fausti, “Photon number statistics uncover the fluctuations in non-equilibrium lattice dynamics,” *Nature Communications*, vol. 6, p. 10249, Dec. 2015.
- [16] Hamamatsu Photonics, “S11105 Series Datasheet,” tech. rep., Hamamatsu Photonics, 2019.
- [17] R. Gray and D. Neuhoff, “Quantization,” *IEEE Transactions on Information Theory*, vol. 44, pp. 2325–2383, Oct. 1998.
- [18] Analog Devices Inc, “AD9653 Datasheet,” tech. rep., Analog Devices Inc, 2017.
- [19] A. Montanaro, F. Giusti, M. Colja, G. Brajnik, A. M. A. Marciniak, R. Sergo, D. De Angelis, F. Glerean, G. Sparapassi, G. Jarc, S. Carrato, G. Cautero, and D. Fausti, “Visible pump–mid infrared pump–broadband probe: Development and characterization of a three-pulse setup for single-shot ultrafast spectroscopy at 50 kHz,” *Review of Scientific Instruments*, vol. 91, p. 073106, July 2020.

BIBLIOGRAFIA

- [20] Intel, “LVDS SERDES Intel® FPGA IP User Guide - Intel® Arria® 10 and Intel® Cyclone® 10 GX Devices,” tech. rep., Intel, 2021.
- [21] C. E. Cummings, “Clock domain crossing (CDC) design & verification techniques using SystemVerilog,” *SNUG-2008, Boston*, 2008.
- [22] A. Silberschatz, P. B. Galvin, and G. Gagne, *Operating System Concepts*. John Wiley & Sons, 2006.
- [23] National Instruments, “Multitasking, Multithreading, and Multiprocessing.” https://www.ni.com/docs/en-US/bundle/labview/page/lvconcepts/multitask_multithread_multip.html.
- [24] National Instruments, “How Many Threads Does LabVIEW Allocate?.” <https://knowledge.ni.com/KnowledgeArticleDetails?id=kA00Z000000PARmSAO&l=it-IT>.
- [25] National Instruments, “Producer/Consumer Architecture in LabVIEW.” <https://www.ni.com/it-it/support/documentation/supplemental/21/producer-consumer-architecture-in-labview0.html>.
- [26] F. Randi, M. Esposito, F. Giusti, O. Misochko, F. Parmigiani, D. Fausti, and M. Eckstein, “Probing the Fluctuations of Optical Properties in Time-Resolved Spectroscopy,” *Physical Review Letters*, vol. 119, p. 187403, Nov. 2017.
- [27] G. Sparapassi, S. M. Cavaletto, J. Tollerud, A. Montanaro, F. Glerean, A. Marciniak, F. Giusti, S. Mukamel, and D. Fausti, “Transient measurement of phononic states with covariance-based stochastic spectroscopy,” *Light: Science & Applications*, vol. 11, p. 44, Mar. 2022.
- [28] S. Gasiorowicz, *Quantum Physics, Third Edition*. Hoboken, NJ: Wiley, 3rd edition ed., Apr. 2003.
- [29] B. E. A. Saleh and M. C. Teich, *Fundamentals of Photonics*. John Wiley & Sons, Feb. 2019.
- [30] A. Huntington, “Sensitivity analysis of APD photoreceivers,” *VoxtelOpto, Voxel Inc.: Beaverton, OR, USA*, pp. 1–39, 2016.

BIBLIOGRAFIA

- [31] M. Teich, K. Matsuo, and B. Saleh, “Excess noise factors for conventional and superlattice avalanche photodiodes and photomultiplier tubes,” *IEEE Journal of Quantum Electronics*, vol. 22, pp. 1184–1193, Aug. 1986.
- [32] R. E. Burgess, “Some topics in the fluctuations of photo-processes in solids,” *Journal of Physics and Chemistry of Solids*, vol. 22, pp. 371–377, Dec. 1961.
- [33] R. McIntyre, “Multiplication noise in uniform avalanche diodes,” *IEEE Transactions on Electron Devices*, vol. ED-13, pp. 164–168, Jan. 1966.
- [34] F. Capasso, W.-T. Tsang, and G. Williams, “Staircase solid-state photomultipliers and avalanche photodiodes with enhanced ionization rates ratio,” *IEEE Transactions on Electron Devices*, vol. 30, pp. 381–390, Apr. 1983.
- [35] A. Pilotto, C. Nichetti, P. Palestri, L. Selmi, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, F. Driussi, and D. Esseni, “Optimizing the Number of Steps and the Noise in Staircase APDs with Ternary III-V Semiconductor Alloys,” in *2019 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon (EUROSOI-ULIS)*, pp. 1–4, IEEE, 2019.
- [36] C. Nichetti, T. Steinhartova, M. Antonelli, G. Biasiol, G. Cautero, D. D. Angelis, A. Pilotto, F. Driussi, P. Palestri, L. Selmi, F. Arfelli, M. Danailov, and R. Menk, “Effects of p doping on GaAs/AlGaAs SAM-APDs for X-rays detection,” *Journal of Instrumentation*, vol. 15, pp. C02013–C02013, Feb. 2020.
- [37] T. Steinhartova, C. Nichetti, M. Antonelli, G. Cautero, R. H. Menk, A. Pilotto, F. Driussi, P. Palestri, L. Selmi, K. Koshmak, S. Nannarone, F. Arfelli, S. D. Zilio, and G. Biasiol, “Influence of δ p-doping on the behaviour of GaAs/AlGaAs SAM-APDs for synchrotron radiation,” *Journal of Instrumentation*, vol. 12, pp. C11017–C11017, Nov. 2017.
- [38] C. Nichetti, *Development of Avalanche Photodiodes with Engineered Band Gap Based upon III-V Semiconductors*. PhD thesis, Università degli studi di Trieste, Dec. 2021.

- [39] Synopsys Inc., “Sentaurus™ Structure Editor User Guide,” tech. rep., Synopsys Inc., Mountain View, CA, USA, 2013.
- [40] F. Driussi, A. Pilotto, D. De Belli, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, R. H. Menk, C. Nichetti, and L. Selmi, “Experimental and simulation analysis of carrier lifetimes in GaAs/AlGaAs avalanche photo-diodes,” in *2020 IEEE 33rd International Conference on Microelectronic Test Structures (ICMTS)*, pp. 1–6, IEEE, 2020.
- [41] D. L. Windt, “IMD—Software for modeling the optical properties of multilayer films,” *Computers in Physics*, vol. 12, pp. 360–370, July 1998.
- [42] H.-D. Liu, H. Pan, C. Hu, D. McIntosh, Z. Lu, J. Campbell, Y. Kang, and M. Morse, “Avalanche photodiode punch-through gain determination through excess noise analysis,” *Journal of Applied Physics*, vol. 106, p. 064507, Sept. 2009.
- [43] P. Yuan, K. Anselm, C. Hu, H. Nie, C. Lenox, A. Holmes, B. Streetman, J. Campbell, and R. McIntyre, “A new look at impact ionization-Part II: Gain and noise in short avalanche photodiodes,” *IEEE Transactions on Electron Devices*, vol. 46, pp. 1632–1639, Aug. 1999.
- [44] J. Lauter, A. Forster, H. Luth, K. Muller, and R. Reinartz, “AlGaAs/GaAs avalanche detector array-1 GBit/s X-ray receiver for timing measurements,” *IEEE Transactions on Nuclear Science*, vol. 43, pp. 1446–1451, June 1996.
- [45] A. P. Craig, C. J. Reyner, A. R. J. Marshall, and D. L. Huffaker, “Excess noise in GaAs and AlGaAs avalanche photodiodes with GaSb absorption regions—composite structures grown using interfacial misfit arrays,” *Applied Physics Letters*, vol. 104, p. 213502, May 2014.
- [46] M. Saleh, M. Hayat, P. Sotirelis, A. Holmes, J. Campbell, B. Saleh, and M. Teich, “Impact-ionization and noise characteristics of thin III-V avalanche photodiodes,” *IEEE Transactions on Electron Devices*, vol. 48, pp. 2722–2731, Dec. 2001.
- [47] V. M. Robbins, T. Wang, K. F. Brennan, K. Hess, and G. E. Stillman, “Electron and hole impact ionization coefficients in (100) and in (111) Si,” *Journal of Applied Physics*, vol. 58, pp. 4614–4617, Dec. 1985.

-
- [48] Y.-T. Cheng, T.-L. Lu, S.-H. Wang, J.-J. Ho, C.-C. Chang, C.-C. Chou, and J. Ho, “Performance of High Efficiency Avalanche Poly-SiGe Devices for Photo-Sensing Applications,” *Sensors*, vol. 22, p. 1243, Jan. 2022.
- [49] Y. Kang, H.-D. Liu, M. Morse, M. J. Paniccia, M. Zadka, S. Litski, G. Sarid, A. Pauchard, Y.-H. Kuo, H.-W. Chen, W. S. Zaoui, J. E. Bowers, A. Beling, D. C. McIntosh, X. Zheng, and J. C. Campbell, “Monolithic germanium/silicon avalanche photodiodes with 340 GHz gain–bandwidth product,” *Nature Photonics*, vol. 3, pp. 59–63, Jan. 2009.
- [50] A. Gianoncelli, G. Kourousias, L. Merolle, M. Altissimo, and A. Bianco, “Current status of the TwinMic beamline at Elettra: A soft X-ray transmission and emission microscopy station,” *Journal of Synchrotron Radiation*, vol. 23, pp. 1526–1537, Nov. 2016.
- [51] B. L. Henke, E. M. Gullikson, and J. C. Davis, “X-Ray Interactions: Photoabsorption, Scattering, Transmission, and Reflection at $E = 50$ – $30,000$ eV, $Z = 1$ – 92 ,” *Atomic Data and Nuclear Data Tables*, vol. 54, pp. 181–342, July 1993.
- [52] T. Steinhartova, C. Nichetti, M. Antonelli, G. Cautero, R. H. Menk, A. Pilotto, F. Driussi, P. Palestri, L. Selmi, K. Koshmak, S. Nannarone, F. Arfelli, S. D. Zilio, and G. Biasiol, “Influence of δ p-doping on the behaviour of GaAs/AlGaAs SAM-APDs for synchrotron radiation,” *Journal of Instrumentation*, vol. 12, pp. C11017–C11017, Nov. 2017.
- [53] H. Spieler and H. Spieler, *Semiconductor Detector Systems*. Series on Semiconductor Science and Technology, Oxford, New York: Oxford University Press, Aug. 2005.
- [54] J. G. Graeme, *Photodiode Amplifiers: OP AMP Solutions*. McGraw Hill Professional, 1996.
- [55] A. S. Sedra and K. C. Smith, *Microelectronic Circuits: Theory and Applications*. Oxford University Press, 2013.
- [56] F. Laforce, “Low noise optical receiver using Si APD,” in *SPIE OPTO: Integrated Optoelectronic Devices* (S. Jiang, M. J. F. Digonnet, J. W. Glesener, and J. C. Dries, eds.), (San Jose, CA), p. 721210, Feb. 2009.

BIBLIOGRAFIA

- [57] Analog Devices Inc, “MT-047 TUTORIAL - Op Amp Noise,” tech. rep., Analog Devices Inc, 2008.
- [58] L. Jiang, J. Zhu, T. Xue, J. Wen, L. Wei, J. Li, and Y. Liu, “Noise Analysis of Current Sensitive Preamplifiers and Influence on Energy Resolution of NaI: Tl Detector System,” *arXiv preprint arXiv:2010.13300*, 2020.
- [59] H. Hashemi, “Transimpedance Amplifiers (TIA): Choosing the Best Amplifier for the Job,” *Application Report*, 2015.
- [60] P. Grybos, *Front-End Electronics for Multichannel Semiconductor Detector Systems*, vol. 8 of *EuCARD Editorial Series on Accelerator Science and Technology*. EuCARD Editorial Series on Accelerator Science and Technology, 8, 2010.
- [61] Cremat Inc, “CR-110-R2 charge sensitive preamplifier: Application guide,” tech. rep., Cremat Inc, 2018.
- [62] L. Bombelli, C. Fiorini, T. Frizzi, R. Alberti, and A. Longoni, ““CU-BE”, A low-noise CMOS preamplifier as alternative to JFET front-end for high-count rate spectroscopy,” in *2011 IEEE Nuclear Science Symposium Conference Record*, pp. 1972–1975, Oct. 2011.
- [63] A. Pilotto, P. Palestri, L. Selmi, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, F. Driussi, R. H. Menk, C. Nichetti, and T. Steinhartova, “A New Expression for the Gain-Noise Relation of Single-Carrier Avalanche Photodiodes With Arbitrary Staircase Multiplication Regions,” *IEEE Transactions on Electron Devices*, vol. 66, pp. 1810–1814, Apr. 2019.
- [64] A. Pilotto, C. Nichetti, P. Palestri, L. Selmi, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, F. Driussi, D. Esseni, R. H. Menk, and T. Steinhartova, “Optimization of GaAs/AlGaAs staircase avalanche photodiodes accounting for both electron and hole impact ionization,” *Solid-State Electronics*, vol. 168, p. 107728, June 2020.
- [65] M. Colja, M. Cautero, R. H. Menk, P. Palestri, A. Gianoncelli, M. Antonelli, G. Biasiol, S. Dal Zilio, T. Steinhartova, C. Nichetti, F. Arfelli, D. De Angelis, F. Driussi, V. Bonanni, A. Pilotto, G. Gariani, S. Carrato, and G. Cautero, “Synchrotron Radiation Study of Gain, Noise, and

- Collection Efficiency of GaAs SAM-APDs with Staircase Structure,” *Sensors*, vol. 22, p. 4598, Jan. 2022.
- [66] M. Colja, M. Cautero, R. H. Menk, P. Palestri, A. Gianoncelli, M. Antonelli, G. Biasiol, S. D. Zilio, T. Steinhartova, C. Nichetti, F. Arfelli, D. D. Angelis, F. Driussi, V. Bonanni, A. Pilotto, G. Gariani, S. Carrato, and G. Cautero, “Study of gain, noise, and collection efficiency of GaAs SAM-APDs single pixel,” *Journal of Instrumentation*, vol. 17, p. C12020, Dec. 2022.
- [67] A. Pilotto, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, M. Cautero, M. Colja, F. Driussi, D. Esseni, R. Menk, C. Nichetti, F. Rosset, L. Selmi, T. Steinhartova, and P. Palestri, “Modeling Approaches for Gain, Noise and Time Response of Avalanche Photodiodes for X-Rays Detection,” *Frontiers in Physics*, vol. 10, 2022.
- [68] C. Nichetti, A. Pilotto, P. Palestri, L. Selmi, M. Antonelli, F. Arfelli, G. Biasiol, G. Cautero, F. Driussi, and N. Y. Klein, “An improved non-local history-dependent model for gain and noise in avalanche photodiodes based on energy balance equation,” *IEEE Transactions on Electron Devices*, vol. 65, no. 5, pp. 1823–1829, 2018.
- [69] C. Nichetti, T. Steinhartova, M. Antonelli, G. Cautero, R. H. Menk, A. Pilotto, F. Driussi, P. Palestri, L. Selmi, and F. Arfelli, “Gain and noise in GaAs/AlGaAs avalanche photodiodes with thin multiplication regions,” *Journal of Instrumentation*, vol. 14, no. 01, p. C01003, 2019.
- [70] L. Vicarelli, A. Tredicucci, and A. Pitanti, “Micromechanical Bolometers for Subterahertz Detection at Room Temperature,” *ACS Photonics*, vol. 9, pp. 360–367, Feb. 2022.